

PSpice 论文一

PSpice 仿真中收敛问题研究

摘要: PSpice 是一个全功能的仿真工具，随着版本的不断革新，现已成为工业标准工具。只是仍未能完全杜绝不收敛问题。本文通过分析不收敛产生的原因，提出处理的方法，并通过实例说明实现 PSpice 运行收敛的具体过程。

关键词: 电路仿真, PSpice, 收敛问题

1、引言

用于模拟电路仿真的 SPICE (Simulation Program with Integrated Circuit Emphasis) 软件是 1972 年由美国加州大学伯克利分校利用 FORTRAN 语言开发而成的。为了能在 PC 机上运行, MicroSim 公司在 1983 年 SPICE 2G.6 版本的基础上推出 PSpice 仿真器。PSpice 仿真器经过不断的革新, 到 2007 年已发展到 16.0 版本, 它不是一般意义的教学演示软件, 而是为严肃的模拟设计而特性化的仿真器。

在使用仿真器进行 DC 分析和瞬态分析时, 经常会遇到电路设计完全正确, 却无法得到仿真结果的情况, 也就是不会运行到所设定的终止条件, 同时输出文件会给出出错信息, 这就是程序不收敛的问题。该问题是执行仿真中最难解决的问题之一。PSpice 程序虽然采用了最可靠的算法, 但仍不能完全避免不收敛现象的发生。本文就这一难点问题提供一些可供参考的方法。

2、发生不收敛问题的原因

分析过程中不收敛的根本原因是因为软件在电路分析时都是将电路的电流电压问题转换为方程组来求解, 这些方程组分为线性方程组和非线性方程组。线性方程组可以采用直接消元法、高斯消元法和 LU 分解法等, 非线性方程组更多的使用迭代法。而迭代法不可避免的会产生不收敛的问题。

以 PSpice 中使用最普遍的牛顿-拉夫逊 (N-R) 迭代法为例来说明。对于某一非线性方程 $f(x)=0$, N-R 迭代关系式为:

$$x^{k+1} = x^k - \frac{f(x^k)}{f'(x^k)} \quad (1)$$

当给定一个恰当迭代初值 x^0 后, 代入(1)式进行迭代, 产生一个迭代序列 $\{x^{k+1}\}$, 直到 x^{k+1} 和 x^k 之间差的绝对值小于某个给定的允许误差 ε 为止。N-R 迭代过程的几何解释如图 1 所示, 首次迭代时 $k=0$, $x^k = x^0$ 即为迭代初值, 由 x^0 求 x^1 , 再 x^1 求 x^2 , …… , 得到序列 $|x^{k+1}|$, 最后收敛于真值 x^* 。判断迭代结束的依据是两次 x 值之间的差小于给定误差 ε 或者是迭代次数超过了规定的最大迭代次数。

由此可见, 迭代过程出现不收敛的情况有以下几类: 一是初值选取不恰当, 如图 1, 若将迭代初值选为 x' , 则迭代收敛于 x^* 的概率就很低; 二是迭代次数过长, 如果规定的迭代次数为 30 次, 但是实际迭代 30 次时还未到达真值 x^* , 迭代被迫中止, 也同样造成不收敛; 三是规定的误差精度过高, 也同样会造成迭代次数溢出, 造成不收敛。要消除不收敛情况就必须从这三类情况入手。

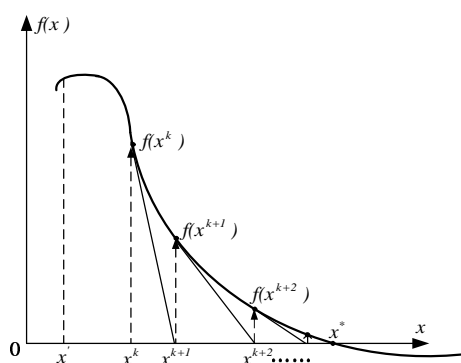


图 1 N-R 迭代过程的几何解释

3、处理不收敛问题的对策

3.1 设置适当的初值

Ps spice 提供了 3 种方法, 在绘制电路图的过程中同时设置好相应的初始条件。

(1)采用 IC 符号。

(2)采用 NODESET 符号。

(3)设置电容和电感元件的 IC 属性。

IC 是 Initial Condition 的缩写。在电路符号库 Special.olb 中，IC1 和 IC2 两个符号如图 2 所示，用于设置电路中不同节点处的偏置条件。在电路图中放置 IC 符号的方法与放置元器件图形符号的方法相同。在 PSpice 运行过程中，实际上是在连有 IC 符号的节点处附加有一个内阻为 0.0002Ω 的电压源，电压源值即为 IC 符号的设置值。

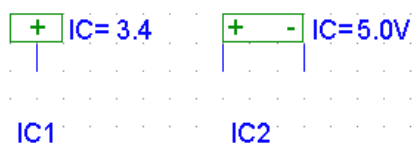


图 2 IC 符号

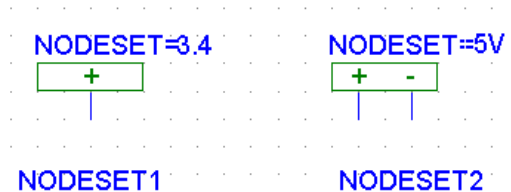


图 3 NODESET 符号

NODESET 符号也是在 Special.olb 符号库中，如图 3 所示。其使用方法与 IC 符号类似。但这两类符号的作用有根本的区别。它不像 IC 符号那样用于指定节点处的直流偏置解，它的作用只是在迭代求解直流偏置解时，指定单个节点或两个节点之间的初始条件值，即在求解直流偏置解进行初始迭代时，这些节点处的初始条件取为 NODESET 符号的设置值，以帮助收敛。

电容和电感元件的初始值可以在元件的属性设置项中名为 IC 的项进行设置。该设置在所有的直流偏置求解计算过程中均起作用。对电容，IC 属性的设置相当于在求解时与电容并联一个串联电阻为 0.002Ω 的电压源。对电感，相当于与电感串联一个恒流源，而与恒流源并联一个 $1G\Omega$ 的电阻。

3.2 修改迭代次数

PSpice 为了兼顾电路分析的精度和耗用的计算机时间，并控制模拟结果输出的内容和格式，程序有着内定的迭代次数。但是很多时候内定的迭代次数过少，也同样导致仿真过程的不收敛，程序中提供了一个修改内定次数的窗口如图 4 所示。

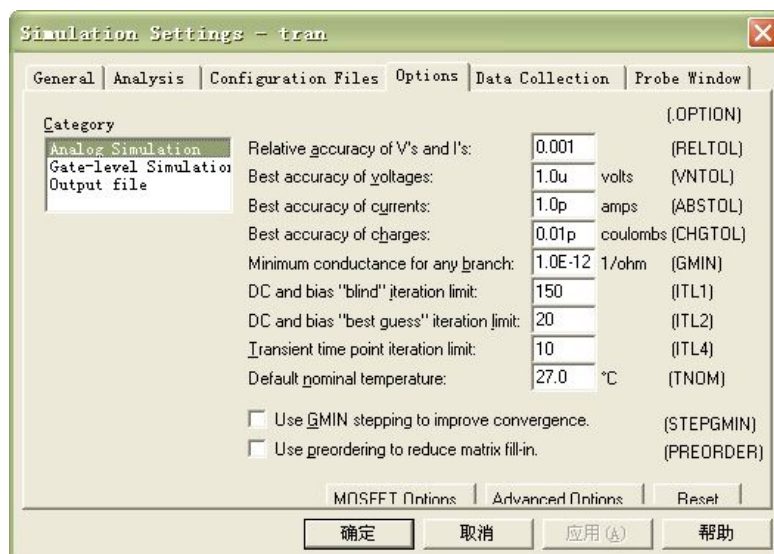


图 4 OPTION 任选项

其中可修改的迭代时间项有：

ITL1: 在 DC 分析和偏置点计算时以随机方式进行迭代次数上限。内定值为 150。

ITL2: 在 DC 分析和偏置点计算时根据以往情况选择初值进行的迭代次数上限。内定值为 20。

ITL4: 瞬态分析中任一点的迭代次数上限，注意，在 SPICE 程序中有 ITL3 任选项，PSpice 软件中则未采用 ITL3。内定值为 10。

ITL5:按“Advanced Options”按钮，就能调出修改 ITL5 的对话框。ITL5 表示瞬态分析中所有点的迭代总次数上限，内定值为 0，表示总次数上限为无穷大。

在进行 DC 分析时出现不收敛，可以将 ITL1 和 ITL2 值改大，如果是在瞬态分析时出现不收敛，可以将 ITL4 的值改大。当然修改迭代次数就意味着加长计算时间，所以在修改的时候要考虑到这一点。

3.3 修改计算精度

计算精度越高表明仿真结果越精密。但是当电流或电压为大信号时，并不需要过高的计算精度。所以在出现仿真过程不收敛时，可以适当的牺牲计算精度，以求得出确定的结果。PSpice 中提供的可修改的计算精度项包含在图 4 中，分别是：

RELTOL: 设置计算电压和电流时的相对精度。内定值为 0.001%。

VNTOL: 设置计算电压时的精度。内定值为 1.0 μ V。

ABSTOL: 设置计算电流时的精度。内定值为 1.0pA。

CHGTOL: 设置计算电荷时的精度。内定值为 0.01pC。

如果电路的主要参数是电压，可适当增大电压绝对精度 VNTOL 项；如果电路主要参数是电流，可适当增大电流绝对精度 ABSTOL 项；如果计算参数中电压和电流混合，则可增大两个绝对精度或增大电压电流相对精度 RELTOL 项。

4、实例分析

图 5 为某开关电源电路，电路连接均没有问题，在进行瞬态分析时出现如下提示后中止了仿真：

ERROR -- Convergence problem in transient analysis at Time = 1.051E-09

Time step = 236.2E-21, minimum allowable step size = 1.000E-18

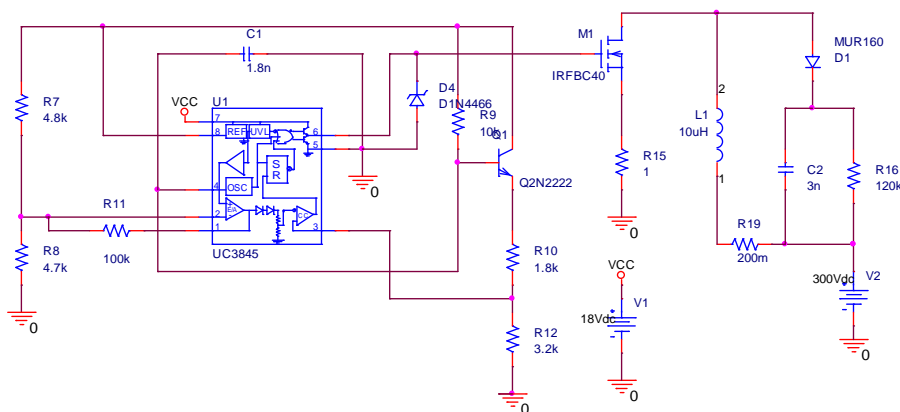


图 5 实例电路图

由于集成电路 UC3845 是电流型控制器，电路的主要参数是电流，于是回到原理图窗口，修改 OPTION 任选项中的 ABSTOL，将其改为 0.01u，重新仿真，错误消除，结果收敛。当然对于瞬态分析过程的不收敛，修改 ITL4 也是一种非常有效的方法，只是对于图 5 的电路，修改 ITL4 的效果不明显。

5、结论

PSpice 仿真过程中的不收敛问题是绝大多数电路设计者都会遇到的问题，其方法没有明确的规律遵循。本文分析了不收敛可能产生的原因，并就其原因给出了几种可采用的方法，最后用实例说明了方法的使用和问题的解决。

参考文献：

- [1] 高艳梅，房蔓楠. Spice/PSpice 编程技术[M]. 北京：电子工业出版社，2002.
- [2] 周震，吴金，杨廉峰. SPICE 模拟中的收敛问题分析. 电子器件，2001，12.

如果有关于 PSpice 软件使用、销售、技术支持或培训等问题可联系：

科通数字技术公司

地址：上海市长宁区延安西路 726 号华敏、翰尊时代广场 13 层 H 座

邮编：200050

电话：021-51696680

邮箱：shaoqinwu@comtech.com.cn