

$$V_{DD} < V_{DD(BR)} \quad (V_{DD} \text{ 端的击穿电压})$$

此外,还可以采取以下的防护措施:

(1) 在输入端和输出端设置钳位电路,以确保 v_i 和 v_o 不会超过上述的规定范围,如图 3.3.47 所示。图中的二极管通常选用导通压降较低的锗二极管或肖特基势垒二极管。

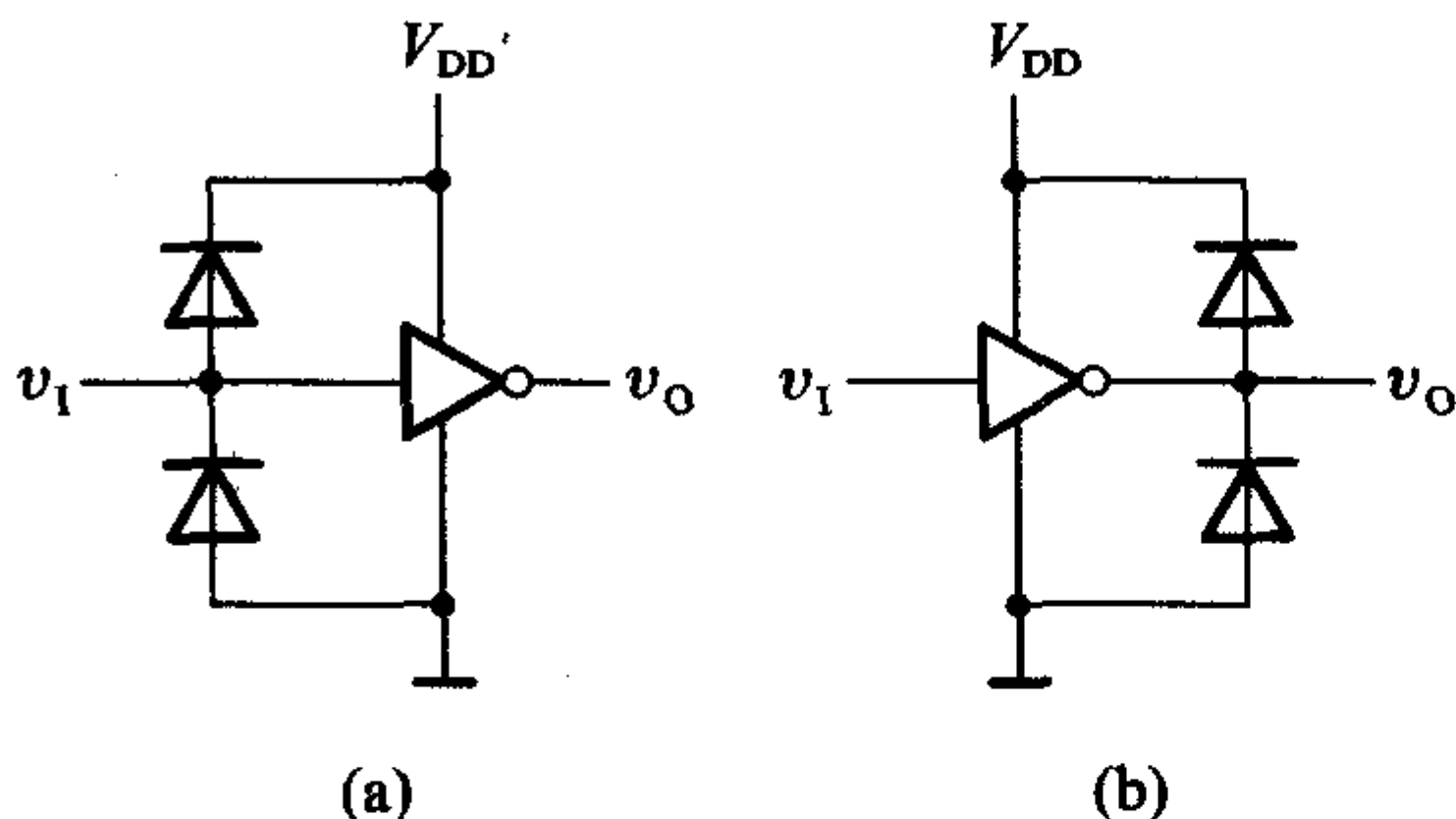


图 3.3.47 CMOS 电路的钳位保护电路

(a) 输入端的钳位电路 (b) 输出端的钳位电路

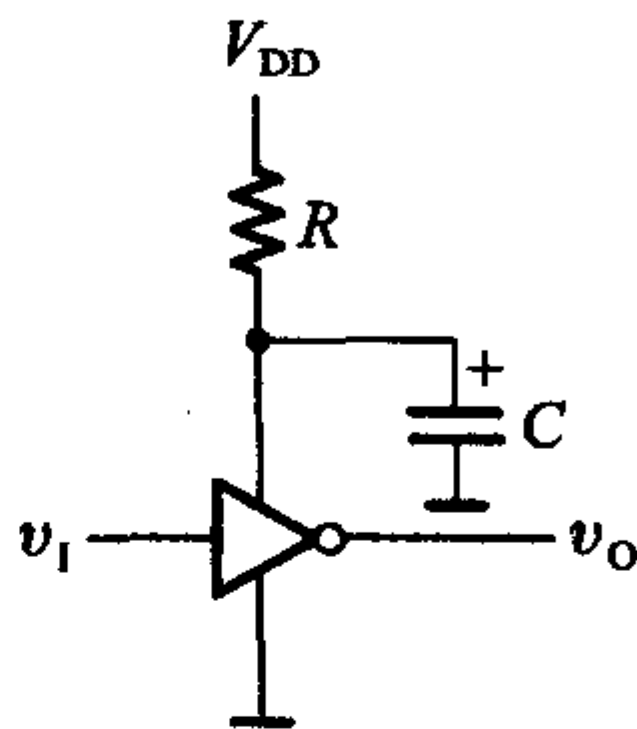


图 3.3.48 在 CMOS 电路的

电源上加去耦保护

(2) 当 V_{DD} 可能出现瞬时高压时,在 CMOS 电路的电源输入端加去耦电路,如图 3.3.48 所示。在去耦电阻 R 选得足够大的情况下,还可以将电源电流限制在锁定状态的维持电流以下,即使有触发电流流入 T_N 或 T_P ,自锁状态也不能维持下去,从而避免了锁定效应的发生。这种方法的缺点是降低了电源的利用率。

(3) 当系统由几个电源分别供电时,各电源的开、关顺序必须合理。启动时应先接通 CMOS 电路的供电电源,然后再接通输入信号和负载电路的电源。关机时应先关掉信号源和负载的电源,再切断 CMOS 电路的电源。

为了使用的安全和方便,人们一直在研究从 CMOS 电路本身的设计和制造上克服锁定效应的方法。现在一些工厂生产的高速 CMOS 电路中,通过改进版图设计和生产工艺,减小了寄生三极管的 β 值和 R_w 、 R_b 的阻值,已经能够基本消除锁定效应的发生。但这些改进方法都明显地加大了芯片面积,因而目前还不能保证所有的 CMOS 电路产品在工作温度升高和工作电流较大的情况下都不会发生锁定效应。

3.3.7 CMOS 数字集成电路的各种系列

自 20 世纪 60 年代 CMOS 电路问世以来,随着 CMOS 制造工艺水平的不断改进,CMOS 电路的性能得到了迅速提高。到了 20 世纪 80 年代以后,在减小单元电路的功耗和缩短传输延迟时间两个主要方面进展尤为迅速。到目前为止,已经生产出的标准化、系列化的 CMOS 集成电路产品有 4000 系列、HC/HCT 系

列、AHC/AHCT 系列、VHC/VHCT 系列、LVC 系列、ALVC 系列等。

最早投放市场的 CMOS 集成电路产品是 4000 系列。由于受到当时制造工艺水平的限制,虽然它有较宽的工作电压范围(3 ~ 18 V),但传输延迟时间很长,可达 100 ns 左右。而且,带负载能力也较弱。例如,工作在 5 V 的电源电压时,输出为高电平时输出的最大负载电流和输出为低电平时吸收的最大负载电流都只有 0.5 mA 左右。因此,目前它已基本被后来出现的 HC/HCT 系列产品所取代。

HC/HCT 是高速 CMOS(High - Speed CMOS/High - Speed CMOS, TTL Compatible)逻辑系列的简称。由于在制造工艺上采用了硅栅自对准工艺以及缩短 MOS 管的沟道长度等一系列改进措施,HC/HCT 系列产品的传输延迟时间缩短到了 10 ns 左右,仅为 4000 系列的十分之一。同时,它的带负载能力也提高到了 4 mA 左右。

HC 系列和 HCT 系列在传输延迟时间和带负载能力上基本相同,只是在工作电压范围和对输入信号电平的要求有所不同。HC 系列可以在 2 ~ 6 V 间的任何电源电压下工作。在提高工作速度作为主要要求的情况下,可以选择较高的电源电压;而在降低功耗为主要要求的情况下,可以选用较低的电源电压。但由于 HC 系列门电路要求的输入电平与后面要讲到的 TTL 电路输出电平不相匹配,所以 HC 系列电路不能与 TTL 电路混合使用,只适用于全部由 HC 系列电路组成的系统。HCT 系列工作在单一的 5 V 电源电压下,它的输入、输出电平与 TTL 电路的输入、输出电平完全兼容,因此可以用于 HCT 与 TTL 混合的系统。

AHC(Advanced High - Speed CMOS)/AHCT(Advanced High - Speed CMOS, TTL Compatible)逻辑系列是改进的高速 CMOS 逻辑系列的简称。改进后的这两种系列不仅比 HC/HCT 的工作速度提高了一倍,而且带负载能力也提高了近一倍。同时 AHC/AHCT 系列产品又能与 HC/HCT 系列产品兼容,这就为系统的器件更新带来了很大方便。因此,AHC/AHCT 系列是目前比较受欢迎的、应用最广的 CMOS 器件。就像 HC 与 HCT 系列的区别一样,AHC 与 AHCT 系列的区别也主要表现在工作电压范围和对输入电平的要求不同上。

与 TI 公司的 AHC/AHCT 系列性能相近的还有一种 VHC/VHCT 系列,由于是另外一些公司的产品,所以在某些具体的性能参数上两者不完全相同。

LVC 系列是 TI 公司 20 世纪 90 年代推出的低压 CMOS(Low - Voltage CMOS)逻辑系列的简称。LVC 系列不仅能工作在 1.65 ~ 3.3 V 的低电压下,而且传输延迟时间也缩短至 3.8 ns。同时,它又能提供更大的负载电流,在电源电压为 3 V 时,最大负载电流可达 24 mA。此外,LVC 的输入可以接受高达 5 V 的高电平信号,能很容易地将 5 V 电平的信号转换为 3.3 V 以下的电平信号,而 LVC 系列提供的总线驱动电路又能将 3.3 V 以下的电平信号转换为 5 V 的输出

信号,这就为 3.3 V 系统与 5 V 系统之间的连接提供了便捷的解决方案。

ALVC 系列是 TI 公司于 1994 年推出的改进的低压 CMOS (Advanced Low - Voltage CMOS) 逻辑系列。ALVC 在 LVC 基础上进一步提高了工作速度,并提供了性能更加优越的总线驱动器件。LVC 和 ALVC 是目前 CMOS 电路中性能最好的两个系列,可以满足高性能数字系统设计的需要。尤其在移动式的便携电子设备(如笔记本电脑、移动电话、数码照相机等)中,LVC 和 ALVC 系列的优势更加明显。

表 3.3.2 是以 TI 公司生产的不同系列反相器为例列出的各种 CMOS 系列门电路主要性能参数的比较表。器件名称 54/74HC04 中,“54/74”是 TI 公司产品的标志,“HC”是不同系列的名称,后面的数码“04”表示器件具体的逻辑功能,在这里表示这个器件是“六反相器”(即其中有六个同样的反相器)。只要器件名称中最后的数码相同,它们的逻辑功能就是一样的。但是不同系列的电气性能参数就大不一样了。“54”和“74”系列的区别主要在于允许的环境工作温度不同。“54”系列允许的环境工作温度为 $-55 \sim +125^{\circ}\text{C}$,而“74”系列的允许环境工作温度为 $-40 \sim +85^{\circ}\text{C}$ 。

表 3.3.2 各种 CMOS 系列门电路性能的比较(以 74××04 为例)

参数名称 和符号	74HC04	74HCT04	74AHC04	74AHCT04	74LVC04	74ALVC04
电源电压范围 V_{DD}/V	2 ~ 6	4.5 ~ 5.5	2 ~ 5.5	4.5 ~ 5.5	1.65 ~ 3.6	1.65 ~ 3.6
输入高电平 最小值 $V_{IH(\min)}/\text{V}$	3.15	2	3.15	2	2	2
输入低电平 最大值 $V_{IL(\max)}/\text{V}$	1.35	0.8	1.35	0.8	0.8	0.8
输出高电平 最小值 $V_{OH(\min)}/\text{V}$	4.4	4.4	4.4	4.4	2.2	2.0
输出低电平 最大值 $V_{OL(\max)}/\text{V}$	0.33	0.33	0.44	0.44	0.55	0.55
高电平输出电流 最大值 $I_{OH(\max)}/\text{mA}$	-4	-4	-8	-8	-24	-24
低电平输出电流 最大值 $I_{OL(\max)}/\text{mA}$	4	4	8	8	24	24
高电平输入电流 最大值 $I_{IH(\max)}/\mu\text{A}$	0.1	0.1	0.1	0.1	5	5
低电平输入电流 最大值 $I_{IL(\max)}/\mu\text{A}$	-0.1	-0.1	-0.1	-0.1	-5	-5

续表

参数名称 和符号	74HC04	74HCT04	74AHC04	74AHCT04	74LVC04	74ALVC04
平均传输延迟时 间 t_{pd}/ns	9	14	5.3	5.5	3.8	2
输入电容最大值 C_i/pF	10	10	10	10	5	3.5
功耗电容 C_{pd}/pF	20	20	12	14	8	27.5

注:1. 表中给出的参数(除电源电压范围以外)中,74HC/HCT 和 74 AHC/AHCT04 是 $V_{DD} = 4.5 V$ 下的参数,74LVC04 和 74ALVC04 是 $V_{DD} = 3 V$ 下的参数。

2. $V_{OH(min)}$ 和 $V_{OL(max)}$ 是最大负载电流下的输出电压。

* 3.4 其他类型的 MOS 集成电路

3.4.1 PMOS 电路

在 MOS 电路的发展过程中,最初采用的电路全部是用 P 沟道 MOS 管组成的,这种电路称为 PMOS 电路。

PMOS 反相器的电路结构如图 3.4.1 所示,其中 T_1 和 T_2 都是 P 沟道增强型 MOS 管。因为 PMOS 工艺比较简单,成品率高、价格便宜,所以曾经被广泛采用。

但是,PMOS 反相器有两个严重的缺点。第一,它的工作速度比较低。因为 P 沟道 MOS 管的导通电流是由空穴运动形成的,而空穴的迁移率比电子的迁移率低得多,所以为了获得同样的导通电阻和电流,P 沟道 MOS 管必须有更大的几何尺寸。这就使 P 沟道 MOS 管的寄生电容要比 N 沟道 MOS 管的寄生电容大得多,从而降低了它的开关速度。

第二,由于 PMOS 电路使用负电源,输出电平为负,所以不便于和 TTL 电路连接,使它的应用受到了限制。

基于上述原因,在 NMOS 工艺成熟以后,PMOS 电路就用得越来越少了。

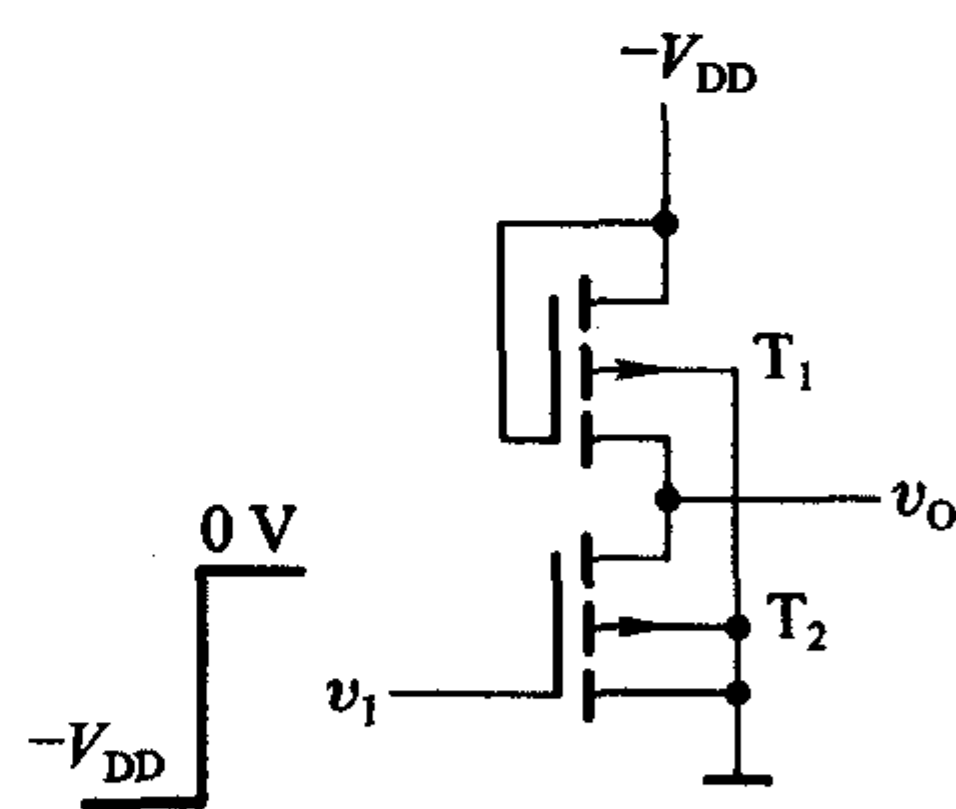


图 3.4.1 PMOS 反相器电路

3.4.2 NMOS 电路

全部使用 NMOS 管组成的集成电路称为 NMOS 电路。由于 NMOS 电路工作速度快,尺寸小,加之 NMOS 工艺水平的不断提高和完善,目前许多高速 LSI 数字集成电路产品仍采用 NMOS 工艺制造。

图 3.4.2 给出了 NMOS 反相器的两种常见形式。由于负载管的类型和工作方式不同,它们的性能也不一样。

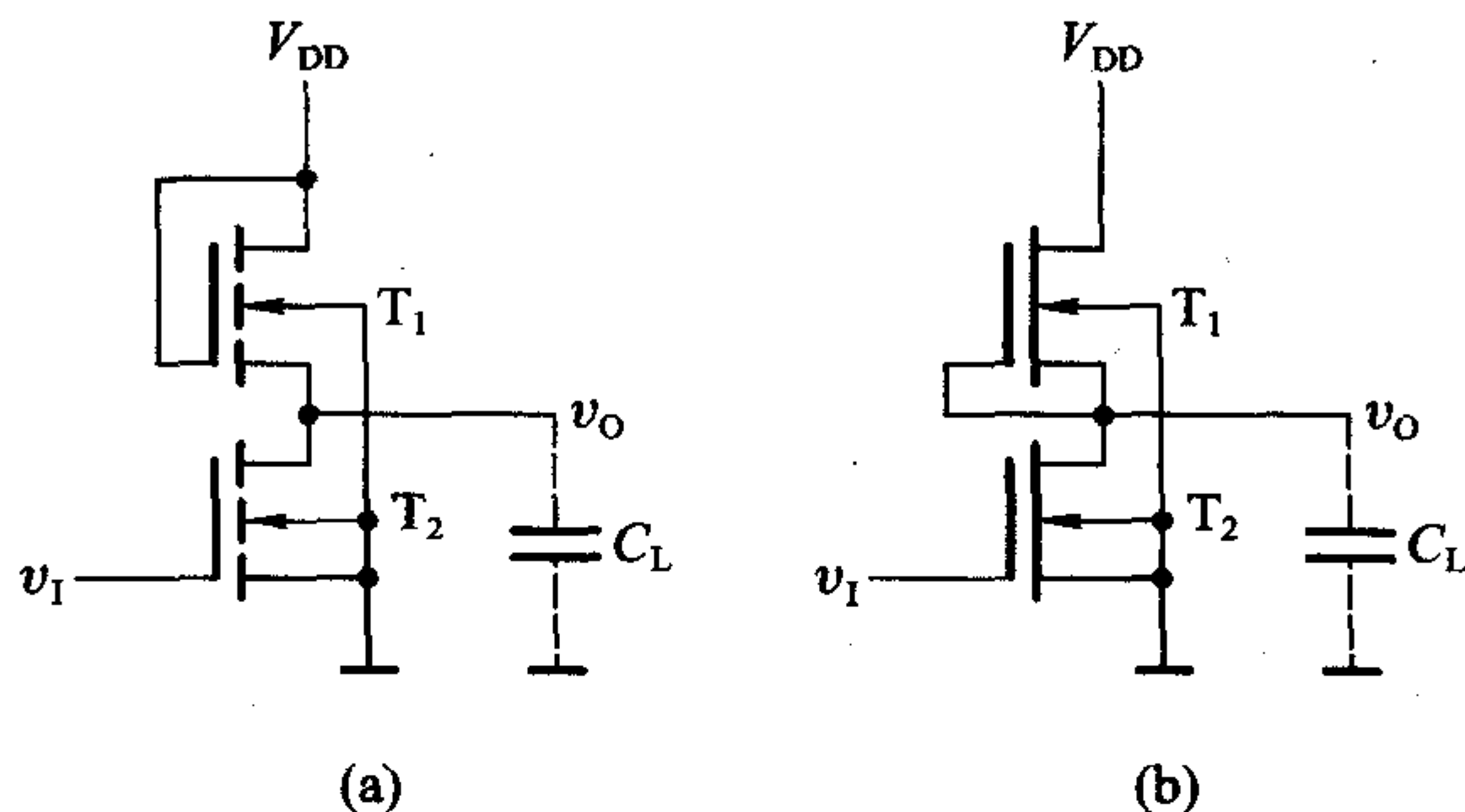


图 3.4.2 NMOS 反相器电路

(a) 增强型负载(E/E MOS) (b) 耗尽型负载(E/D MOS)

图 3.4.2(a)中的负载管 T_1 和驱动管 T_2 都是增强型 MOS 管,因而称为增强型负载反相器,简称 E/E MOS 电路。图 3.4.2(b)电路的负载管 T_1 是耗尽型 MOS 管,故将这个电路称为耗尽型负载反相器,简称 E/D MOS 电路。

为了分析这两个电路的输出特性,需要找出负载管的伏安特性。在图 3.4.2(a)所示增强型负载反相器电路中,负载管 T_1 始终工作在 $v_{GS} = v_{DS}$ 的状态,只要将 T_1 漏极特性上所有 $v_{GS} = v_{DS}$ 的各点连起来,就得到了 T_1 管的伏安特性,如图 3.4.3 所示。

在图 3.4.2(b)所示耗尽型负载反相器电路中,由于负载管 T_1 始终工作在 $v_{GS} = 0$ 的状态,所以漏极特性曲线中 $v_{GS} = 0$ 的一条曲线就是 T_1 管的伏安特性曲线,如图 3.4.3 所示。

当 T_2 突然截止时,反相器的输出电压 v_o 随负载电容 C_L 的充电而升高,负载电流即 T_1 管的漏极电流 i_D 。根据 $v_o = V_{DD} - v_{DS}$ 即可做出 i_D 随 v_o 变化的曲线,如图 3.4.4 所示。此即反相器的输出特性。

比较一下图 3.4.4 中的两条输出特性不难看出,耗尽型负载反相器在 v_o 上升的绝大部分区间里一直能向负载电容提供较大的充电电流,而增强型负载反相器所能提供的充电电流随 v_o 上升迅速减小。因此,耗尽型负载 NMOS 反相器

电路的开关速度比较快,这也正是高速 NMOS 电路中多半采用 E/D MOS 工艺的原因所在。

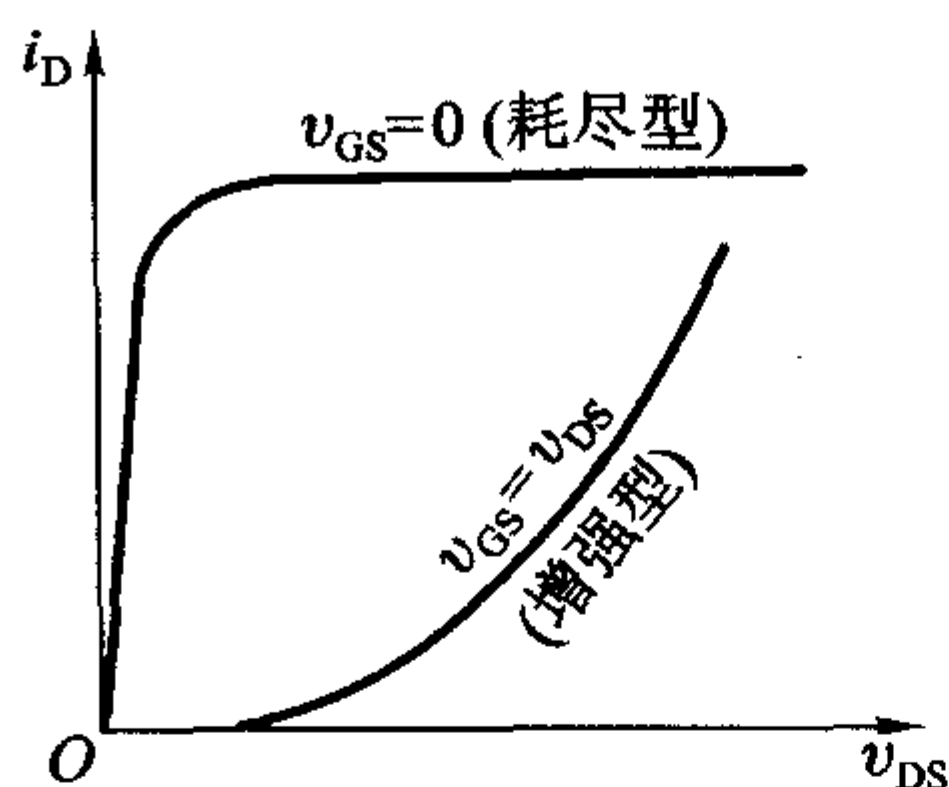


图 3.4.3 NMOS 反相器负载管的伏安特性

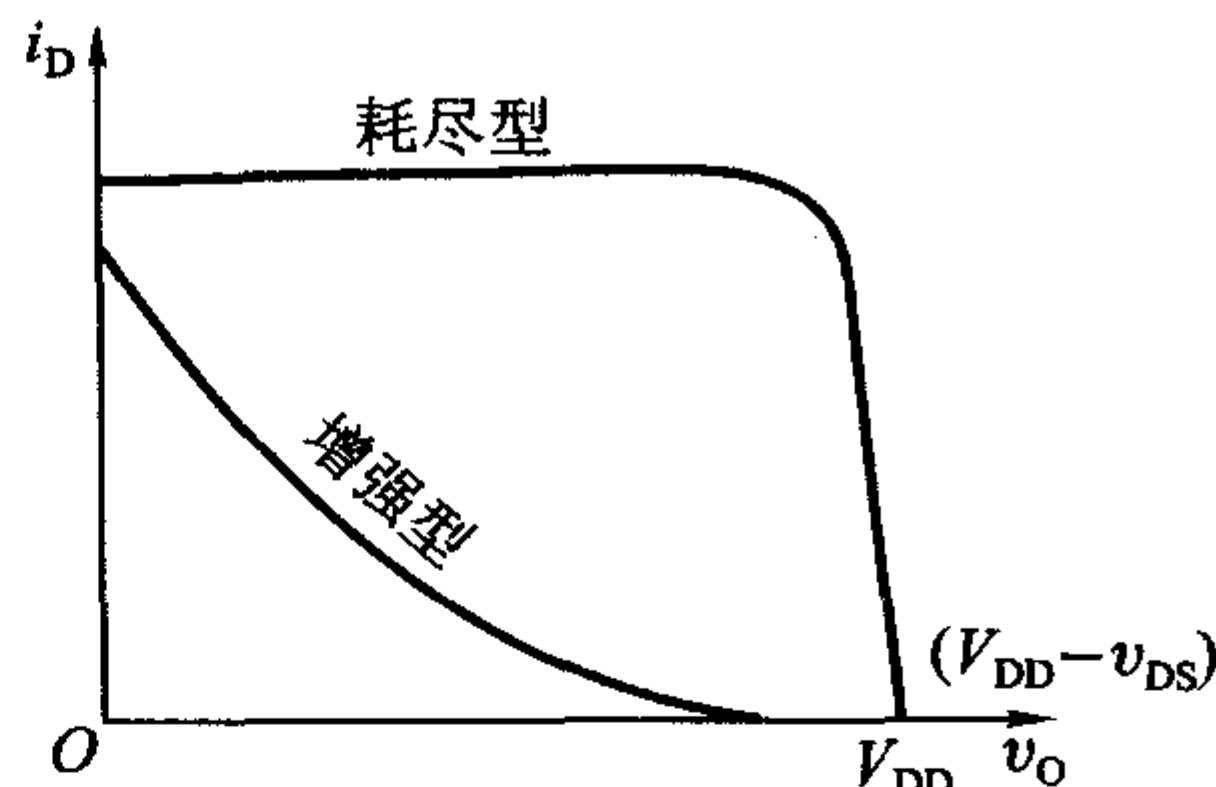


图 3.4.4 NMOS 反相器的输出特性(当 $v_i = 0$ 时)

综合 N 沟道耗尽型负载、短沟道、硅栅自对准工艺等各项技术所生产的 MOS 电路不仅功耗 - 延迟积很小,而且有很高的集成度。这种集成电路又称为高性能 MOS 电路(简称 HMOS 电路)。

3.5 TTL 门电路

3.5.1 双极型三极管的开关特性

因为 TTL 集成电路中采用双极型三极管作为开关器件,所以在介绍 TTL 电路之前,我们首先需要了解一下双极型三极管的开关特性。

一、双极型三极管的结构

一个独立的双极型三极管由管芯、三个引出电极和外壳组成。三个电极分别称为基极(base)、集电极(collector)和发射极(emitter)。外壳的形状和所用材料各不相同。管芯由三层 P 型和 N 型半导体结合在一起而构成,有 NPN 型和 PNP 型两种,它们的示意图如图 3.5.1 所示。因为在工作时有电子和空穴两种载流子参与导电过程,故称这类三极管为双极型三极管(Bipolar Junction Transistor,简称 BJT)。

二、双极型三极管的输入特性和输出特性

若以基极 b 和发射极 e 之间的发射结作为输入回路,则可以测出表示输入电压 v_{BE} 和输入电流 i_B 之间关系的特性曲线,如图 3.5.2(a)所示。这个曲线称为输入特性曲线。由图可见,这个曲线近似于指数曲线。为了简化分析计算,经

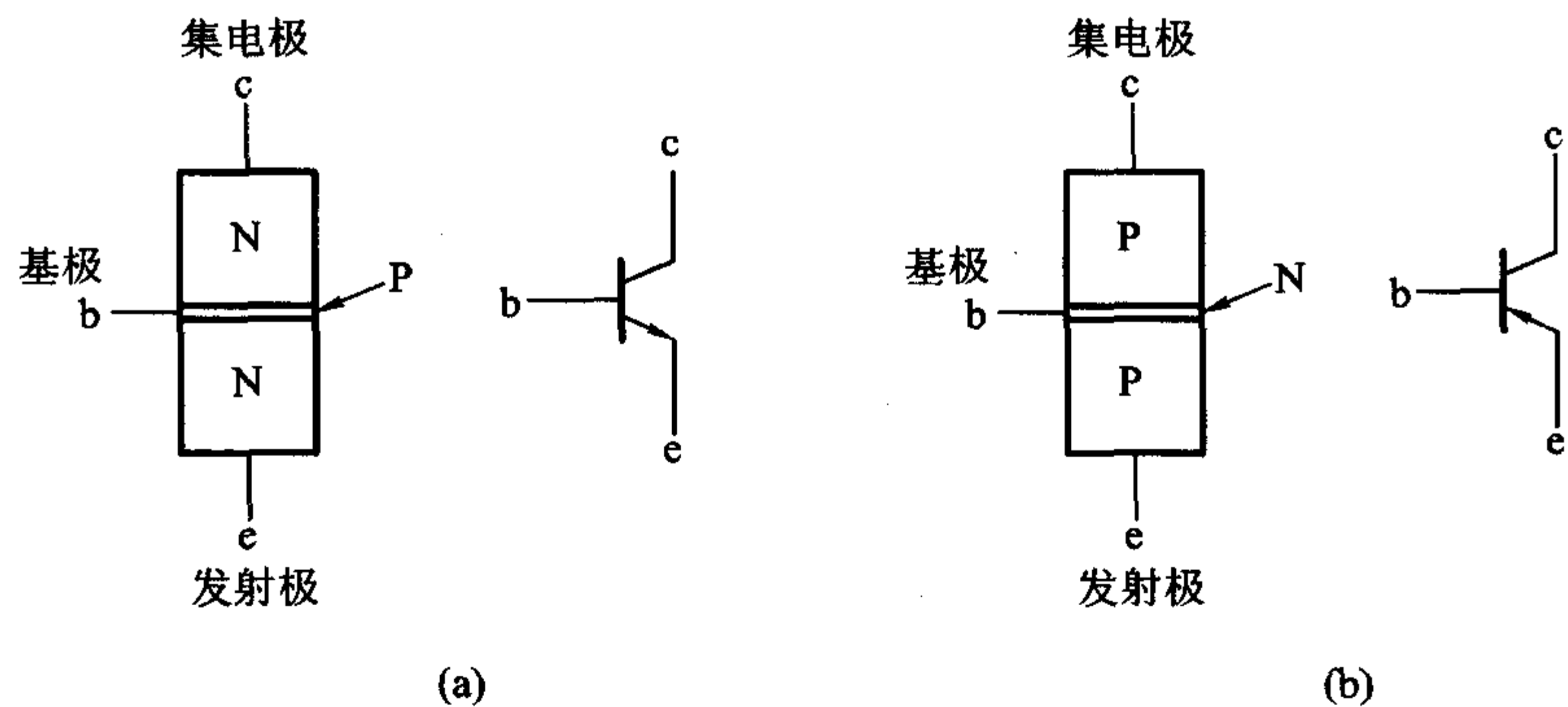


图 3.5.1 双极型三极管的两种类型
(a) NPN 型 (b) PNP 型

常采用图中虚线所示的折线来近似。图中的 V_{ON} 称为开启电压。硅三极管的 V_{ON} 为 $0.5 \sim 0.7 \text{ V}$, 锗三极管的 V_{ON} 为 $0.2 \sim 0.3 \text{ V}$ 。

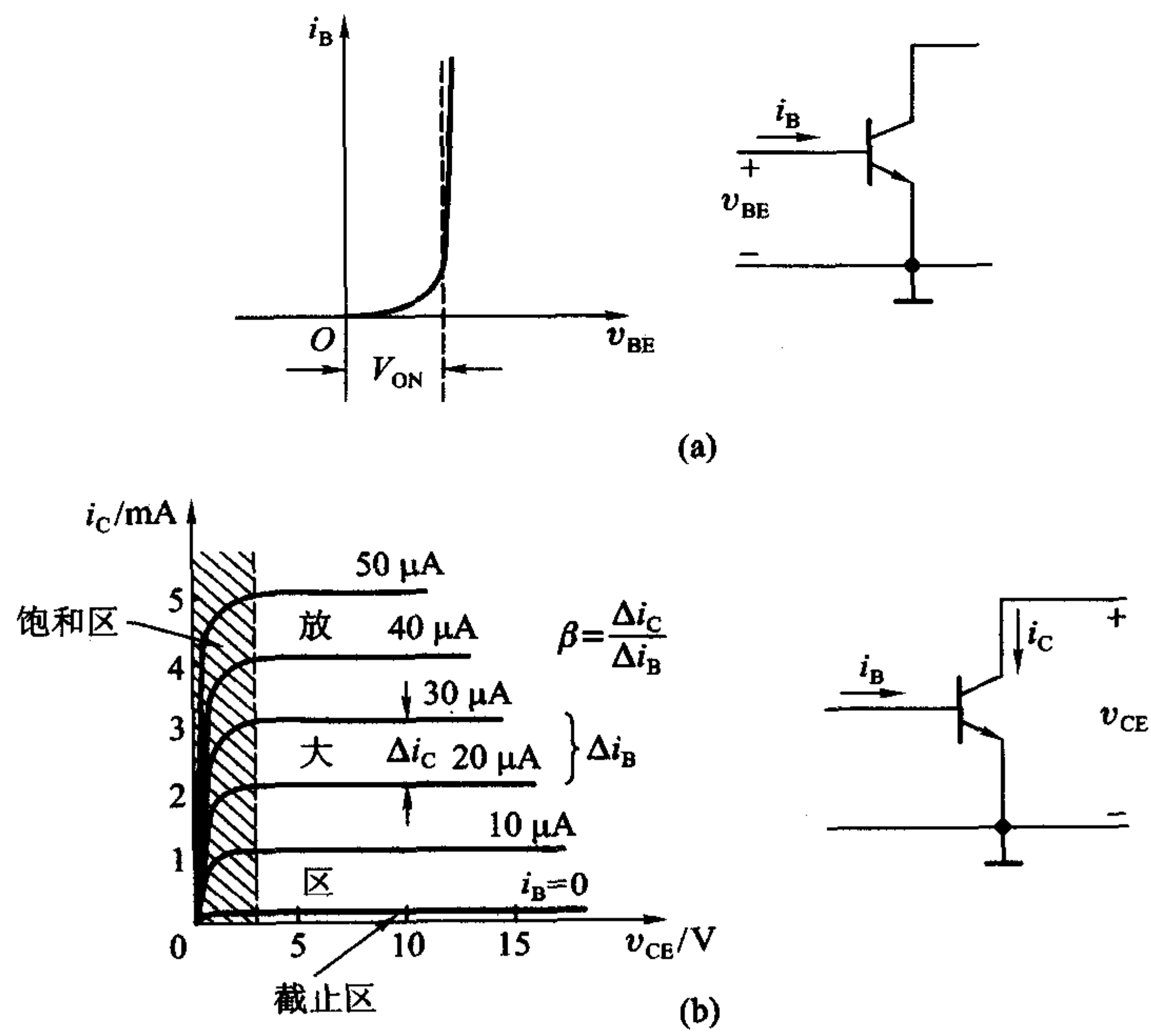


图 3.5.2 双极型三极管的特性曲线
(a) 输入特性曲线 (b) 输出特性曲线

若以集电极 c 和发射极 e 之间的回路作为输出回路,则可测出在不同 i_B 值下表示集电极电流 i_C 和集电极电压 v_{CE} 之间关系的曲线,如图 3.5.2(b) 所示。这一族曲线称为输出特性曲线。由图可知,集电极电流 i_C 不仅受 v_{CE} 的影响,还受输入的基极电流 i_B 的控制。

输出特性曲线明显地分成三个区域。特性曲线右边水平的部分称为放大区(或者叫线性区)。放大区的特点是 i_C 随 i_B 成正比地变化,而几乎不受 v_{CE} 变化的影响。 i_C 和 i_B 的变化量之比称为电流放大系数 β ,即 $\beta = \Delta i_C / \Delta i_B$ 。普通三极管的 β 值多在几十到几百的范围内。

曲线靠近纵坐标轴的部分称为饱和区。饱和区的特点是 i_C 不再随 i_B 以 β 倍的比例增加而趋向于饱和。硅三极管开始进入饱和区的 v_{CE} 值约为 0.6 ~ 0.7 V。在深度饱和状态下,集电极和发射间的饱和压降 $V_{CE(sat)}$ 在 0.2 V 以下。

图 3.5.2(b) 中 $i_B = 0$ 的一条输出特性曲线以下的区域称为截止区。截止区的特点是 i_C 几乎等于零。这时仅有极微小的反向穿透电流 I_{CEO} 流过。硅三极管的 I_{CEO} 通常都在 1 μA 以下。

三、双极型三极管的基本开关电路

用 NPN 型三极管取代图 3.1.1(a) 中的开关 S,就得到了图 3.5.3 所示的三极管开关电路。只要电路的参数配合得当,必能做到 v_I 为低电平时三极管工作在截止状态,输出为高电平;而 v_I 为高电平时三极管工作在饱和状态,输出为低电平。

当输入电压 $v_I = 0$ 时,三极管的 $v_{BE} = 0$ 。由图 3.5.2(a) 所示的输入特性曲线可知,这时 $i_B = 0$,三极管处于截止状态。如果采用图 3.5.2(a) 中折线化的近似输入特性,则近似地认为在 $v_I < V_{ON}$ 时三极管已处于截止状态, $i_B \approx 0$ 。由输出特性曲线可以看到, $i_B = 0$ 时 $i_C \approx 0$,电阻 R_C 上没有压降。因此,三极管开关电路的输出为高电平 V_{OH} ,且 $V_{OH} \approx V_{CC}$ 。

当 $v_I > V_{ON}$ 以后,有 i_B 产生,同时有相应的集电极电流 i_C 流过 R_C 和三极管的输出回路,三极管开始进入放大区。根据折线化的输入特性可近似地求出基极电流为

$$i_B = \frac{v_I - V_{ON}}{R_B} \quad (3.5.1)$$

若三极管的电流放大系数为 β ,则得到

$$\begin{aligned} v_O = v_{CE} &= V_{CC} - i_C R_C \\ &= V_{CC} - \beta i_B R_C \end{aligned} \quad (3.5.2)$$

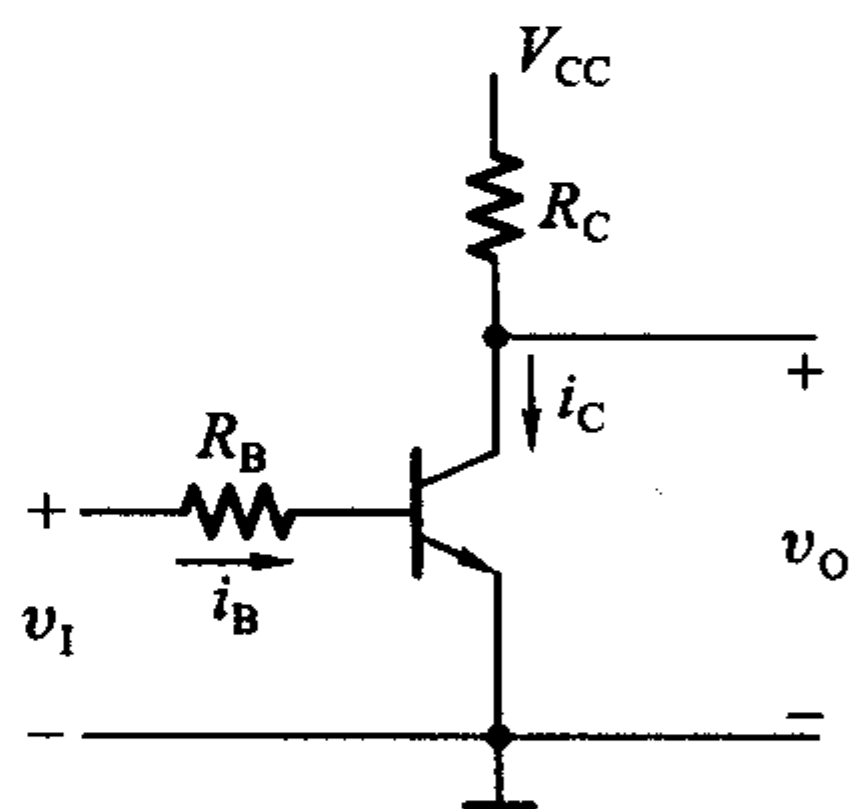


图 3.5.3 双极型三极管的基本开关电路

式(3.5.1)和式(3.5.2)说明,随着 v_i 的升高 i_B 增加, R_C 上的压降增加,而 v_o 相应地减小。当 R_C 和 β 足够大而 R_B 不是特别大时, v_o 的变化 Δv_o 会远远大于 v_i 的变化 Δv_i 。 Δv_o 与 Δv_i 的比值称为电压放大倍数,用 A_v 表示,亦即 $A_v = -\frac{\Delta v_o}{\Delta v_i}$ 。负号表示 v_o 与 v_i 的变化方向相反。

在给出输出特性曲线的条件下,也可以用非线性电路的图解法,求出给定电路参数下 v_o 的具体数值。为便于说明图解法的原理,现将图 3.5.3 所示电路改画成图 3.5.4(a)所示的形式。如果从 MN 两点把输出回路划分为左右两部分,分别画出它们在 MN 处的伏安特性,则电路必然工作在两个特性的交点处。左边部分的伏安特性就是三极管的输出特性。右边的伏安特性是一条直线, MN 两端的电压随 i_C 的增加而线性地下降。只要找出直线上的两点,就可以画出这条直线。当 $v_{CE} = 0$ 时 $i_C = \frac{V_{CC}}{R_C}$, 给出直线上的一点;而当 $v_{CE} = V_{CC}$ 时 $i_C = 0$, 给出直线上另一点,连接这两点的直线即右边部分电路的伏安特性。这条直线称为负载线。当 I_B 值确定以后,与 I_B 值对应的一条输出特性曲线和负载线的交点就是开关电路实际所处的工作点。这一点对应的 i_C 和 v_{CE} 值也就是所求的集电极电流和输出电压的数值。

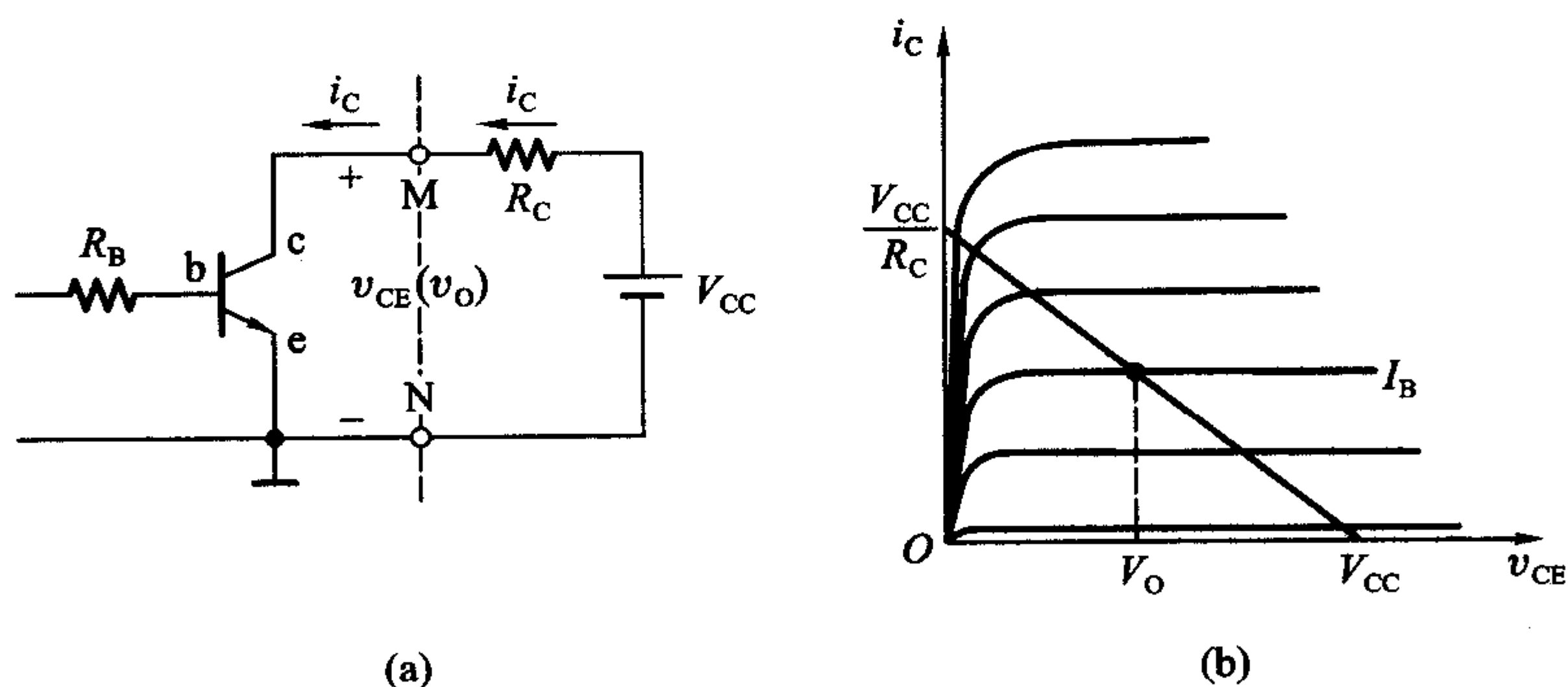


图 3.5.4 用图解法分析图 3.5.3 电路

(a) 电路图 (b) 作图方法

v_i 继续升高时 i_B 增加, R_C 上的压降也随之增大。当 R_C 上的压降接近电源电压 V_{CC} 时,三极管上的压降将接近于零,三极管的 c-e 之间最后只有一个很小的饱和导通压降和很小的饱和导通内阻,三极管处于深度饱和状态,开关电路处于导通状态,输出端为低电平, $v_o = V_{OL} \approx 0$ 。

若以 $V_{CE(sat)}$ 表示三极管深度饱和时的压降,以 $R_{CE(sat)}$ 表示深度饱和时的导通内阻,则由图 3.5.4(a)可求出深度饱和时三极管所需要的基极电流为

$$I_{BS} = \frac{V_{CC} - V_{CE(sat)}}{\beta(R_C + R_{CE(sat)})} \quad (3.5.3)$$

I_{BS} 称为饱和基极电流。为使三极管处于饱和工作状态, 开关电路输出低电平, 必须保证 $i_B \geq I_{BS}$ 。用于开关电路的三极管一般都具有很小的 $V_{CE(sat)}$ (通常小于 0.1 V) 和 $R_{CE(sat)}$ (通常为几到几十欧姆)。在 $V_{CC} \gg V_{CE(sat)}$ 、 $R_C \gg R_{CE(sat)}$ 的情况下, 可将式(3.5.3)近似为

$$I_{BS} \approx \frac{V_{CC}}{\beta R_C} \quad (3.5.4)$$

从图 3.5.2(b) 所示的输出特性上不难看出, 三极管饱和区内的 β 值比线性区内的 β 值小得多, 而且不是常数。手册上往往只给出线性区的 β 值。如果用线性区的 β 值代入式(3.5.3)计算, 则得到的 I_{BS} 值比实际需要的 I_{BS} 值要小。

综上所述, 只要合理地选择电路参数, 保证当 v_i 为低电平 V_{IL} 时 $v_{BE} < V_{ON}$, 三极管工作在截止状态; 而 v_i 为高电平 V_{IH} 时 $i_B > I_{BS}$, 三极管工作在深度饱和状态, 则三极管的 c-e 间就相当于一个受 v_i 控制的开关。三极管截止时相当于开关断开, 在开关电路的输出端给出高电平; 三极管饱和导通时相当于开关接通, 在开关电路的输出端给出低电平。

四、双极型三极管的开关等效电路

根据以上的分析, 我们可以将三极管开关状态下的等效电路画成如图 3.5.5 所示的形式。由于截止状态下的 i_B 和 i_C 等于零, 所以等效电路画成图(a)的形式。图(b)为饱和导通下的等效电路, 图中的 V_{ON} 是发射结 b-e 的开启电压, $V_{CE(sat)}$ 和 $R_{CE(sat)}$ 是 c-e 间的饱和导通压降和饱和导通内阻。在电源电压远大于 $V_{CE(sat)}$, 而且外接负载电阻远大于 $R_{CE(sat)}$ 的情况下, 可以将饱和导通状态的等效电路简化为图(c)的形式。

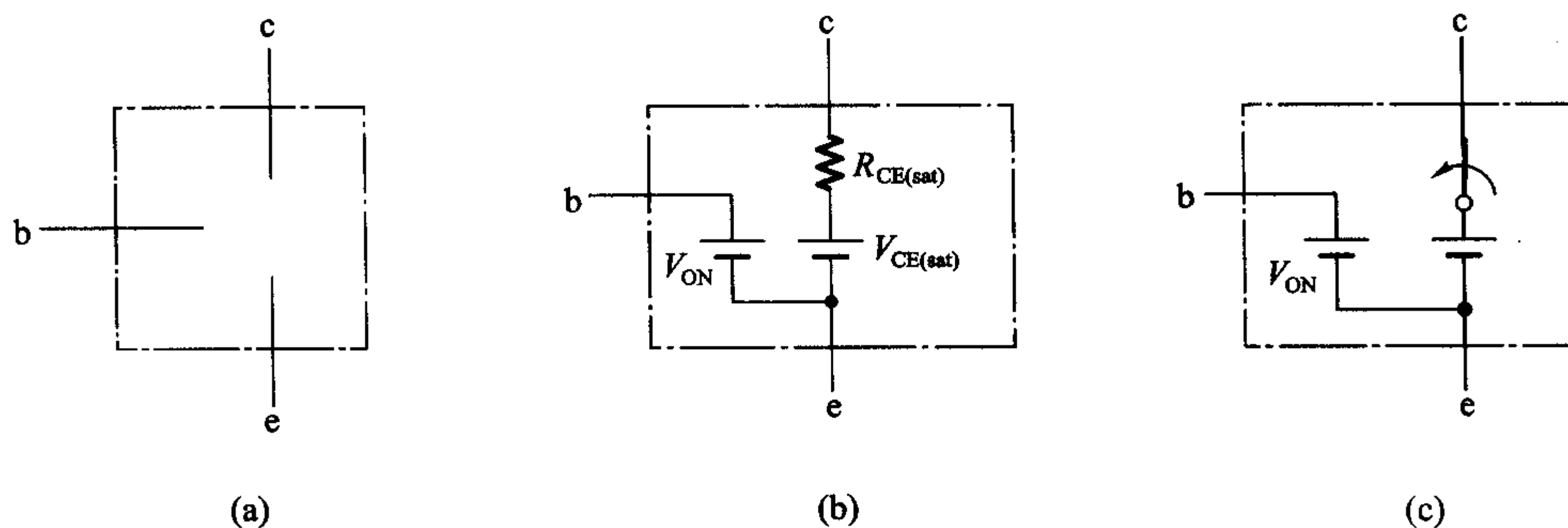


图 3.5.5 双极型三极管的开关等效电路

(a) 截止状态 (b)、(c) 饱和导通状态