

### 复习思考题

R4.3.1 在需要使用普通编码器的场合能否用优先编码器取代普通编码器？在需要使用优先编码器的场合能否用普通编码器取代优先编码器？

### 4.3.2 译码器

译码器(Decoder)的逻辑功能是将每个输入的二进制代码译成对应的输出高、低电平信号或另外一个代码。因此,译码是编码的反操作。常用的译码器电路有二进制译码器、二-十进制译码器和显示译码器三类。

#### 一、二进制译码器

二进制译码器的输入是一组二进制代码,输出是一组与输入代码一一对应的高、低电平信号。

图 4.3.6 是 3 位二进制译码器的框图。输入的 3 位二进制代码共有 8 种状态,译码器将每个输入代码译成对应的一根输出线上的高、低电平信号。因此,也将这个译码器称为 3 线-8 线译码器。

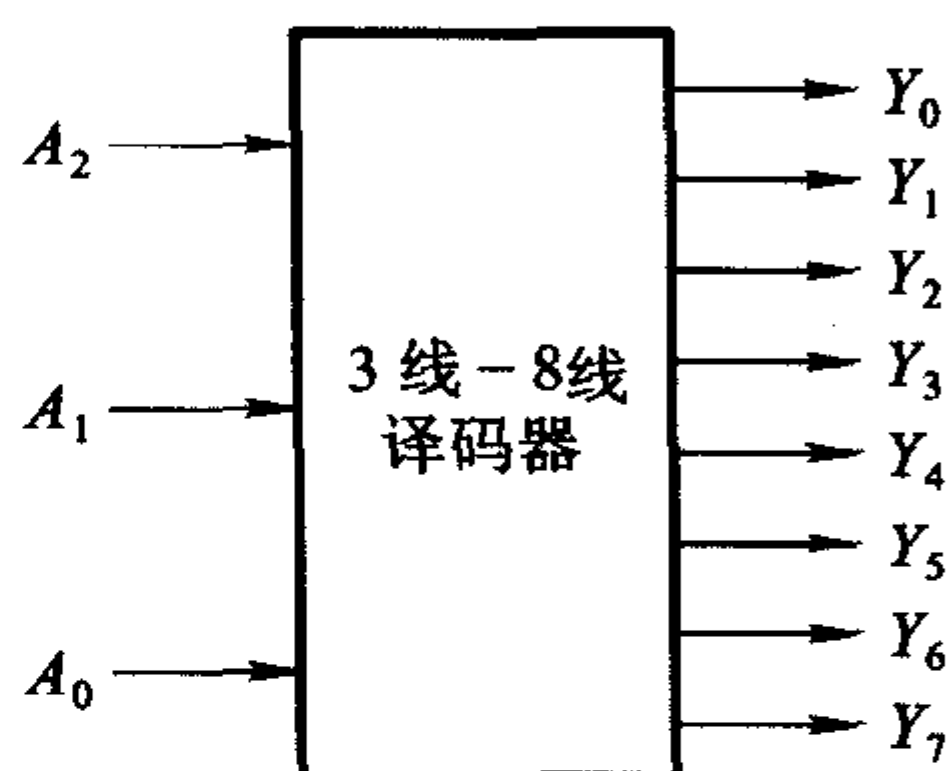


图 4.3.6 3 位二进制(3 线-8 线)译码器的框图

图 4.3.7 是采用二极管与门阵列构成的 3 位二进制译码器,图中的  $A_2$ 、 $A_1$ 、 $A_0$  是输入端,  $Y_0 \sim Y_7$  是 8 个输出端。

假定电源电压  $V_{CC} = 5\text{ V}$ , 输入信号的高、低电平分别为 3 V 和 0 V, 二极管的导通压降为 0.7 V。当  $A_2A_1A_0 = 000$  时,  $A_2$ 、 $A_1$ 、 $A_0$  为 0V,  $A'_2$ 、 $A'_1$ 、 $A'_0$  为 3 V。这时只有  $Y_0$  输出高电平(3.7 V), 其余的输出端均为低电平(0.7 V), 于是将输入的 000 代码译成了  $Y_0$  端的高电平信号。

同理,译码器也将其他的每一个输入代码译成对应输出端的高电平信号(或一个 8 位的二进制代码)。它们之间的对应关系如表 4.3.4 所示。

表 4.3.4 3 位二进制译码器的真值表

输 入			输 出							
$A_2$	$A_1$	$A_0$	$Y_7$	$Y_6$	$Y_5$	$Y_4$	$Y_3$	$Y_2$	$Y_1$	$Y_0$
0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	1	0	0	0	0	0	0	1	0	0
0	1	1	0	0	0	0	1	0	0	0
1	0	0	0	0	0	1	0	0	0	0
1	0	1	0	0	1	0	0	0	0	0
1	1	0	0	1	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0	0

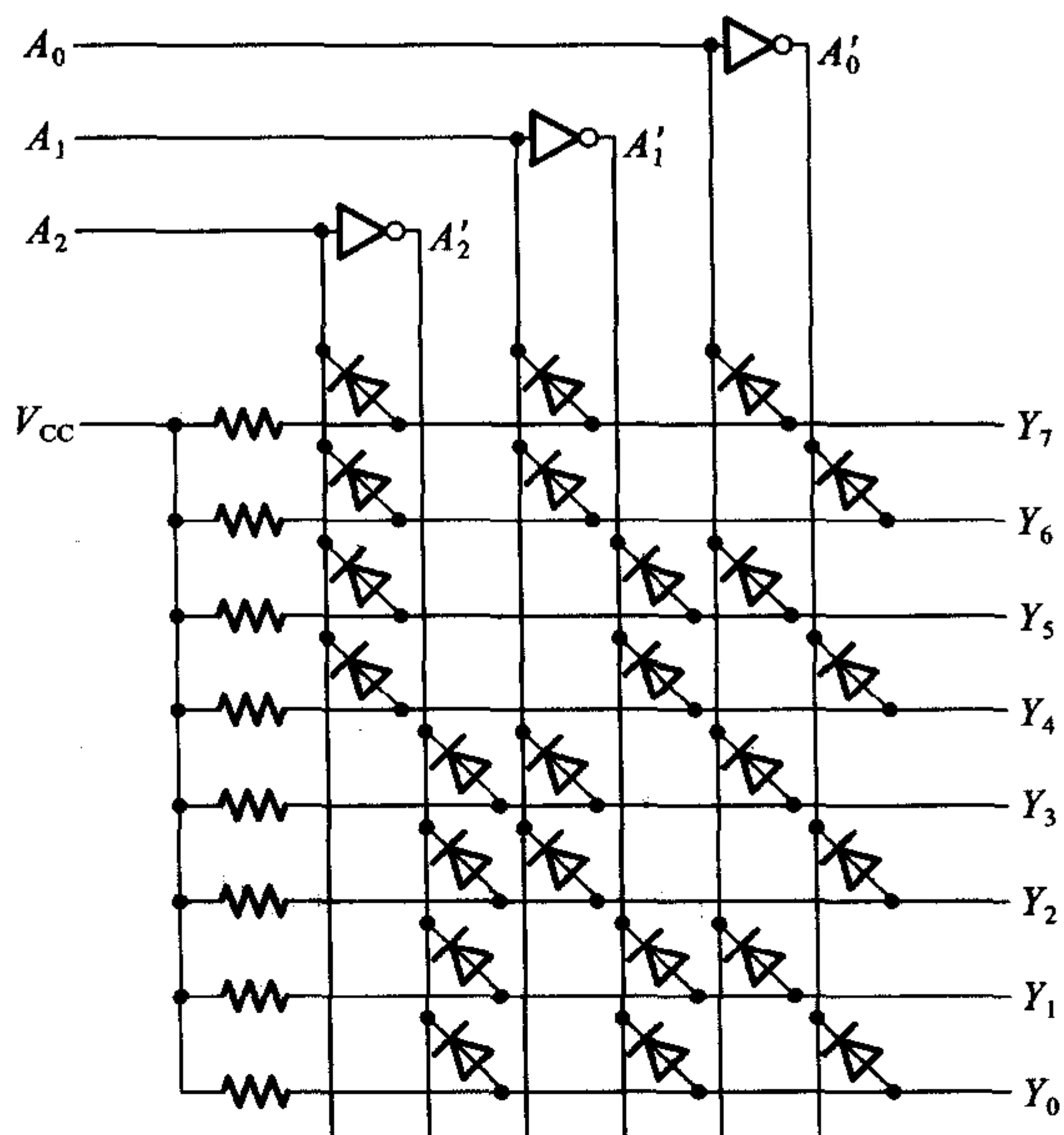


图 4.3.7 用二极管与门阵列组成的 3 线 - 8 线译码器

用二极管与门阵列构成的译码器虽然比较简单,但也存在两个严重的缺点。其一是电路的输入电阻较低而输出电阻较高,其二是输出的高、低电平信号发生偏移(偏离输入信号的高、低电平)。因此,通常只在一些大规模集成电路内部采用这种结构,而在一些中规模集成电路译码器中多半采用三极管集成门电路结构。

74HC138 就是用 CMOS 门电路组成的 3 线 - 8 线译码器,它的逻辑图如图 4.3.8 所示,逻辑功能表如表 4.3.5 所示。

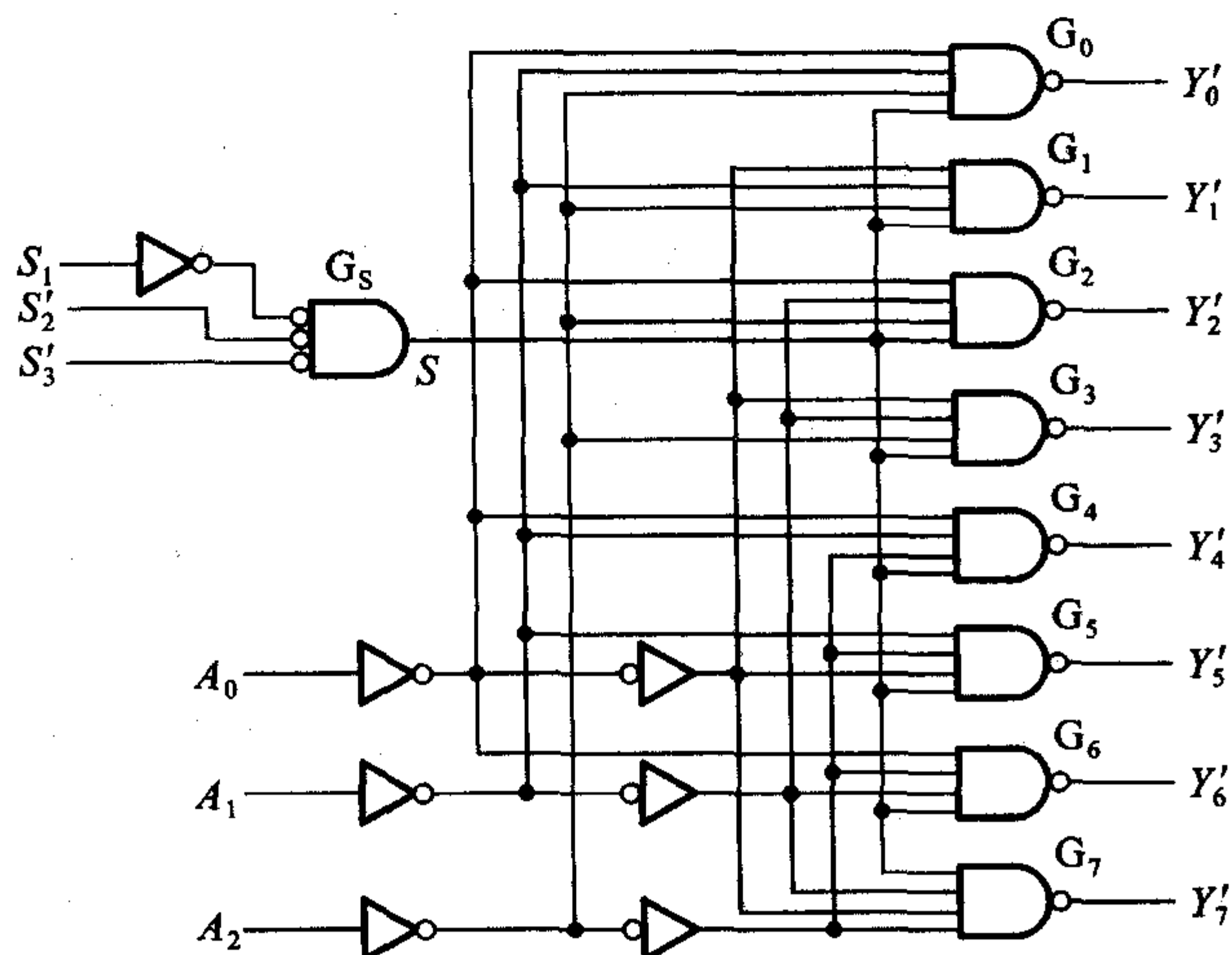


图 4.3.8 用与非门组成的 3 线 - 8 线译码器 74HC138

表 4.3.5 3 线 - 8 线译码器 74HC138 的功能表

输 入					输 出							
$S_1$	$S_2' + S_3'$	$A_2$	$A_1$	$A_0$	$Y_0'$	$Y_1'$	$Y_2'$	$Y_3'$	$Y_4'$	$Y_5'$	$Y_6'$	$Y_7'$
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

当门电路  $G_s$  的输出为高电平 ( $S=1$ ) 时, 可由逻辑图写出

$$\left\{ \begin{array}{l} Y_0' = (A_2' A_1' A_0')' = m_0' \\ Y_1' = (A_2' A_1' A_0)' = m_1' \\ Y_2' = (A_2' A_1 A_0')' = m_2' \\ Y_3' = (A_2' A_1 A_0)' = m_3' \\ Y_4' = (A_2 A_1' A_0')' = m_4' \\ Y_5' = (A_2 A_1' A_0)' = m_5' \\ Y_6' = (A_2 A_1 A_0')' = m_6' \\ Y_7' = (A_2 A_1 A_0)' = m_7' \end{array} \right. \quad (4.3.7)$$

由上式可以看出,  $Y_0' \sim Y_7'$  同时又是  $A_2$ 、 $A_1$ 、 $A_0$  这三个变量的全部最小项的译码输出, 所以也将这种译码器称为最小项译码器。

74HC138 有 3 个附加的控制端  $S_1$ 、 $S_2'$  和  $S_3'$ 。当  $S_1=1$ 、 $S_2'+S_3'=0$  时,  $G_s$  输出为高电平 ( $S=1$ ), 译码器处于工作状态。否则, 译码器被禁止, 所有的输出端被封锁在高电平, 如表 4.3.5 所示。这 3 个控制端也称为“片选”输入端, 利用片选的作用可以将多片连接起来以扩展译码器的功能。

带控制输入端的译码器又是一个完整的数据分配器。在图 4.3.8 所示电路中如果将  $S_1$  作为“数据”输入端 (同时令  $S_2'=S_3'=0$ ), 而将  $A_2 A_1 A_0$  作为“地址”输入端, 那么从  $S_1$  送来的数据只能通过由  $A_2 A_1 A_0$  所指定的一根输出线送出去。这就不难理解为什么把  $A_2 A_1 A_0$  叫地址输入了。例如, 当  $A_2 A_1 A_0 = 101$  时, 门  $G_s$  的输入端除了接至  $G_s$  输出端的一个以外全是高电平, 因此  $S_1$  的数据以反码的形式从  $Y_5'$  输出, 而不会被送到其他任何一个输出端上。

在门电路的图形符号中, 有时为了强调“低电平有效”, 也在输入端处加上小圆圈, 同时在信号名称上加非号, 如图 4.3.8 中的  $G_s$  那样。从逻辑功能上讲,

这个小圆圈所代表的含意是输入信号经过反相以后才加到后面的逻辑符号上的,所以它代替了输入端的一个反相器,如图 4.3.9 所示。因此,可以把这种画法看作是一种用输入端的小圆圈代替反相器的简化画法。

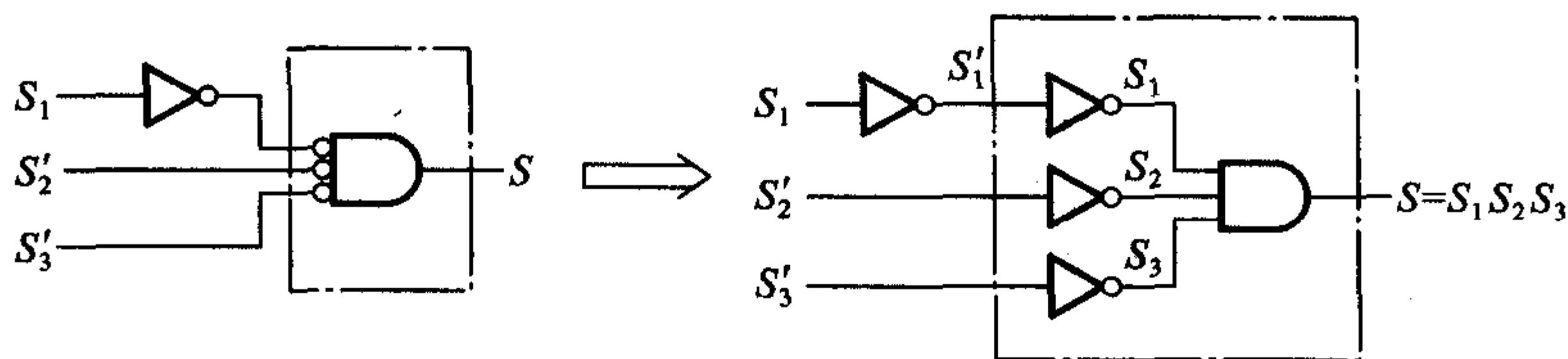


图 4.3.9 门电路输入端反相记号的等效替代

**【例 4.3.2】** 试用两片 3 线 - 8 线译码器 74HC138 组成 4 线 - 16 线译码器,将输入的 4 位二进制代码  $D_3D_2D_1D_0$  译成 16 个独立的低电平信号  $Z'_0 \sim Z'_{15}$ 。

解: 由图 4.3.8 可见,74HC138 仅有 3 个地址输入端  $A_2, A_1, A_0$ 。如果想对 4 位二进制代码译码,只能利用一个附加控制端 ( $S_1, S'_2, S'_3$  中的一个) 作为第四个地址输入端。

取第(1)片 74HC138 的  $S'_2$  和  $S'_3$  作为它的第四个地址输入端(同时令  $S_1 = 1$ ),取第(2)片的  $S_1$  作为它的第四个地址输入端(同时令  $S'_2 = S'_3 = 0$ ),取两片的  $A_2 = D_2, A_1 = D_1, A_0 = D_0$ ,并将第(1)片的  $S'_2$  和  $S'_3$  接  $D_3$ ,将第(2)片的  $S_1$  接  $D_3$ ,如图 4.3.10 所示,于是得到两片 74HC138 的输出分别为

$$\begin{cases} Z'_0 = (D'_3D'_2D'_1D'_0)' \\ Z'_1 = (D'_3D'_2D'_1D_0)' \\ \vdots \\ Z'_7 = (D'_3D_2D_1D_0)' \end{cases} \quad (4.3.8)$$

$$\begin{cases} Z'_8 = (D_3D'_2D'_1D'_0)' \\ Z'_9 = (D_3D'_2D'_1D_0)' \\ \vdots \\ Z'_{15} = (D_3D_2D_1D_0)' \end{cases} \quad (4.3.9)$$

式(4.3.8)表明,当  $D_3 = 0$  时第(1)片 74HC138 工作而第(2)片 74HC138 禁止,将  $D_3D_2D_1D_0$  的 0000 ~ 0111 这 8 个代码译成  $Z'_0 \sim Z'_7$  8 个低电平信号。而式(4.3.9)表明,当  $D_3 = 1$  时,第(2)片 74HC138 工作,第(1)片 74HC138 禁止,将  $D_3D_2D_1D_0$  的 1000 ~ 1111 这 8 个代码译成  $Z'_8 \sim Z'_{15}$  8 个低电平信号。这样就用两个 3 线 - 8 线译码器扩展成一个 4 线 - 16 线的译码器了。

同理,也可以用两个带控制端的 4 线 - 16 线译码器接成一个 5 线 - 32 线译码器。

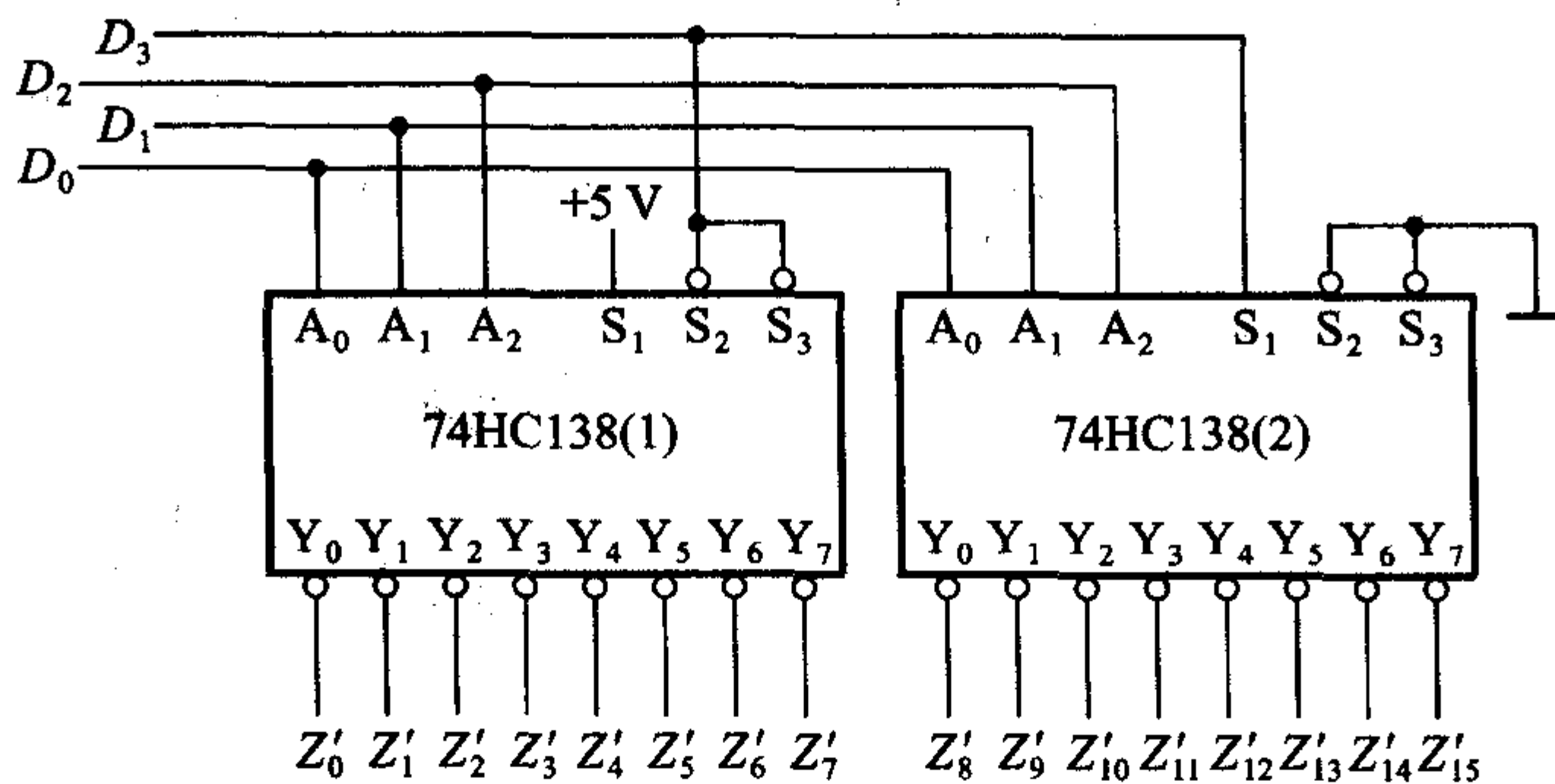


图 4.3.10 用两片 74HC138 接成的 4 线 - 16 线译码器

### 二、二 - 十进制译码器

二 - 十进制译码器的逻辑功能是将输入 BCD 码的 10 个代码译成 10 个高、低电平输出信号。

图 4.3.11 是二 - 十进制译码器 74HC42 的逻辑图。根据逻辑图得到

$$\begin{cases} Y'_0 = (A'_3 A'_2 A'_1 A'_0)' & Y'_5 = (A'_3 A_2 A'_1 A_0)' \\ Y'_1 = (A'_3 A'_2 A_1 A'_0)' & Y'_6 = (A'_3 A_2 A_1 A'_0)' \\ Y'_2 = (A'_3 A'_2 A_1 A_0)' & Y'_7 = (A_3 A'_2 A_1 A_0)' \\ Y'_3 = (A_3 A'_2 A_1 A_0)' & Y'_8 = (A_3 A_2 A'_1 A'_0)' \\ Y'_4 = (A_3 A_2 A_1 A'_0)' & Y'_9 = (A_3 A_2 A_1 A_0)' \end{cases} \quad (4.3.10)$$

并可列出电路的真值表, 如表 4.3.6 所示。

对于 BCD 代码以外的伪码(即 1010 ~ 1111 6 个代码)  $Y'_0 \sim Y'_9$  均无低电平信号产生, 译码器拒绝“翻译”, 所以这个电路结构具有拒绝伪码的功能。

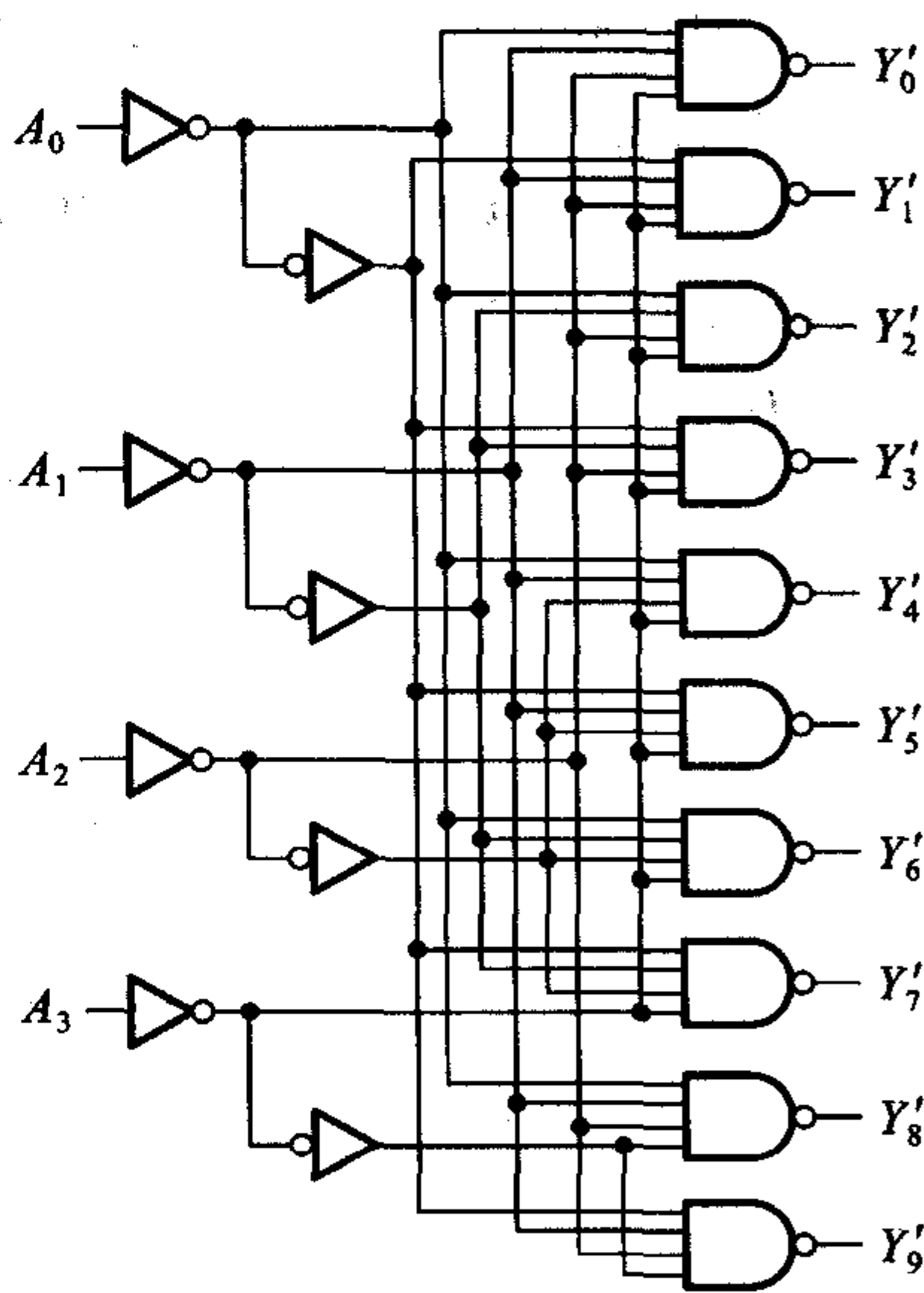


图 4.3.11 二 - 十进制译码器 74HC42

表 4.3.6 二 - 十进制译码器 74HC42 的真值表

序号	输入				输出									
	$A_3$	$A_2$	$A_1$	$A_0$	$Y'_0$	$Y'_1$	$Y'_2$	$Y'_3$	$Y'_4$	$Y'_5$	$Y'_6$	$Y'_7$	$Y'_8$	$Y'_9$
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1	1	1
2	0	0	1	0	1	1	0	1	1	1	1	1	1	1
3	0	0	1	1	1	1	1	0	1	1	1	1	1	1
4	0	1	0	0	1	1	1	1	0	1	1	1	1	1

续表

序号	输入				输出									
	$A_3$	$A_2$	$A_1$	$A_0$	$Y'_0$	$Y'_1$	$Y'_2$	$Y'_3$	$Y'_4$	$Y'_5$	$Y'_6$	$Y'_7$	$Y'_8$	$Y'_9$
5	0	1	0	1	1	1	1	1	1	0	1	1	1	1
6	0	1	1	0	1	1	1	1	1	1	0	1	1	1
7	0	1	1	1	1	1	1	1	1	1	1	0	1	1
8	1	0	0	0	1	1	1	1	1	1	1	1	0	1
9	1	0	0	1	1	1	1	1	1	1	1	1	1	0
伪 码	1	0	1	0	1	1	1	1	1	1	1	1	1	1
	1	0	1	1	1	1	1	1	1	1	1	1	1	1
	1	1	0	0	1	1	1	1	1	1	1	1	1	1
	1	1	0	1	1	1	1	1	1	1	1	1	1	1
	1	1	1	0	1	1	1	1	1	1	1	1	1	1
	1	1	1	1	1	1	1	1	1	1	1	1	1	1

### 三、显示译码器

#### 1. 七段字符显示器

为了能以十进制数码直观地显示数字系统的运行数据,目前广泛使用了七段字符显示器,或称为七段数码管。这种字符显示器由七段可发光的线段拼合而成。常见的七段字符显示器有半导体数码管和液晶显示器两种。

图 4.3.12 是半导体数码管 BS201A 的外形图和等效电路。这种数码管的每个线段都是一个发光二极管(Light Emitting Diode,简称 LED),因而也将它称为 LED 数码管或 LED 七段显示器。

发光二极管使用的材料与普通的硅二极管和锗二极管不同,有磷砷化镓、磷化镓、砷化镓等几种,而且半导体中的杂质浓度很高。当外加正向电压时,大量的电子和空穴在扩散过程中复合,其中一部分电子从导带跃迁到价带,把多余的能量以光的形式释放出来,便发出一定波长的可见光。

磷砷化镓发光二极管发出光线的波长与磷和砷的比例有关,含磷的比例越大波长越短,同时发光效率也随之降低。目前生产的磷砷化镓发光二极管(如 BS201、BS211 等)发出光线的波长在  $6500\text{\AA}$  左右,呈橙红色。

在 BS201 等一些数码管中还在右下角处增设了一个小数点,形成了所谓八段数码管,如图 4.3.12(a)所示。此外,由图 4.3.12(b)的等效电路可见,BS201A 的八段发光二极管的阴极是做在一起的,属于共阴极类型。为了增加使用的灵活性,同一规格的数码管一般都有共阴极和共阳极两种类型可供选用。

半导体数码管不仅具有工作电压低、体积小、寿命长、可靠性高等优点,而且响应时间短(一般不超过  $0.1\ \mu\text{s}$ ),亮度也比较高。它的缺点是工作电流比较大,每一段的工作电流在  $10\ \text{mA}$  左右。

另一种常用的七段字符显示器是液晶显示器(Liquid Crystal Display,简称

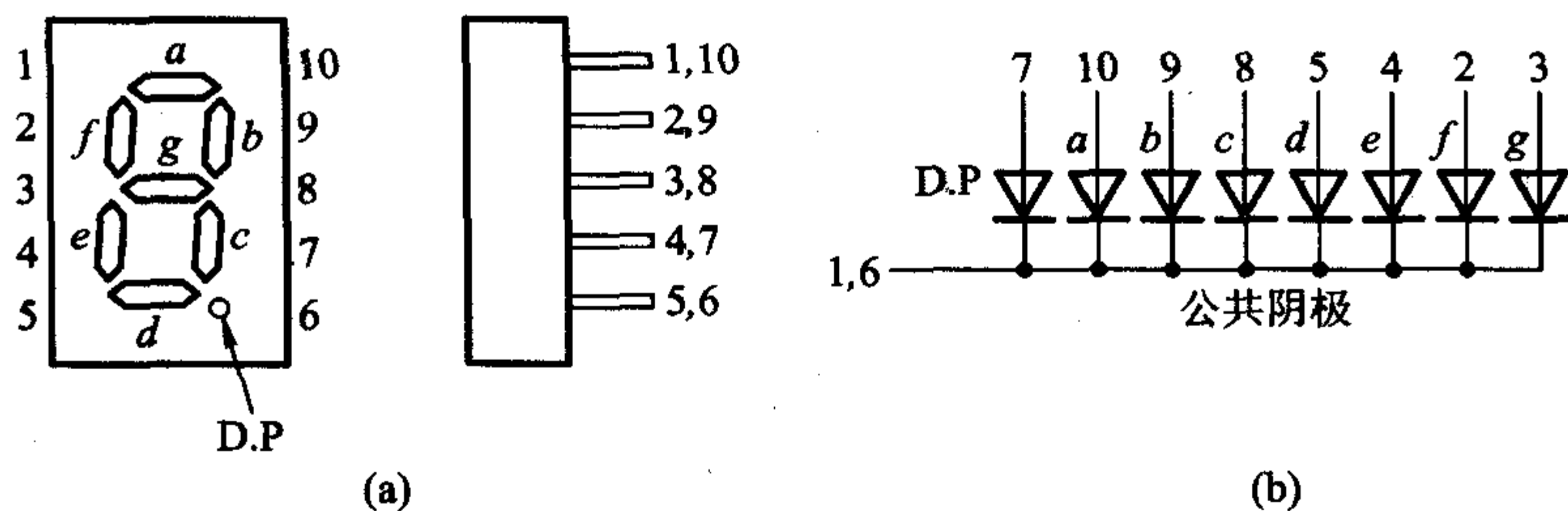


图 4.3.12 半导体数码管 BS201A

(a) 外形图 (b) 等效电路

LCD)。液晶是一种既具有液体的流动性又具有光学特性的有机化合物，它的透明度和呈现的颜色受外加电场的影响，利用这一特点便可做成字符显示器。

在没有外加电场的情况下，液晶分子按一定取向整齐地排列着，如图 4.3.13(a)所示。这时液晶为透明状态，射入的光线大部分由反射电极反射回来，显示器呈白色。在电极上加上电压以后，液晶分子因电离而产生正离子，这些正离子在电场作用下运动并碰撞其他液晶分子，破坏了液晶分子的整齐排列，使液晶呈现混浊状态。这时射入的光线散射后仅有少量反射回来，故显示器呈暗灰色。这种现象称为动态散射效应。外加电场消失以后，液晶又恢复到整齐排列的状态。如果将七段透明的电极排列成 8 字形，那么只要选择不同的电极组合并加以正电压，便能显示出各种字符来。

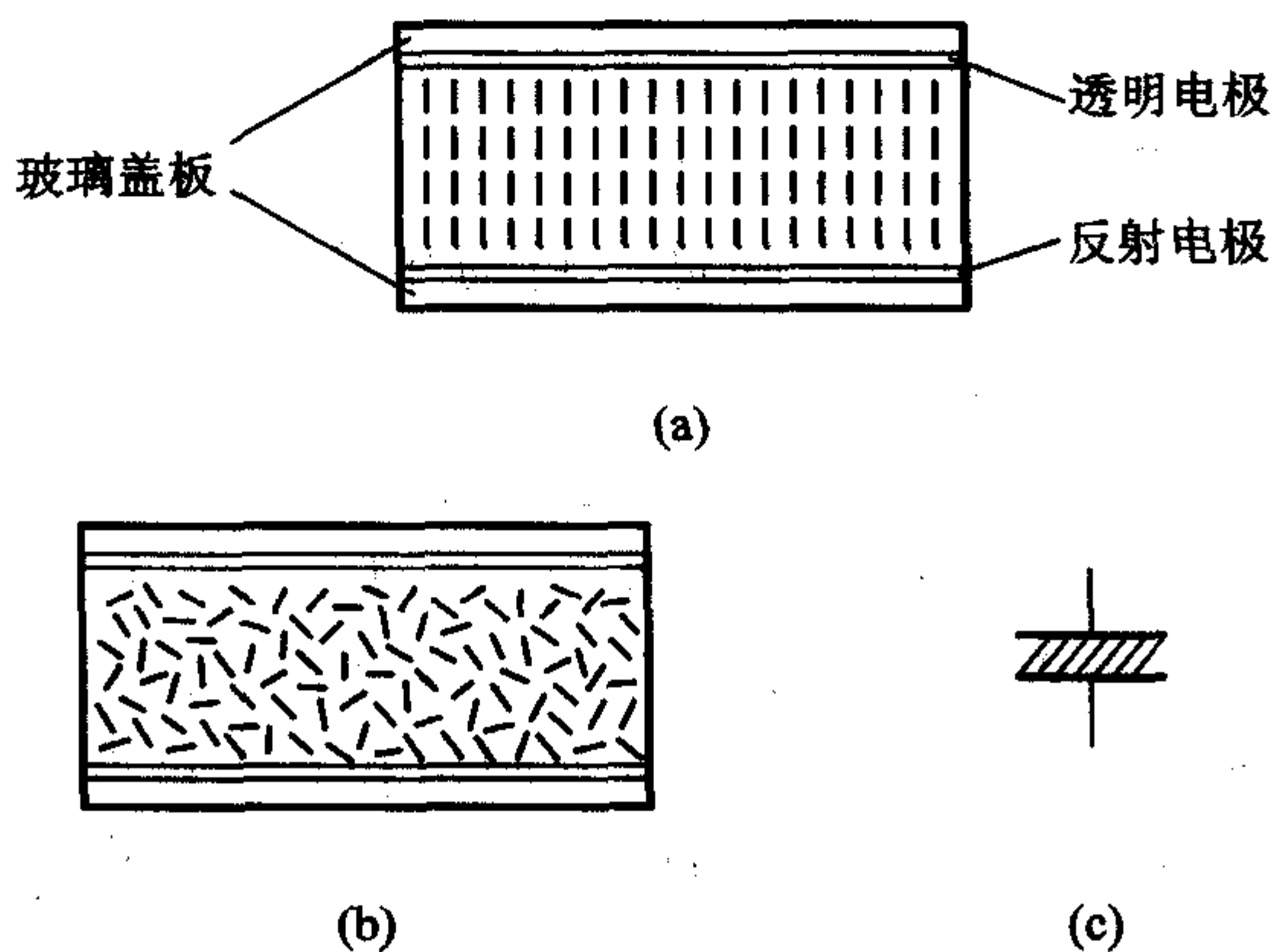


图 4.3.13 液晶显示器的结构及符号

(a) 未加电场时 (b) 加电场以后 (c) 符号

为了使离子撞击液晶分子的过程不断进行,通常在液晶显示器的两个电极上加以数十至数百周的交变电压。对交变电压的控制可以用异或门实现,如图 4.3.14(a)所示。 $v_1$  是外加的固定频率的对称方波电压。当  $A=0$  时, LCD 两端的电压  $v_L=0$ , 显示器不工作, 呈白色; 当  $A=1$  时,  $v_L$  为幅度等于两倍  $v_1$  的对称方波, 显示器工作, 呈暗灰色。各点电压的波形示于图 4.3.14(b) 中。

液晶显示器的最大优点是功耗极小, 每平方厘米的功耗在  $1\mu\text{W}$  以下。它的工作电压也很低, 在  $1\text{V}$  以下仍能工作。因此, 液晶显示器在电子表以及各种小型、便携式仪器、仪表中得到了广泛的应用。但是, 由于它本身不会发光, 仅仅靠反射外界光线显示字形, 所以亮度很差。此外, 它的响应速度较低(在  $10\sim 200\text{ms}$  范围), 这就限制了它在快速系统中的应用。

## 2. BCD - 七段显示译码器

半导体数码管和液晶显示器都可以用 TTL 或 CMOS 集成电路直接驱动。为此, 就需要使用显示译码器将 BCD 代码译成数码管所需要的驱动信号, 以便使数码管用十进制数字显示出 BCD 代码所表示的数值。

今以  $A_3A_2A_1A_0$  表示显示译码器输入的 BCD 代码, 以  $Y_a\sim Y_g$  表示输出的 7 位二进制代码, 并规定用 1 表示数码管中线段的点亮状态, 用 0 表示线段的熄灭状态。则根据显示字形的要求便得到了表 4.3.7 所示的真值表。表中除列出了 BCD 代码的 10 个状态与  $Y_a\sim Y_g$  状态的对应关系以外, 还规定了输入为 1010~1111 这六个状态下显示的字形。

由表 4.3.7 可以看到, 现在与每个输入代码对应的输出不是某一根输出线上的高、低电平, 而是另一个 7 位的代码了, 所以它已经不是我们这一节开始所定义的那种译码器了。但从广义上讲, 都可以称为译码器。

从得到的真值表画出表示  $Y_a\sim Y_g$  的卡诺图, 即得到图 4.3.15。在卡诺图上采用“合并 0 然后求反”的化简方法将  $Y_a\sim Y_g$  化简, 得到

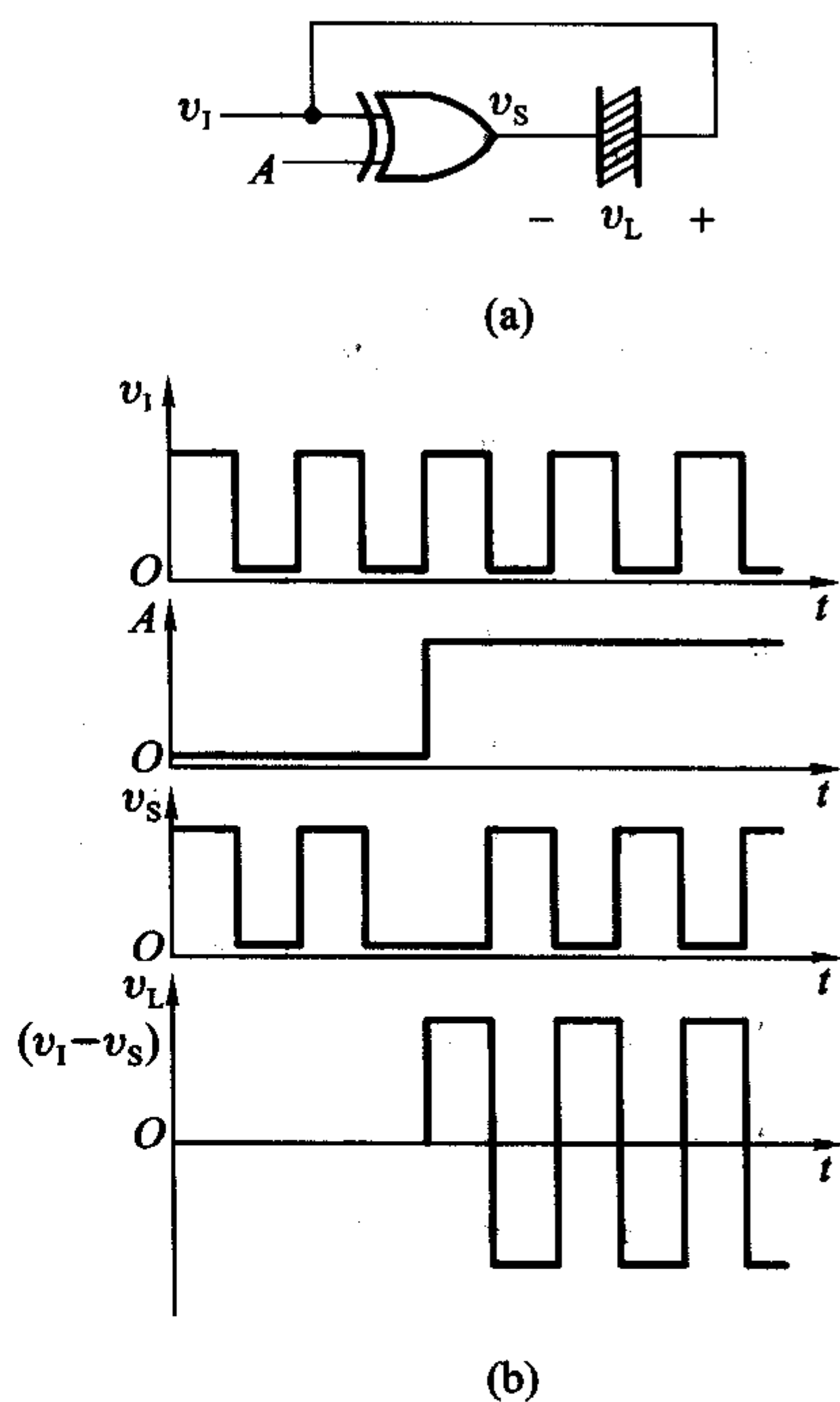


图 4.3.14 用异或门驱动液晶显示器  
(a) 电路 (b) 电压波形



表 4.3.7 BCD - 七段显示译码器的真值表

数字	输入				输出							字形
	$A_3$	$A_2$	$A_1$	$A_0$	$Y_a$	$Y_b$	$Y_c$	$Y_d$	$Y_e$	$Y_f$	$Y_g$	
0	0	0	0	0	1	1	1	1	1	1	0	0
1	0	0	0	1	0	1	1	0	0	0	0	1
2	0	0	1	0	1	1	0	1	1	0	1	2
3	0	0	1	1	1	1	1	1	0	0	1	3
4	0	1	0	0	0	1	1	0	0	1	1	4
5	0	1	0	1	1	0	1	1	0	1	1	5
6	0	1	1	0	0	0	1	1	1	1	1	6
7	0	1	1	1	1	1	1	0	0	0	0	7
8	1	0	0	0	1	1	1	1	1	1	1	8
9	1	0	0	1	1	1	1	0	0	1	1	9
10	1	0	1	0	0	0	0	1	1	0	1	10
11	1	0	1	1	0	0	1	1	0	0	1	11
12	1	1	0	0	0	1	0	0	0	1	1	12
13	1	1	0	1	1	0	0	1	0	1	1	13
14	1	1	1	0	0	0	0	1	1	1	1	14
15	1	1	1	1	0	0	0	0	0	0	0	15

$$\begin{cases}
 Y_a = (A'_3 A'_2 A'_1 A_0 + A_3 A_1 + A_2 A'_0)' \\
 Y_b = (A_3 A_1 + A_2 A_1 A'_0 + A_2 A'_1 A_0)' \\
 Y_c = (A_3 A_2 + A'_2 A_1 A'_0)' \\
 Y_d = (A_2 A_1 A_0 + A_2 A'_1 A'_0 + A'_2 A'_1 A_0)' \\
 Y_e = (A_2 A'_1 + A_0)' \\
 Y_f = (A'_3 A'_2 A_0 + A'_2 A_1 + A_1 A_0)' \\
 Y_g = (A'_3 A'_2 A'_1 + A_2 A_1 A_0)'
 \end{cases} \quad (4.3.11)$$

图 4.3.16 给出了 BCD - 七段显示译码器 7448 的逻辑图。如果不考虑逻辑图中由  $G_1 \sim G_4$  组成的附加控制电路的影响 ( $G_2$  和  $G_4$  的输出为高电平), 则  $Y_a \sim Y_g$  与  $A_3, A_2, A_1, A_0$  之间的逻辑关系与式 (4.3.11) 完全相同。

附加控制电路用于扩展电路功能。下面介绍一下附加控制端的功能和用

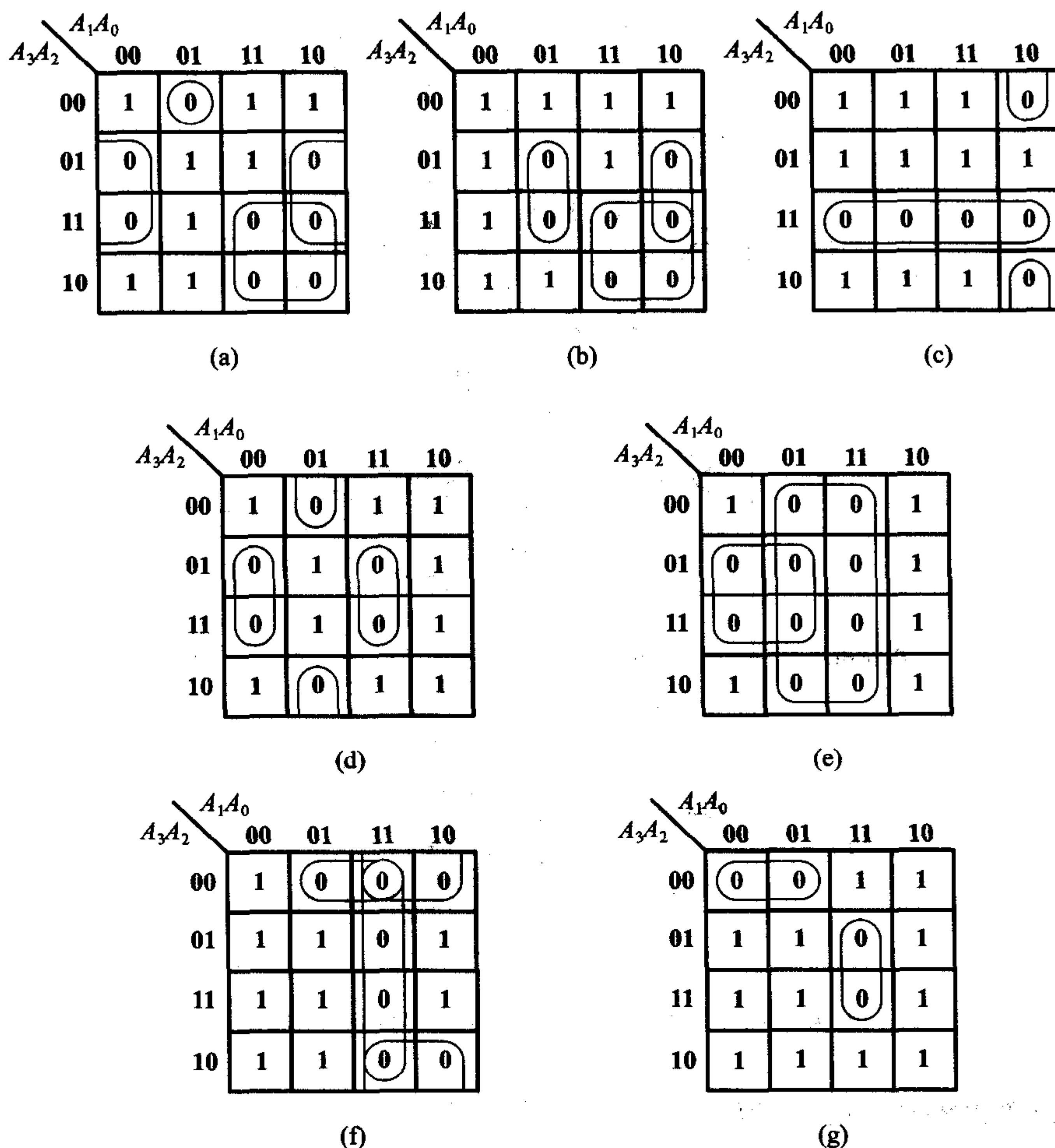


图 4.3.15 BCD - 七段显示译码器的卡诺图

法。

灯测试输入  $LT'$ ：

当有  $LT' = 0$  的信号输入时,  $G_4$ 、 $G_5$ 、 $G_6$  和  $G_7$  的输出同时为高电平, 使  $A_{10} = A_{11} = A_{12} = 0$ 。对后面的译码电路而言, 与输入为  $A_0 = A_1 = A_2 = 0$  一样。由式 (4.3.11) 可知,  $Y_a \sim Y_f$  将全部为高电平。同时, 由于  $G_{19}$  的两组输入中均含有低电平输入信号, 因而  $Y_g$  也处于高电平。可见, 只要令  $LT' = 0$ , 便可使被驱动数码管的七段同时点亮, 以检查该数码管各段能否正常发光。平时应置  $LT'$  为高电平。

灭零输入  $RBI'$ ：