

Q_1Q_0 的 00、01、10 分别代表 S_0 、 S_1 、 S_2 , 则从状态转换图或状态转换表即可画出表示电路次态/输出 ($Q_1^*Q_0^*/YZ$) 的卡诺图, 如图 6.4.15 所示。因为正常工作时不出现 $Q_1Q_0 = 11$ 的状态, 所以与之对应的最小项也作约束项处理。

		AB			
		00	01	11	10
Q_1Q_0	00	00/00	01/00	××/××	10/00
	01	01/00	10/00	××/××	00/10
	11	××/××	××/××	××/××	××/××
	10	10/00	00/10	××/××	00/11

图 6.4.15 例 6.4.3 电路次态/输出 ($Q_1^*Q_0^*/YZ$) 的卡诺图

将图 6.4.15 中的卡诺图分解, 分别画出表示 Q_1^* 、 Q_0^* 、 Y 和 Z 的卡诺图, 如图 6.4.16 所示。

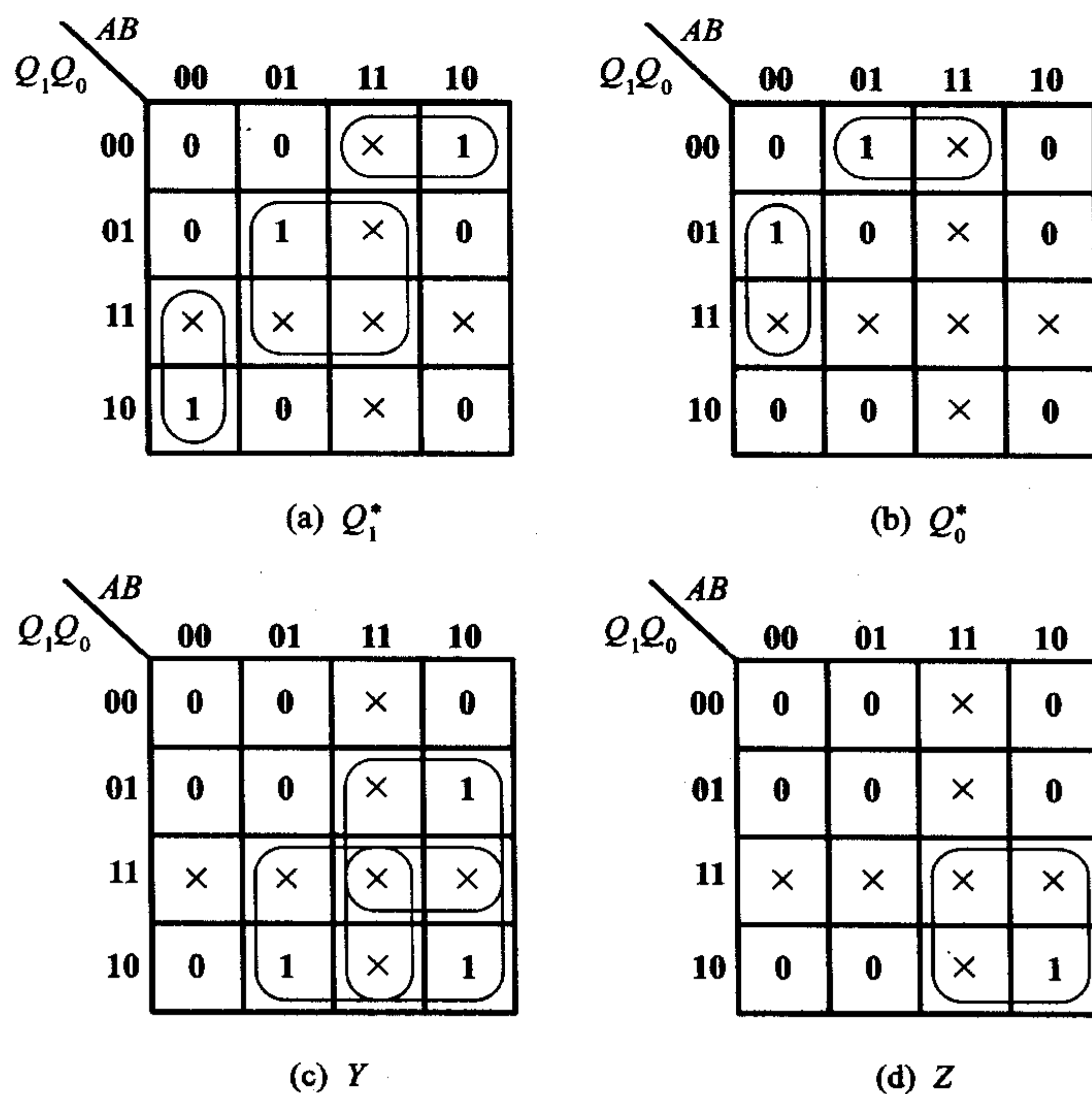


图 6.4.16 图 6.4.15 卡诺图的分解

假定选用 D 触发器, 则从图 6.4.16 所示的卡诺图可写出电路的状态方程、

驱动方程和输出方程分别为

$$\begin{cases} Q_1^* = Q_1 A' B' + Q_1' Q_0' A + Q_0 B \\ Q_0^* = Q_1' Q_0' B + Q_0 A' B' \end{cases} \quad (6.4.10)$$

$$\begin{cases} D_1 = Q_1 A' B' + Q_1' Q_0' A + Q_0 B \\ D_0 = Q_1' Q_0' B + Q_0 A' B' \end{cases} \quad (6.4.11)$$

$$\begin{cases} Y = Q_1 B + Q_1 A + Q_0 A \\ Z = Q_1 A \end{cases} \quad (6.4.12)$$

根据式(6.4.11)和式(6.4.12)画出的逻辑图如图 6.4.17 所示。它的状态转换图如图 6.4.18 所示。当电路进入无效状态 11 以后,在无输入信号的情况下(即 $AB = 00$)不能自行返回有效循环,所以不能自启动。当 $AB = 01$ 或 $AB = 10$ 时电路在时钟信号作用下虽然能返回有效循环中去,但收费结果是错误的。因此,在开始工作时应在异步置零端 R_D' 上加入低电平信号将电路置为 00 状态。

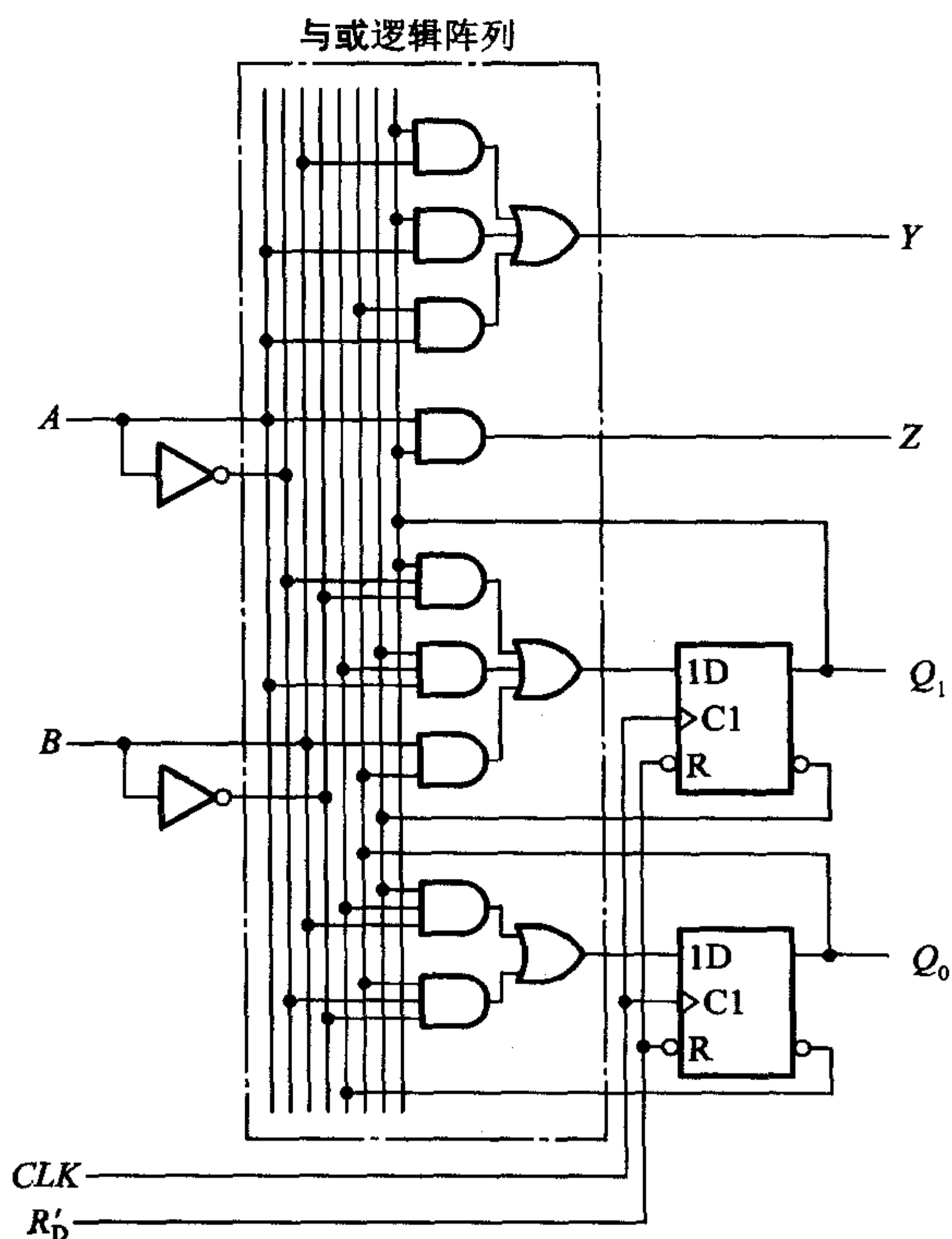


图 6.4.17 例 6.4.3 的逻辑图

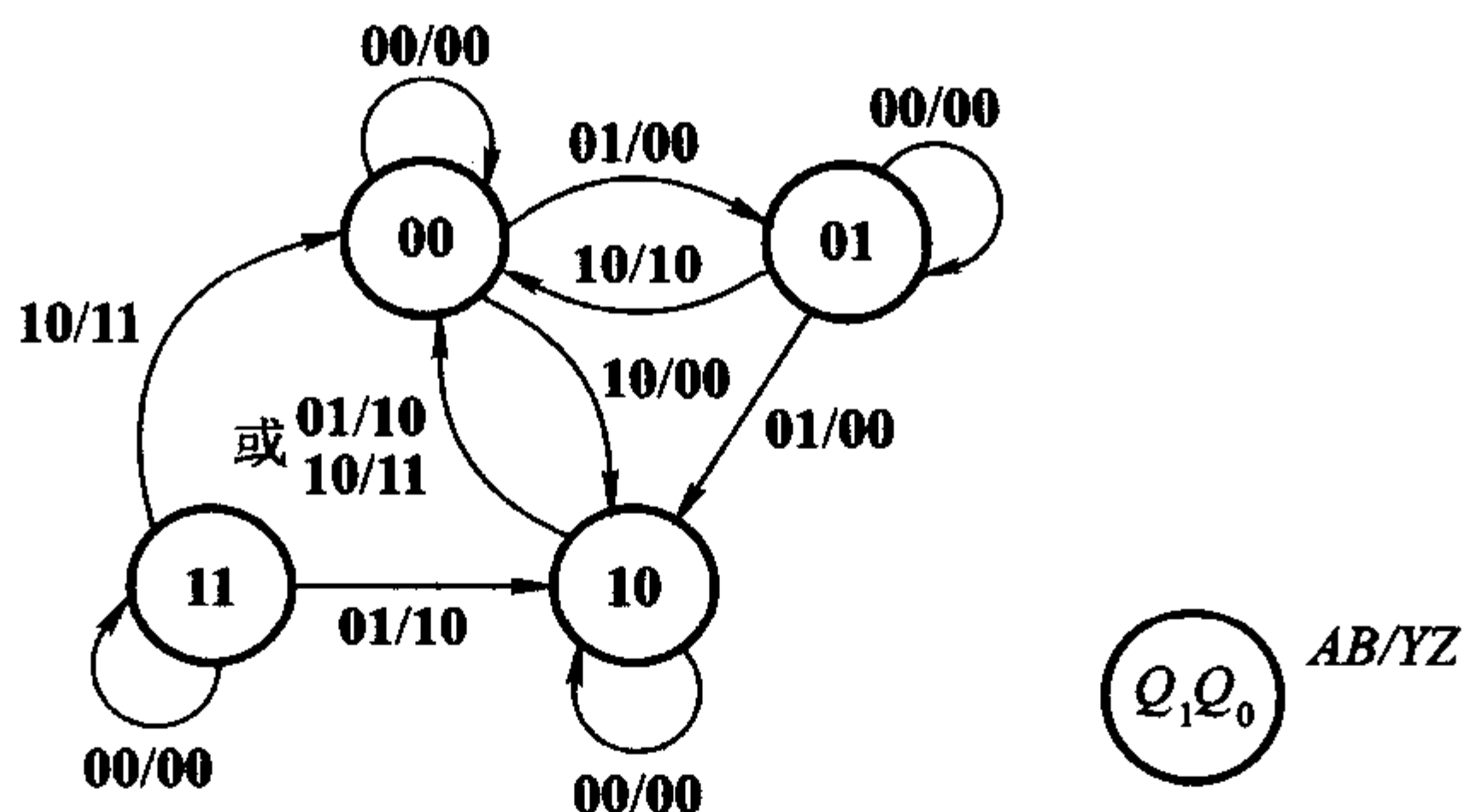


图 6.4.18 图 6.4.17 电路的状态转换图

复习思考题

- R6.4.1 在例 6.4.2 取两位触发器组成存储电路的情况下,有多少种可能的状态编码方案?
- R6.4.2 什么是时序电路的等价状态?
- R6.4.3 在例 6.4.2 中,若电路转入新状态后输入不能同时也转换为下一个输入状态,这时可能发生什么问题?

* 6.4.2 时序逻辑电路的自启动设计

在前面介绍时序电路的设计步骤时,检查电路能否自启动这一步是在最后进行的。如果发现电路不能自启动,而设计又要求电路能自启动,就必须回过头来重新修改设计了。那么能否在前面的设计过程中就注意到电路能否自启动,并且在发现不能自启动时采取措施加以解决呢?

事实上这是可以做到的,下面通过一个例子来说明。

【例 6.4.4】 设计一个七进制计数器,要求它能够自启动。已知该计数器的状态转换图及状态编码如图 6.4.19 所示。

解: 由图 6.4.19 所示的状态转换图画出所要设计电路的次态 ($Q_1^* Q_2^* Q_3^*$) 的卡诺图,如图 6.4.20 所示。图中这七个状态以外的 000 状态为无效状态。

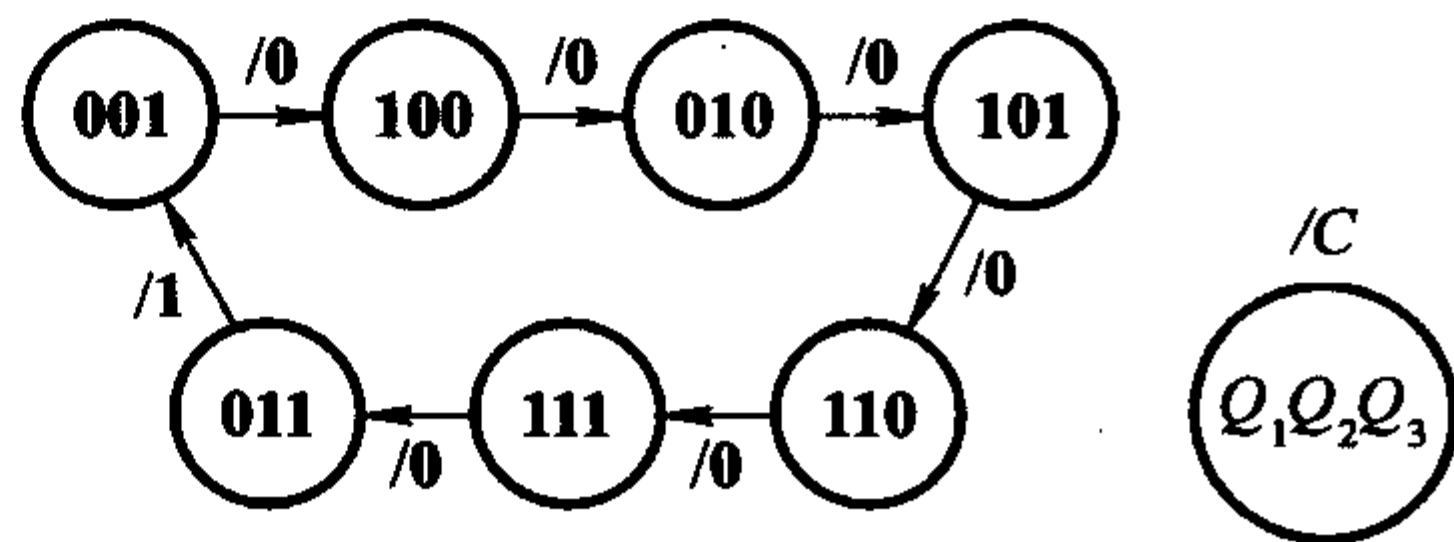


图 6.4.19 例 6.4.4 的状态转换图

为清楚起见,将图 6.4.20 所示

		Q_2Q_3			
		00	01	11	10
Q_1	0	xxx	100	001	101
	1	010	110	011	111

图 6.4.20 例 6.4.4 电路次态($Q_1^* Q_2^* Q_3^*$)的卡诺图

的卡诺图分解为图 6.4.21 中的三个卡诺图,分别表示 Q_1^* 、 Q_2^* 、 Q_3^* 。如果单纯地从追求化简结果最简单出发化简状态方程,则可得到

$$\begin{cases} Q_1^* = Q_2 \oplus Q_3 \\ Q_2^* = Q_1 \\ Q_3^* = Q_2 \end{cases} \quad (6.4.13)$$

在以上合并 1 的过程中,如果把表示任意项的 \times 包括在圈内,则等于把 \times 取作 1 了;如果把 \times 画在圈外,则等于把 \times 取为 0。这无形中已经为无效状态指定了次态。如果这个指定的次态属于有效循环中的状态,那么电路是能自启动的。反之,如果它也是无效状态,则电路将不能自启动。在后一种情况下,就需要修改状态方程的化简方式,将无效状态的次态改为某个有效状态。

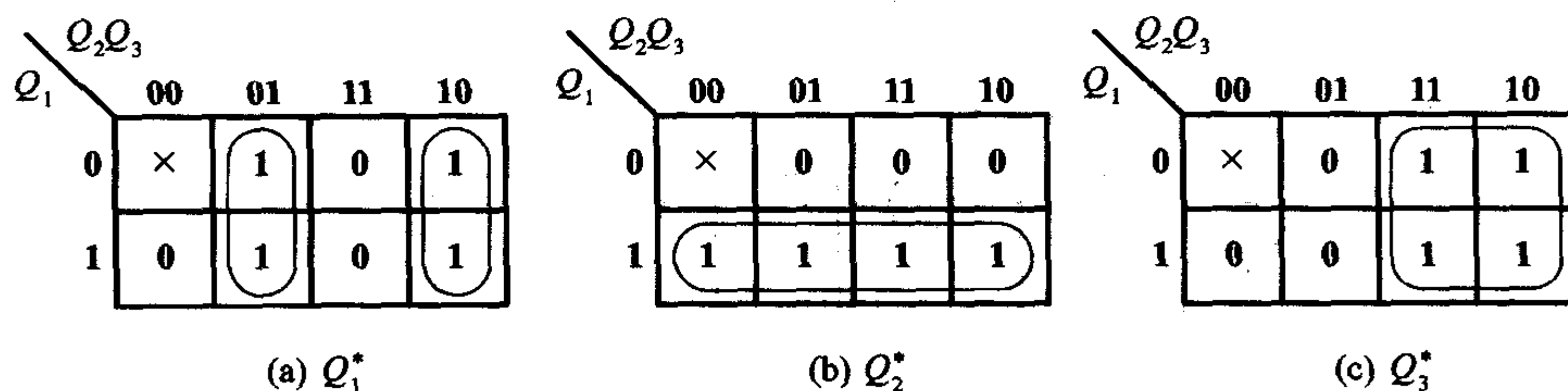


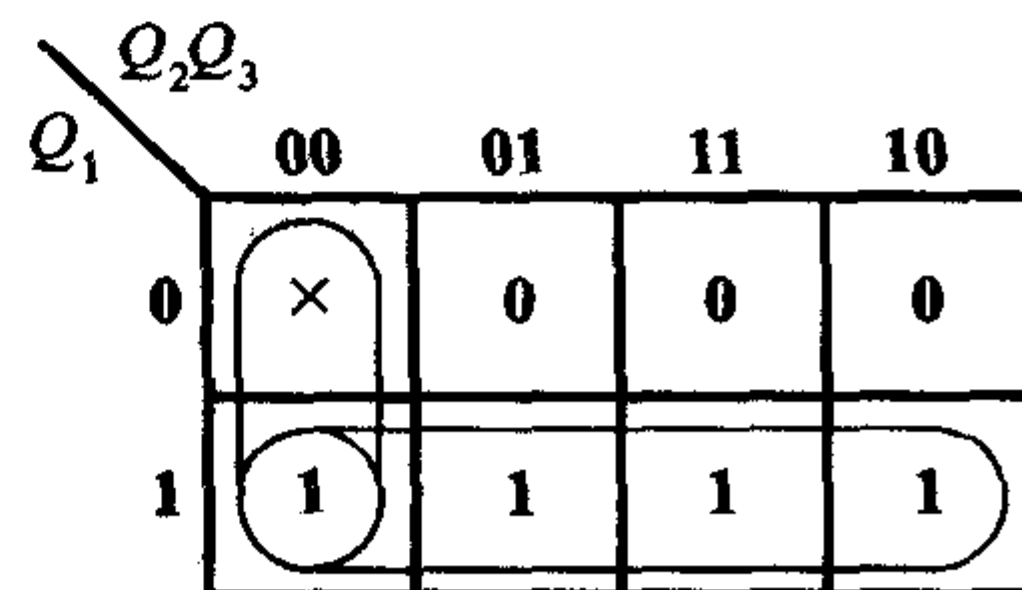
图 6.4.21 图 6.4.20 卡诺图的分解

由图 6.4.21 可见,化简时将所有的 \times 全都划在圈外了,也就是化简时把它们全取作 0 了。这也就意味着把图 6.4.20 中 000 状态的次态仍旧定成了 000。这样,电路一旦进入 000 状态以后,就不可能在时钟信号作用下脱离这个无效状态而进入有效循环,所以电路不能自启动。

为使电路能够自启动,应将图 6.4.20 中的 $\times \times \times$ 取为一个有效状态,例如取为 010。这时 Q_2^* 的卡诺图被修改为图 6.4.22 所示的形式,化简后得到

$$Q_2^* = Q_1 + Q_2'Q_3'$$

故式(6.4.13)的状态方程修改为

图 6.4.22 修改后的 Q_2^* 卡诺图

如果化简状态方程时把 **000** 状态的次态指定为 **010** 以外 6 个有效状态中的任何一个, 所得到的电路也应能自启动。究竟取哪个有效状态为 **000** 的次态为宜, 应视得到的状态方程是否最简单而定。

在无效状态不止一个的情况下, 为保证电路能够自启动, 必须使每个无效状态都能直接地或间接地(即经过其他的无效状态以后)转为某一有效状态。

【例 6.4.5】 设计一个能自启动的 3 位环形计数器。要求它的有效循环状态为 **100**→**010**→**001**→**100**。

解: 根据题目要求的状态循环, 可以得到电路的状态转换图和电路次态的卡诺图, 如图 6.4.25 所示。

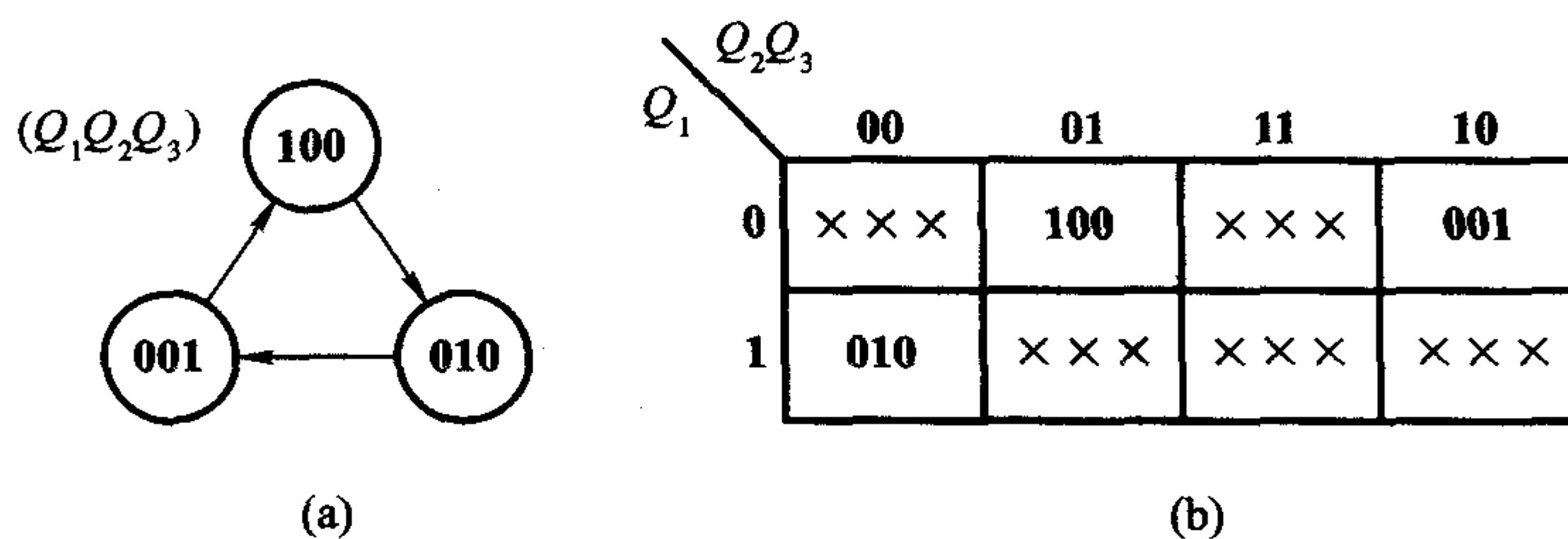


图 6.4.25 例 6.4.5 电路的状态转换图和次态($Q_1^* Q_2^* Q_3^*$)卡诺图

(a) 状态转换图 (b) 次态卡诺图

如果只考虑使状态方程最简单, 则可将图 6.4.25(b) 所示的卡诺图分解, 求得 Q_1^* 、 Q_2^* 、 Q_3^* 的最简单形式为

$$\begin{cases} Q_1^* = Q_3 \\ Q_2^* = Q_1 \\ Q_3^* = Q_2 \end{cases} \quad (6.4.18)$$

将 $Q_1 Q_2 Q_3$ 的五个无效状态 **000**、**011**、**101**、**110**、**111** 分别代入式(6.4.18) 求出次态, 即得图 6.4.26 中用实线连结的状态转换图。显然, 这样设计出来的电路是不能自启动的。

由于在化简状态方程的同时, 也随之规定了每个无效状态的次态, 所以这时电路次态的卡诺图已成为图 6.4.27 的形式。

下面讨论如何修改状态方程, 以实现自启动。

为了保持移位寄存器内部结构不变, 只允许修改第一位触发器的输入。因此, 只能通过修改每个无效状态中 Q_1 的次态, 使它们的次态进入有效循环。

如果按图 6.4.26 中的虚线连接方式修改状态转换图, 则电路将能够自启

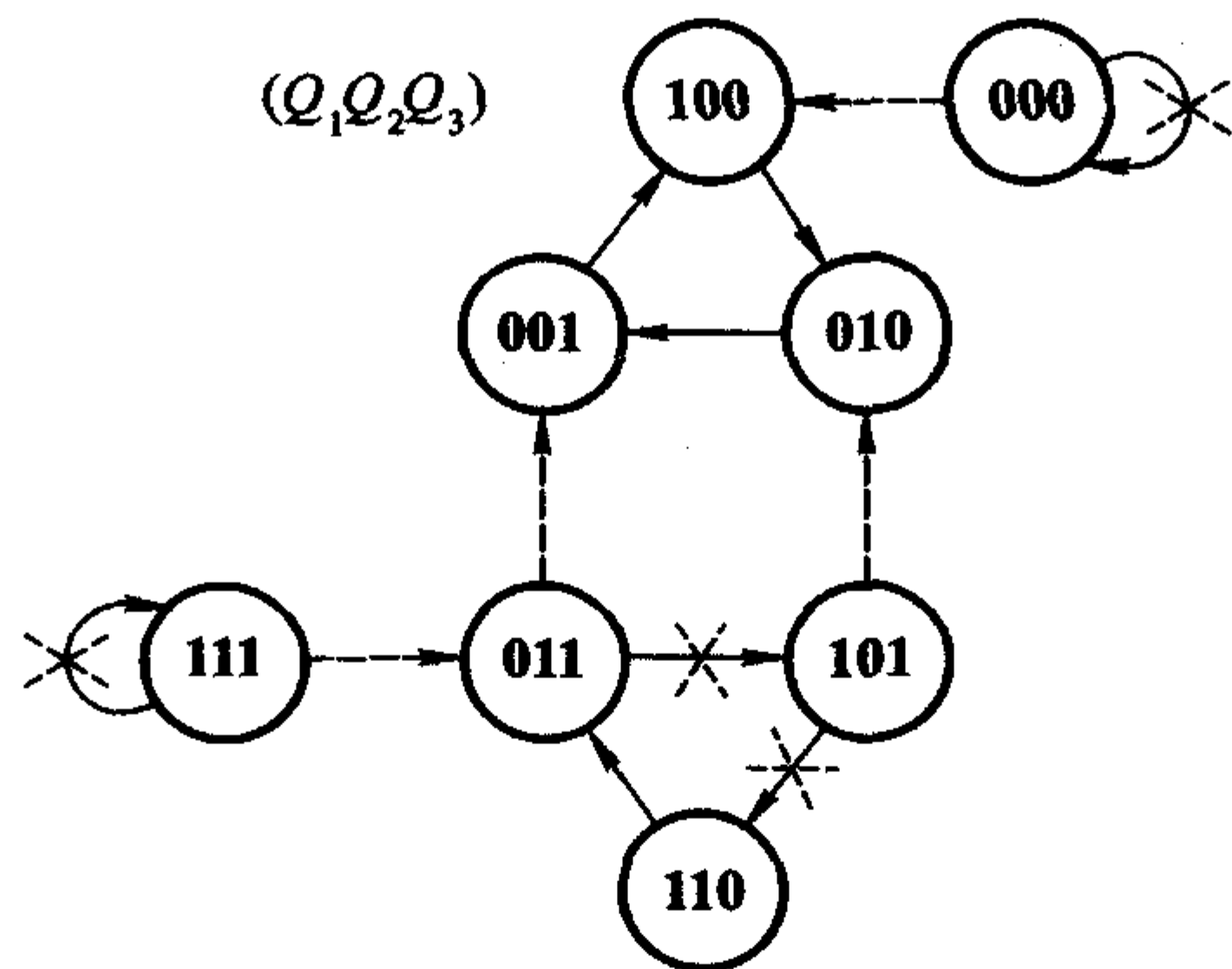


图 6.4.26 例 6.4.5 电路的状态转换图

	Q_2Q_3			
Q_1	00	01	11	10
0	000	100	101	001
1	010	110	111	011

图 6.4.27 由式(6.4.18)得到的次态卡诺图

	Q_2Q_3			
Q_1	00	01	11	10
0	1 0 0	1 0 0	0 0 1	0 0 1
1	0 1 0	0 1 0	0 1 1	0 1 1

图 6.4.28 例 6.4.5 电路的
修改后的卡诺图

动。也就是说,电路次态的卡诺图应修改为图 6.4.28 所示的形式。

由图 6.4.26 可见,如果仅从能自启动的角度考虑,101 状态的次态本不必修改,它可以经过另外两个无效状态 110 和 011 以后进入有效循环。但从图 6.4.28 所示的卡诺图上不难发现,将 101 的次态修改为 010 以后, Q_1^* 的逻辑式可以更加简单。根据图 6.4.28 所示卡诺图求得修改后的状态方程为

$$\begin{cases} Q_1^* = Q_1'Q_2' \\ Q_2^* = Q_1 \\ Q_3^* = Q_2 \end{cases} \quad (6.4.19)$$

若选用 D 触发器组成这个计数器,则驱动方程为

$$\begin{cases} D_1 = Q_1^* = Q_1' Q_2' = (Q_1 + Q_2)' \\ D_2 = Q_2^* = Q_1 \\ D_3 = Q_3^* = Q_2 \end{cases} \quad (6.4.20)$$

图 6.4.29 是按照式(6.4.20)画出的逻辑图,这个电路一定能自启动。

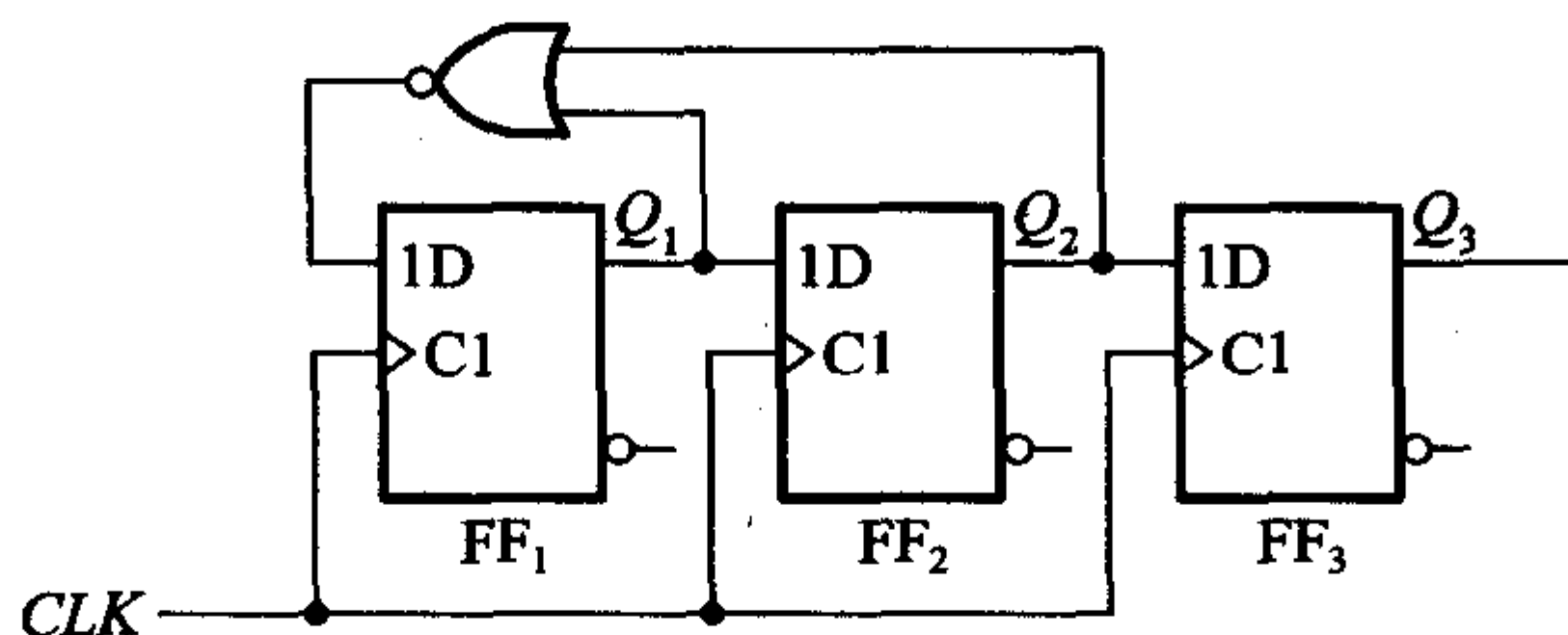


图 6.4.29 例 6.4.5 的逻辑图

* 6.4.3 异步时序逻辑电路的设计方法

由于异步时序电路中的触发器不是同时动作的,因而在设计异步时序电路时除了需要完成设计同步时序电路所应做的各项工作以外,还要为每个触发器选定合适的时钟信号。这就是设计异步时序电路时所遇到的特殊问题。

设计步骤大体上仍可按 6.4.1 节中所讲的同步时序电路的设计步骤进行,只是在选定触发器类型之后,还要为每个触发器选定时钟信号。下面通过一个例子具体说明一下设计过程。

【例 6.4.6】 试设计一个 8421 编码的异步十进制减法计数器,并要求所设计的电路能自启动。

解: 根据 8421 码十进制减法计数规则很容易列出电路的状态转换表,如表 6.4.4 所示。而且它的状态编码已经由题目的要求规定了。由表 6.4.4 又可画出如图 6.4.30 所示的状态转换图。

十进制计数器必须有 10 个有效状态,若依次为 $S_0, S_9, S_8, \dots, S_1$,则它们的状态编码应符合表 6.4.4 的规定。而且,这 10 个状态都是必不可少的,不需要进行状态化简。

下面的工作就需要选定触发器的类型和各个触发器的时钟信号了。假如选用 JK 触发器组成这个电路。为便于选取各个触发器的时钟信号,可以由状态转换图画出电路的时序图,如图 6.4.31 所示。

为触发器挑选时钟信号的原则是:第一,触发器的状态应该翻转时必须有时钟信号发生;第二,触发器的状态不应翻转时“多余的”时钟信号越少越好,这将

有利于触发器状态方程和驱动方程的化简。如果选用下降沿触发的边沿触发器,则根据上述原则,选定 FF_0 的时钟信号 clk_0 为计数输入脉冲, FF_1 的时钟信号 clk_1 取自 Q'_0 , FF_2 的时钟信号 clk_2 取自 Q'_1 , FF_3 的时钟信号 clk_3 取自 Q'_0 。

表 6.4.4 十进制减法计数器的状态转换表

计数顺序	电路状态				等效十进制数	输出 B
	Q_3	Q_2	Q_1	Q_0		
0	0	0	0	0	0	1
1	1	0	0	1	9	0
2	1	0	0	0	8	0
3	0	1	1	1	7	0
4	0	1	1	0	6	0
5	0	1	0	1	5	0
6	0	1	0	0	4	0
7	0	0	1	1	3	0
8	0	0	1	0	2	0
9	0	0	0	1	1	0
10	0	0	0	0	0	1

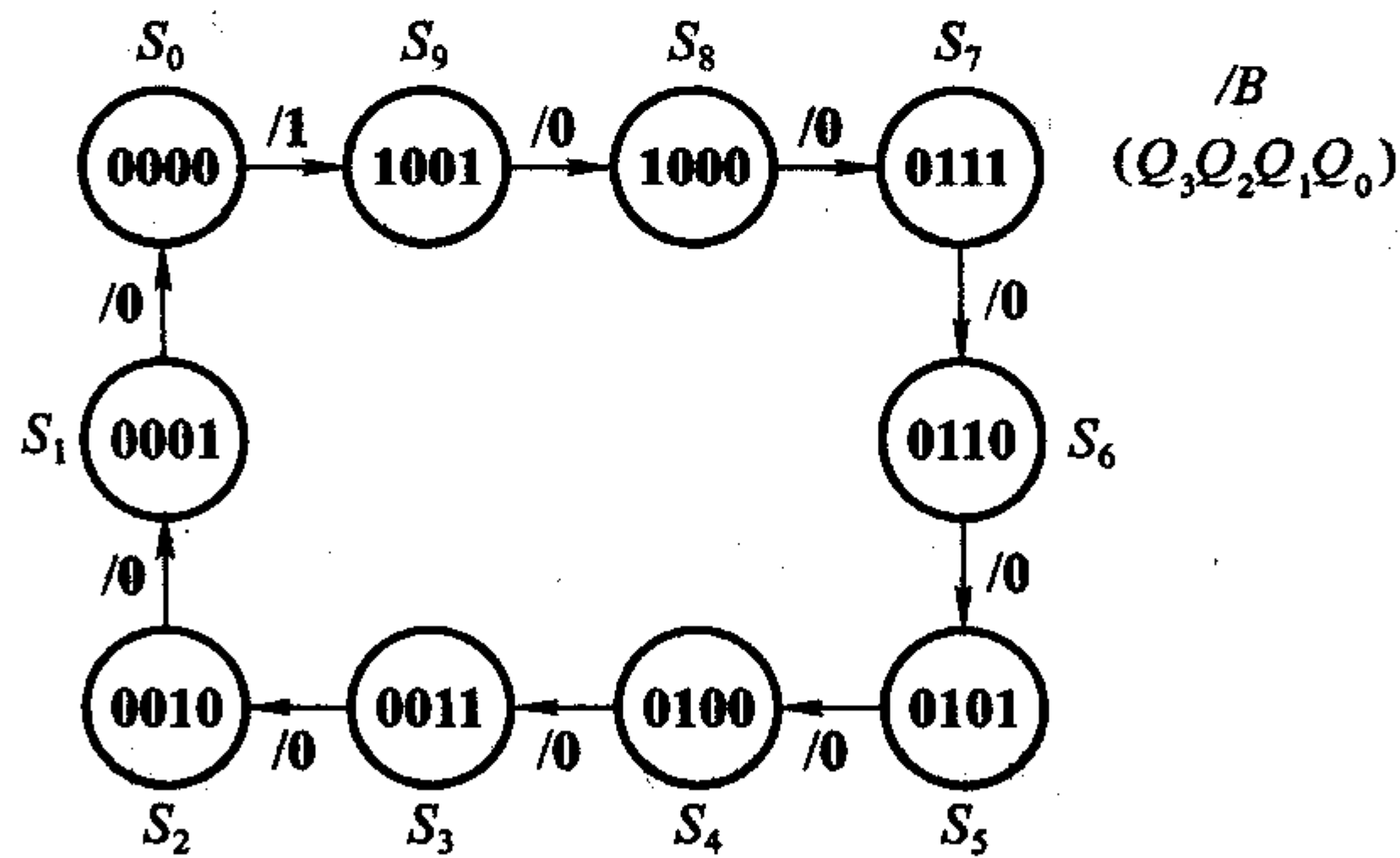


图 6.4.30 例 6.4.6 电路的状态转换图

为了求电路的状态方程,需要做出电路次态的卡诺图,如图 6.4.32 所示。然后再将它分解为图 6.4.33 中的 4 个分别表示 Q_3^* 、 Q_2^* 、 Q_1^* 和 Q_0^* 的卡诺图。在这 4 个卡诺图中,把没有时钟信号的次态也作为任意项处理,以利于状态方程的化简。例如,在图 6.4.33 (a) 所示 Q_3^* 的卡诺图中,当现态为 1001、0111、0101、0011、0001 时,电路向次态转换过程中 clk_3 没有下降沿产生,因而 Q_3^* 的状态方程无效,可以任意设定它的次态。另外,由于正常工作时不会出现 $Q_3Q_2Q_1Q_0 = 1010 \sim 1111$ 这 6 个状态,所以也把它们作为卡诺图中的任意项处理。

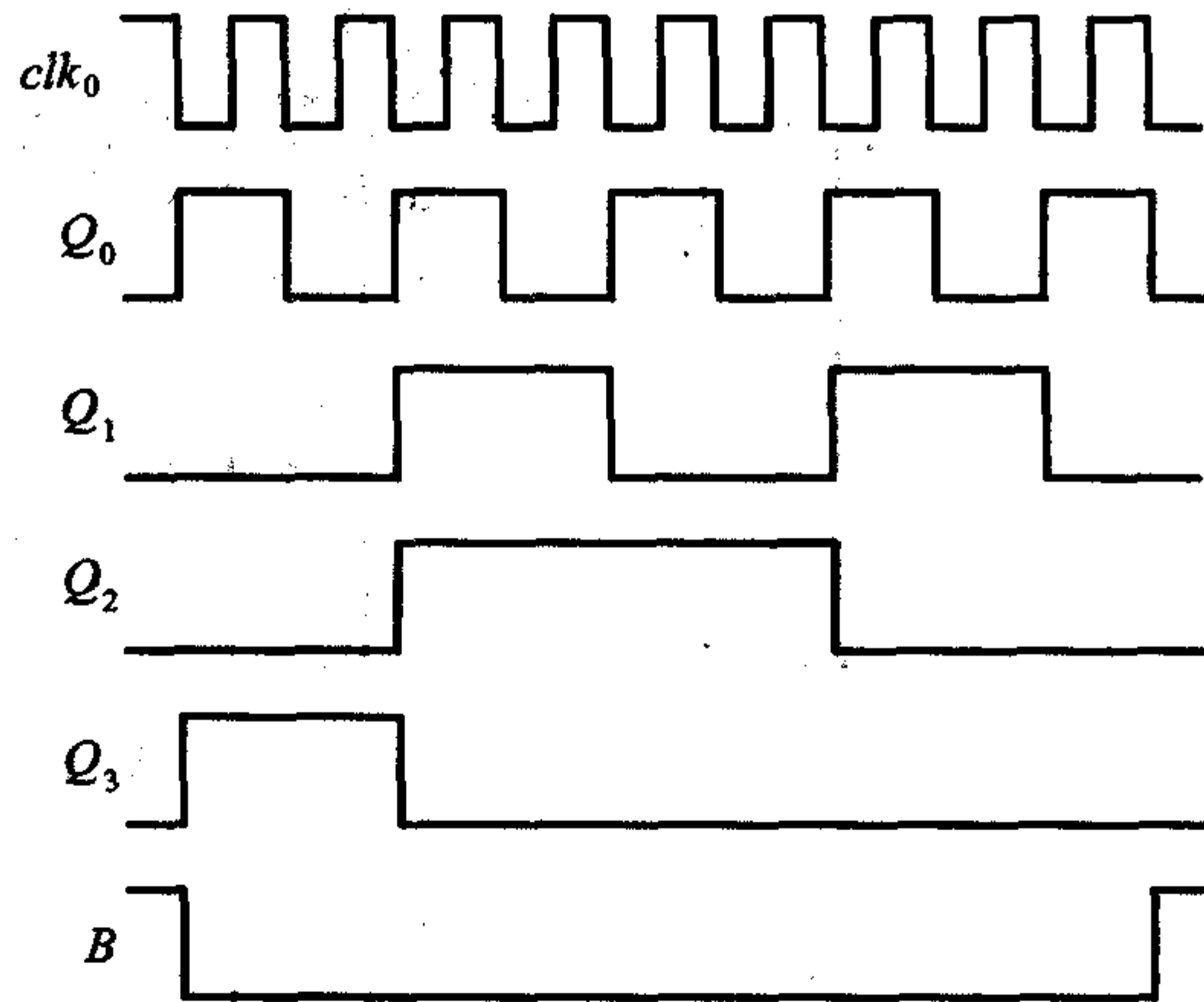


图 6.4.31 例 6.4.6 电路的时序图

由图 6.4.33 所示的卡诺图得到电路的状态方程为

$$\begin{cases} Q_3^* = Q_3' Q_2' Q_1' \cdot clk_3 \\ Q_2^* = Q_2' \cdot clk_2 \\ Q_1^* = (Q_3 + Q_2 Q_1') \cdot clk_1 \\ Q_0^* = Q_0' \cdot clk_0 \end{cases} \quad (6.4.21)$$

$Q_1 Q_0$		$Q_3 Q_2$			
		00	01	11	10
00	1001	0000	0010	0001	
01	0011	0100	0110	0101	
11	××××	××××	××××	××××	
10	0111	1000	××××	××××	

图 6.4.32 异步十进制减法计数器次态
($Q_3^* Q_2^* Q_1^* Q_0^*$) 的卡诺图

式中用小写的 clk_0 、 clk_1 、 clk_2 、 clk_3 强调说明, 只有当这些时钟信号到达时, 状态方程才是有效的, 否则触发器将保持原来的状态不变。 clk_0 、 clk_1 、 clk_2 、 clk_3 在这里只代表 4 个脉冲信号, 而不是 4 个逻辑变量。

将式(6.4.21)化为 JK 触发器特性方程的标准形式得到