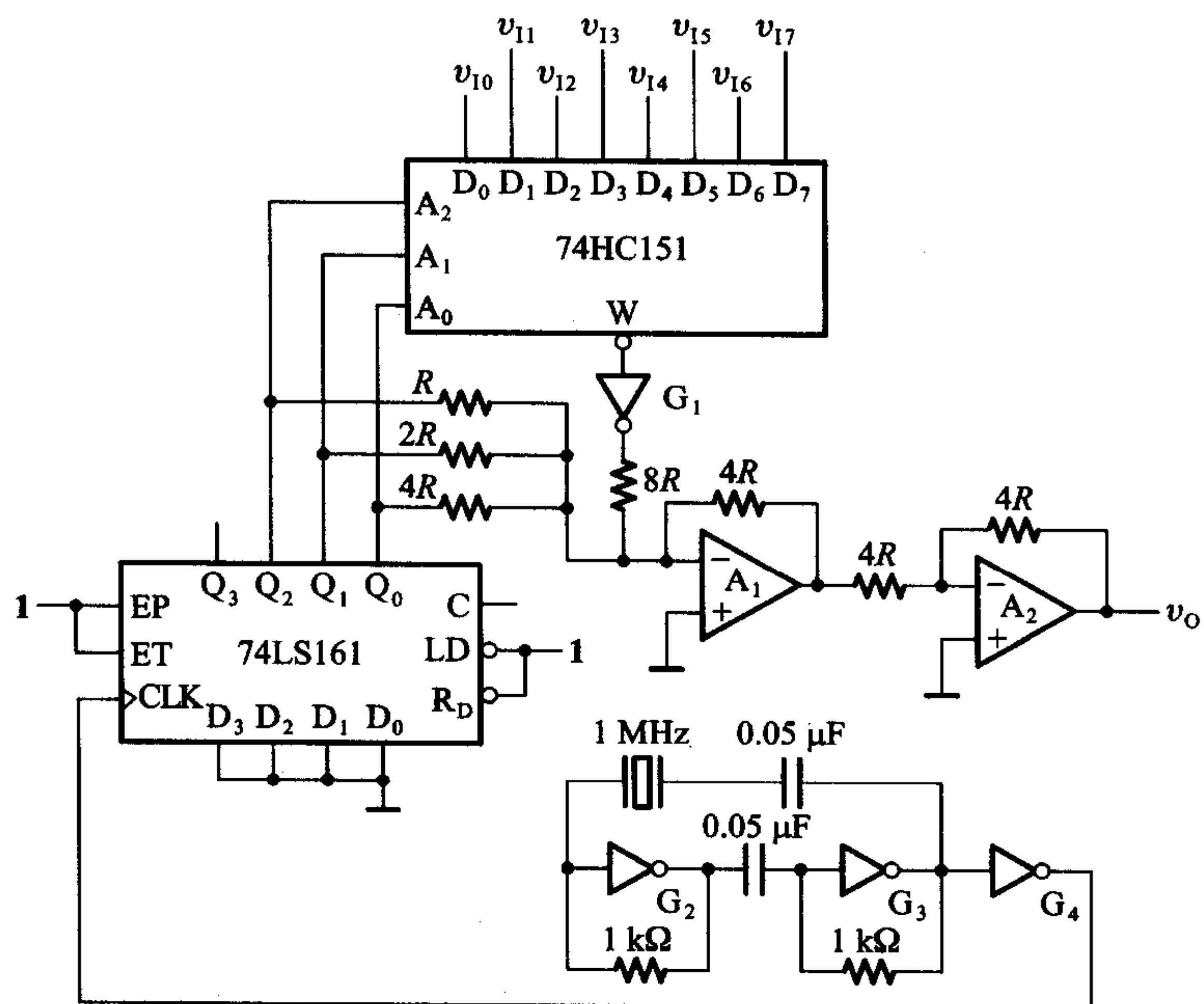
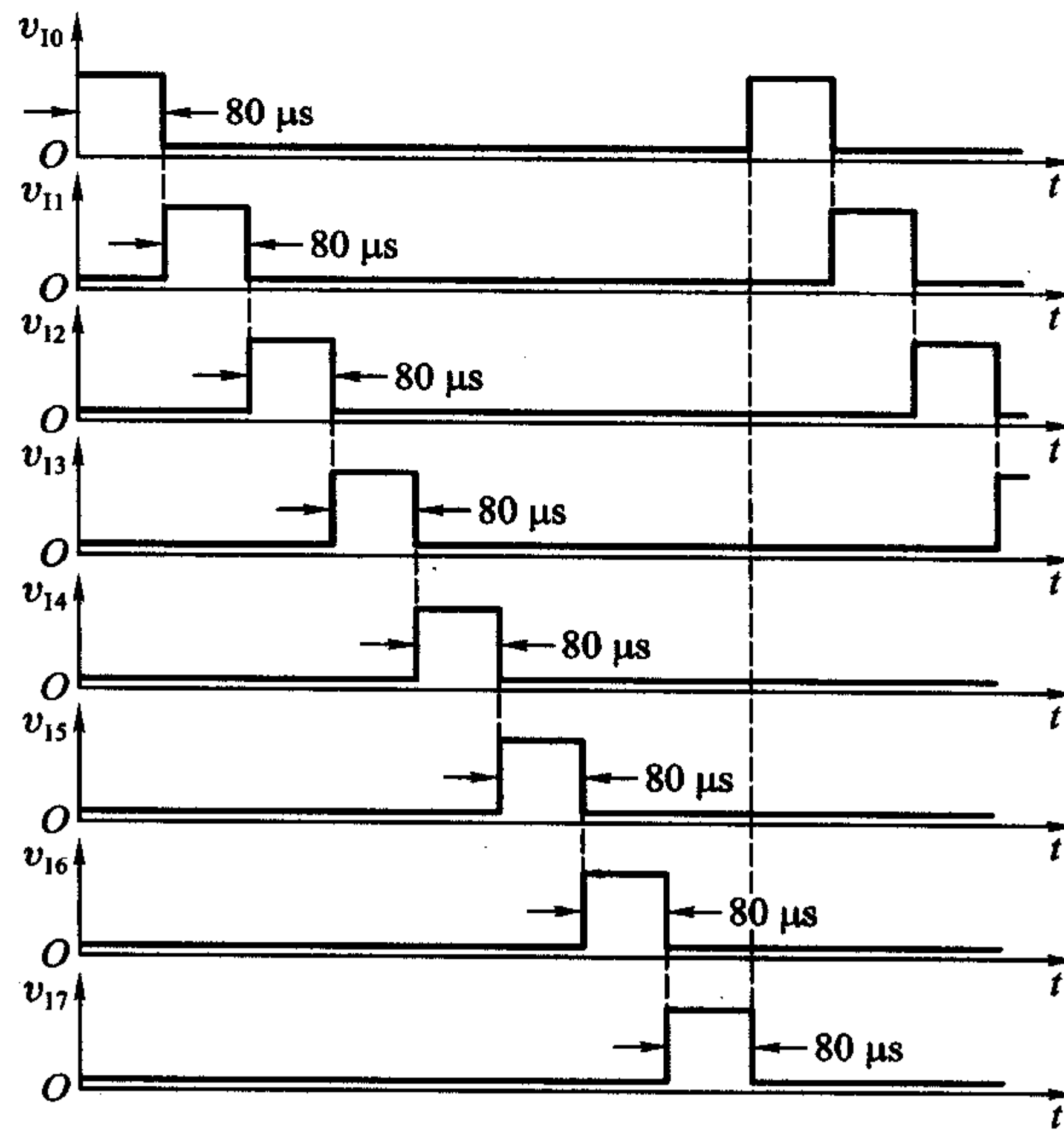




(a)



(b)

图 P11.20

附录

附录一

《电气图用图形符号——二进制逻辑单元》 (GB4728.12—85)简介

一、符号的构成

《电气图用图形符号——二进制逻辑单元》(GB4728.12—85)是由国家标准局颁布的用于绘制二进制逻辑单元电路的符号标准。

该项标准规定,所有二进制逻辑单元的图形符号皆由方框(或方框的组合)和标注其上的各种限定性符号组成。对方框的长宽比没有限制。限定性符号在方框上的标注位置应符合图 F1 中的规定。图中的 $\times \times$ 表示总限定符号, * 表示与输入、输出有关的限定符号。标注在方框外的字母和其他字符不是逻辑单元符号的组成部分,仅用于对输入端或输出端的补充说明。

为了节省图形所占的篇幅,除了图 F1 所示的方框外,还可以使用公共控制框和公共输出单元框。图 F2(a) 中给出了公共控制框的画法。在图 F2(b) 所示的例子中,当 a 端不加任何限定符号时,该图表示输入信号 a 同时加到每个受控的阵列单元上。(每个阵列单元的逻辑功能应加注限定符号予以说明。)

图 F3(a) 是公共输出单元框的两种画法。在图 F3(b) 所示的例子中,表示 b 、 c 和 a 同时加到了公共输出单元框上。(公共输出单元的逻辑功能应另加注限定符号加以说明。)

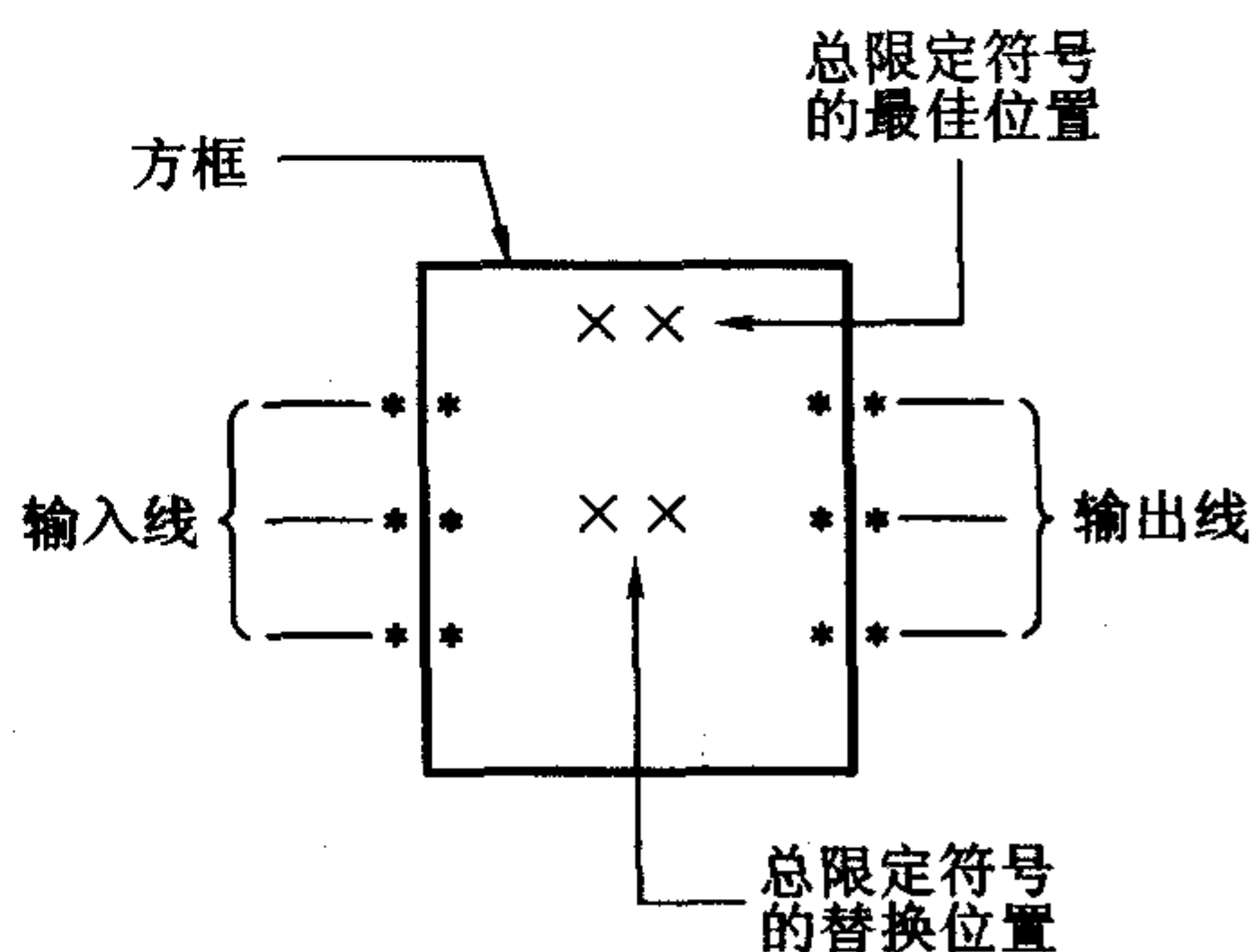


图 F1

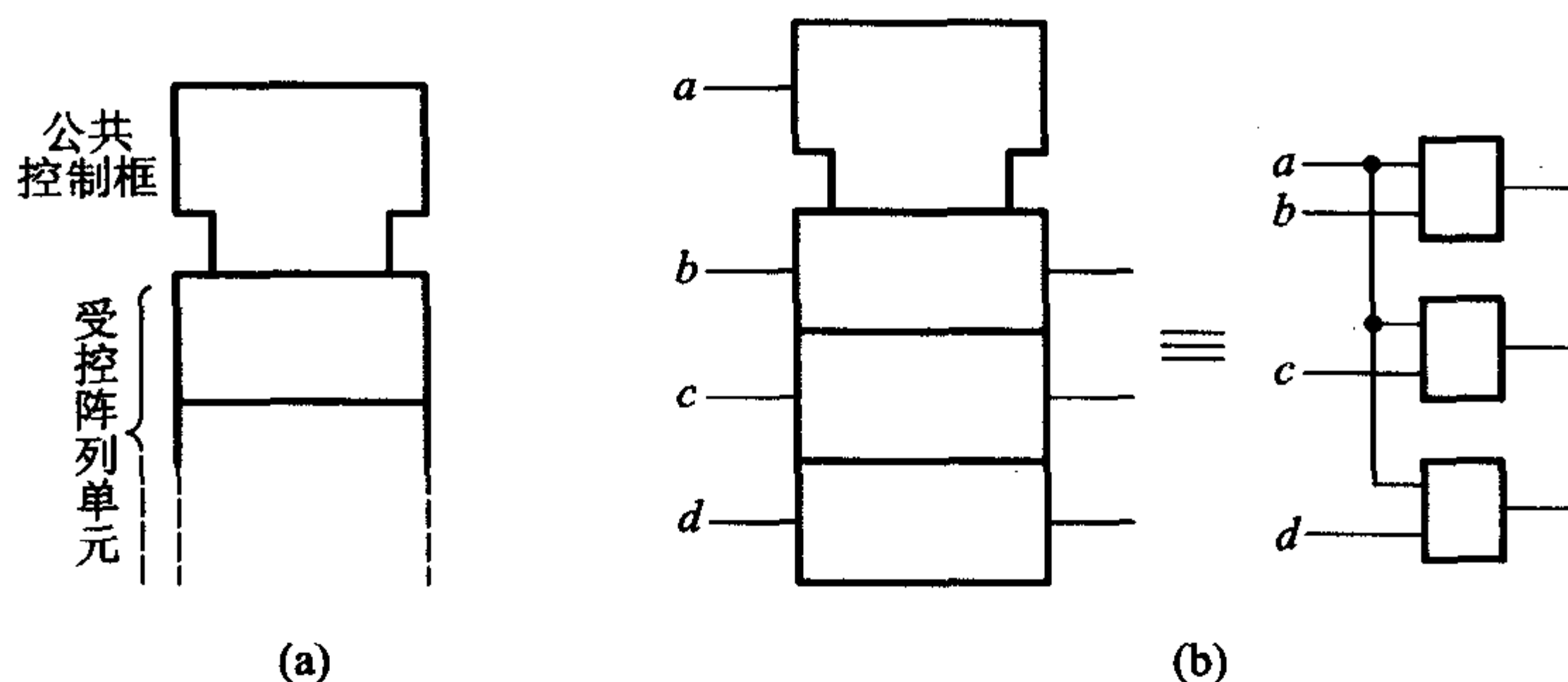


图 F2

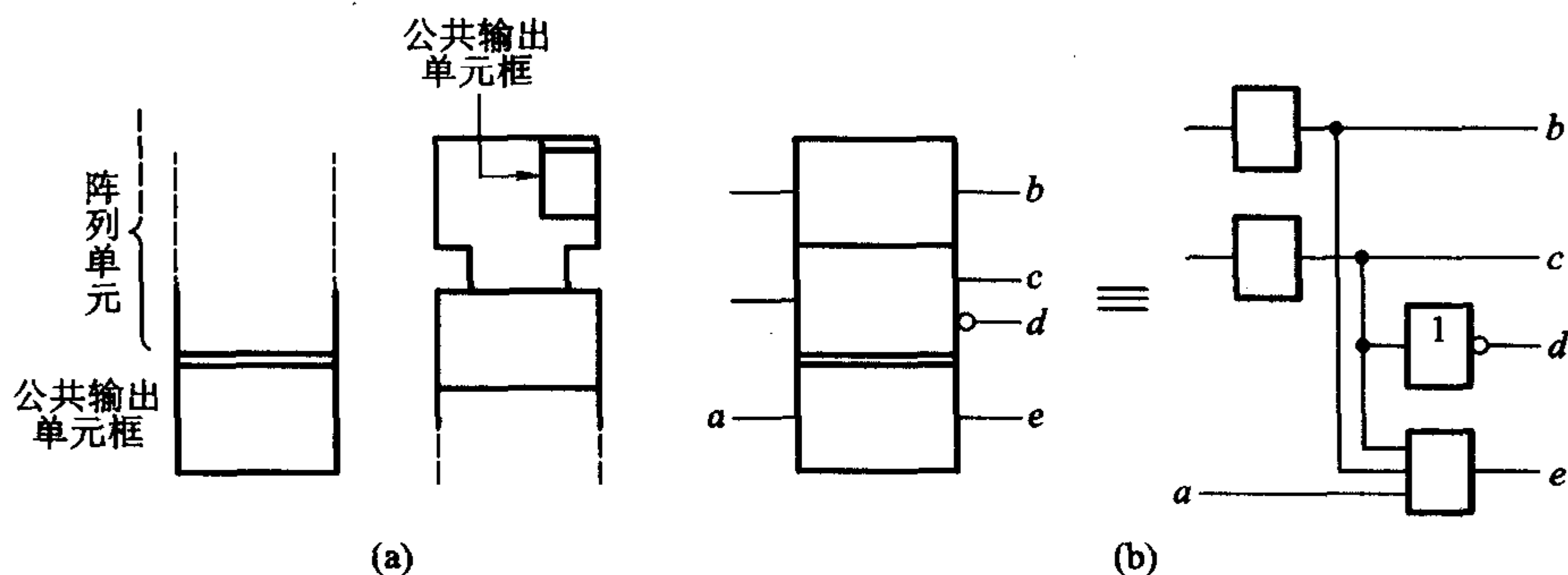


图 F3

二、逻辑约定

因为在二进制逻辑电路中是以高、低电平表示两个不同的逻辑状态的,所以需要规定高电平(H)、低电平(L)和逻辑状态1、0之间的对应关系,这就是所谓逻辑约定。

这里首先有内部逻辑状态和外部逻辑状态之分。凡是符号方框内部输入端和输出端的逻辑状态称为内部逻辑状态,而符号方框外部输入端和输出端的逻辑状态统称为外部逻辑状态,如图 F4 所示。

根据这一标准的规定,可以采用以下两种体系进行逻辑约定。

一种是正逻辑或负逻辑约定,若将输入和输出的高电平定义为逻辑1状态,将低电平定义为逻辑0状态,称为正逻辑约定。反之,若将输入和输出的高电平定义为逻辑0状态,将低电平定义为逻辑1状态,则称为负逻辑约定。在这种逻辑约定下,允许在符号框外的输入端和输出端上使用逻辑非(○)符号。

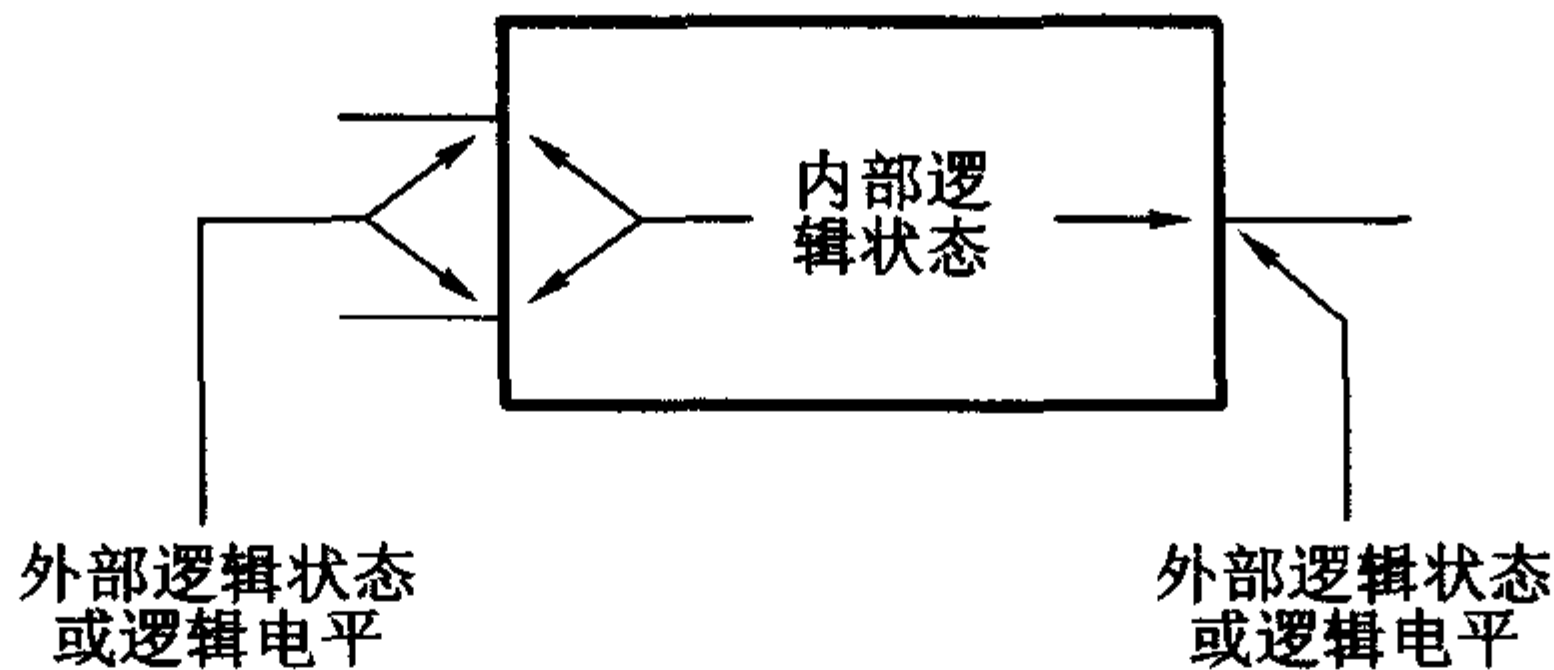


图 F4

另一种体系是极性指示符逻辑约定。这种体系规定,当输入端或输出端上有极性指示符时,外部的逻辑高电平(H)与内部的逻辑 0 状态对应,外部的逻辑低电平(L)与内部的逻辑 1 状态对应。反之,若输入端或输出端上没有极性指示符,则外部的逻辑高电平与内部的逻辑 1 状态对应,外部的逻辑低电平与内部的逻辑 0 状态对应。极性指示符的画法如图 F5 所示。

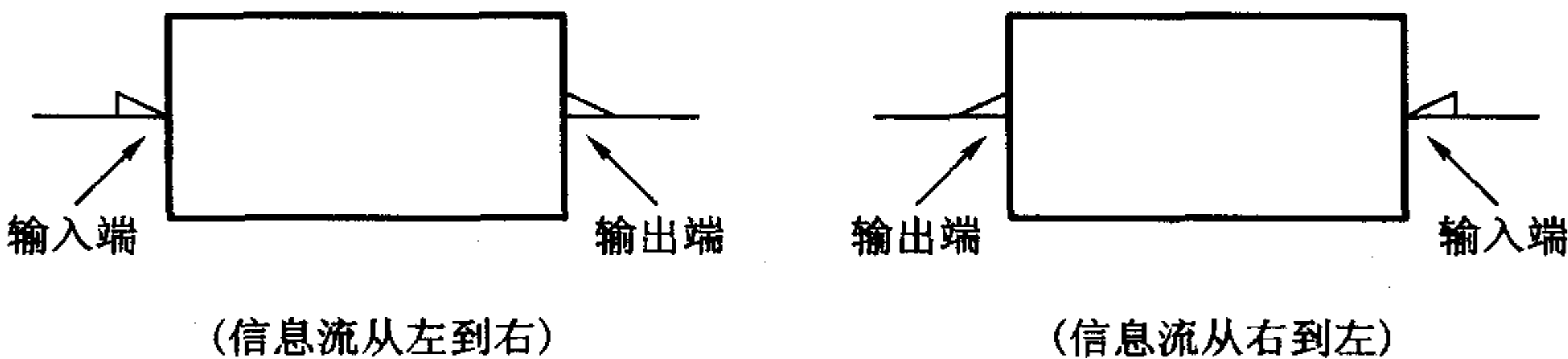


图 F5

需要特别指出的是,无论采用哪一种约定体系,在符号框内只存在内部逻辑状态,不存在逻辑电平的概念。而在采用极性指示符约定体系中,方框外只存在外部逻辑电平(H 或 L),而不存在外部逻辑状态的概念。在同一张逻辑图中,不能同时采用两种逻辑约定方法。

三、各种限定性符号

由于所有逻辑单元符号的外形都是方框或方框的组合,所以图形本身已失去了表示逻辑功能的能力,这就必须加注各种限定性符号来说明逻辑功能。限定性符号的名目繁多,现分类简单介绍如下。

1. 总限定符号

总限定符号用来表示逻辑单元总的逻辑功能。这里所说的逻辑功能是指符号框内部输入与输出之间的逻辑关系。表 F1 中列出了若干常用的总限定符号及其表示的逻辑功能。

表 F1 常用的总限定符号

符 号	说 明	符 号	说 明
&	与	MUX	多路选择
≥ 1	或	DX	多路分配
$= 1$	异或	X/Y	编码、代码转换
=	逻辑恒等(所有输入状态相同时,输出才为 1 状态)	$I = 0$	触发器的初始状态为 0
$\geq m$	逻辑门槛(只有输入 1 的数目 $\geq m$ 时,输出才为 1 状态)	$I = 1$	触发器的初始状态为 1
$= m$	等于 m (只有输入 1 的数目等于 m 时,输出才为 1 状态)		不可重复触发的单稳态电路
$> n/2$	多数(只有多数输入为 1 时,输出才为 1 状态)		可重复触发的单稳态电路
$2k$	偶数(输入 1 的数目为偶数时,输出为 1 状态)		非稳态电路
$2k + 1$	奇数(输入 1 的数目为奇数时,输出为 1 状态)		同步启动的非稳态电路
1	缓冲(输出无专门放大)		完成最后一个脉冲后停止的非稳态电路
	缓冲放大/驱动		同步启动、完成最后一个脉冲后停止的非稳态电路
* 	滞回特性	SRG _m	m 位的移位寄存
* 	分布连接、点功能、线功能	CTR _m	循环长度为 2^m 的计数
Σ	加法运算	CTRDIV _m	循环长度为 m 的计数
P - Q	减法运算	ROM * *	只读存储
Π	乘法运算	PROM * *	可编程只读存储
COMP	数值比较	RAM * *	随机存储

续表

符 号	说 明	符 号	说 明
ALU	算术逻辑单元	TTL/MOS	由 TTL 到 MOS 的电平转换
CPG	先行(超前)进位	ECL/TTL	由 ECL 到 TTL 的电平转换

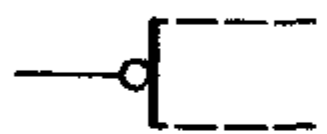
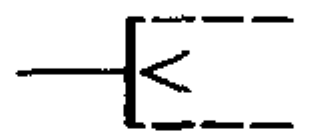
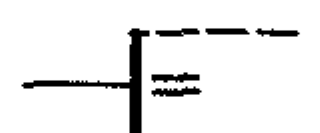
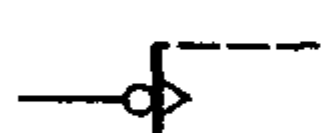
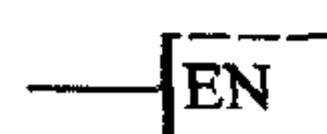
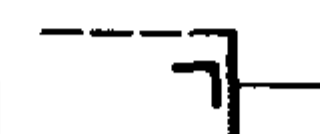
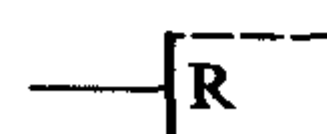
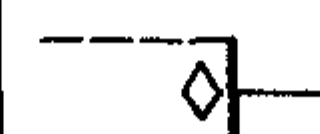
* 用说明单元逻辑功能的总限定符号代替。

* * 用存储器的“字数×位数”代替。

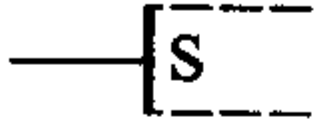
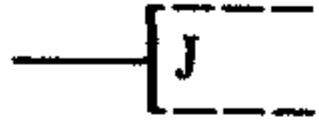
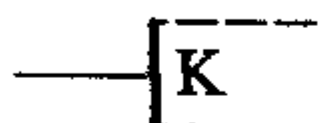
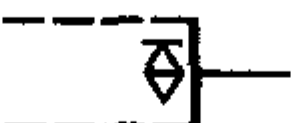
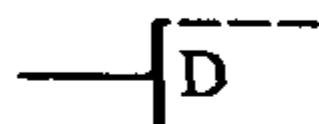
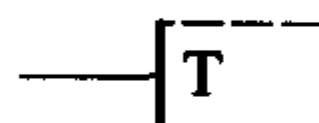
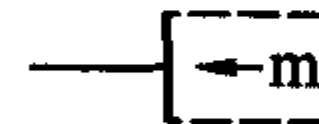
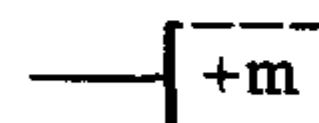
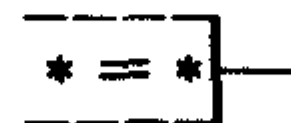
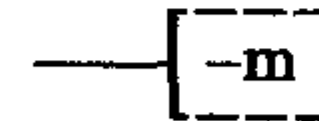
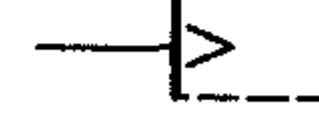
2. 与输入、输出有关的限定符号

这一类限定符号用来描述某个输入端或输出端的具体功能和特点。常用的符号和它们的功能见表 F2。

表 F2 与输入、输出有关的限定符号

符 号	说 明	符 号	说 明
	逻辑非, 示在输入端		数值比较器的“小于”输入
	动态输入(内部 1 状态与外部从 0 到 1 的转换过程对应, 其他时间内部逻辑状态为 0)		数值比较器的“等于”输入
	带逻辑非的动态输入(内部 1 状态与外部从 1 到 0 的转换过程对应, 其余时间内部逻辑状态为 0)		运算单元的进位输入
	带极性指示符的动态输入(内部 1 状态与外部电平从 H 到 L 的转换过程对应, 其余时间内部逻辑状态为 0)		运算单元的借位输入
	具有滞回特性的输入/双向门槛输入		逻辑非, 示在输出端
	使能输入		延迟输出
	存储单元的 R 输入		开路输出(例如开集电极, 开发射极, 开漏极, 开源极)

续表

符 号	说 明	符 号	说 明
	存储单元的 S 输入		H 型开路输出(输出高电平时为低输出内阻)
	存储单元的 J 输入		L 型开路输出(输出低电平时为低输出内阻)
	存储单元的 K 输入		无源下拉输出(与 H 型开路输出相似,但不需要附加外部元件或电路)
	存储单元的 D 输入		无源上拉输出(与 L 型开路输出相似,但不需要附加外部元件或电路)
	存储单元的 T 输入		三态输出
	扩展输入		扩展输出
	移位输入,从左到右或从顶到底		数值比较器的“大于”输出(*号由相比较的两个操作数代替)
	移位输入,从右到左或从底到顶		数值比较器的“小于”输出(*号的含意同上)
	正计数输入(每次本输入内部为 1 状态,单元的计数按 m 为单位增加一次)		数值比较器的“等于”输出(*号的含意同上)
	逆计数输入(每次本输入内部为 1 状态,单元的计数按 m 为单位减少一次)		运算单元的进位输出
	数值比较器的“大于”输入		运算单元的借位输出

3. 内部连接符号

为了缩小图形所占的幅面,可以将相邻单元的方框邻接画出,如图 F6 所示。

当各邻接单元方框之间的公共线是沿着信息流的方向时,这些单元之间没有逻辑连接,如图 F6(a)所示。如果两个邻接方框的公共线垂直于信息流方向,则它们之间至少有一种逻辑连接,图 F6(b)就属于这种情况。表 F3 示出了内部

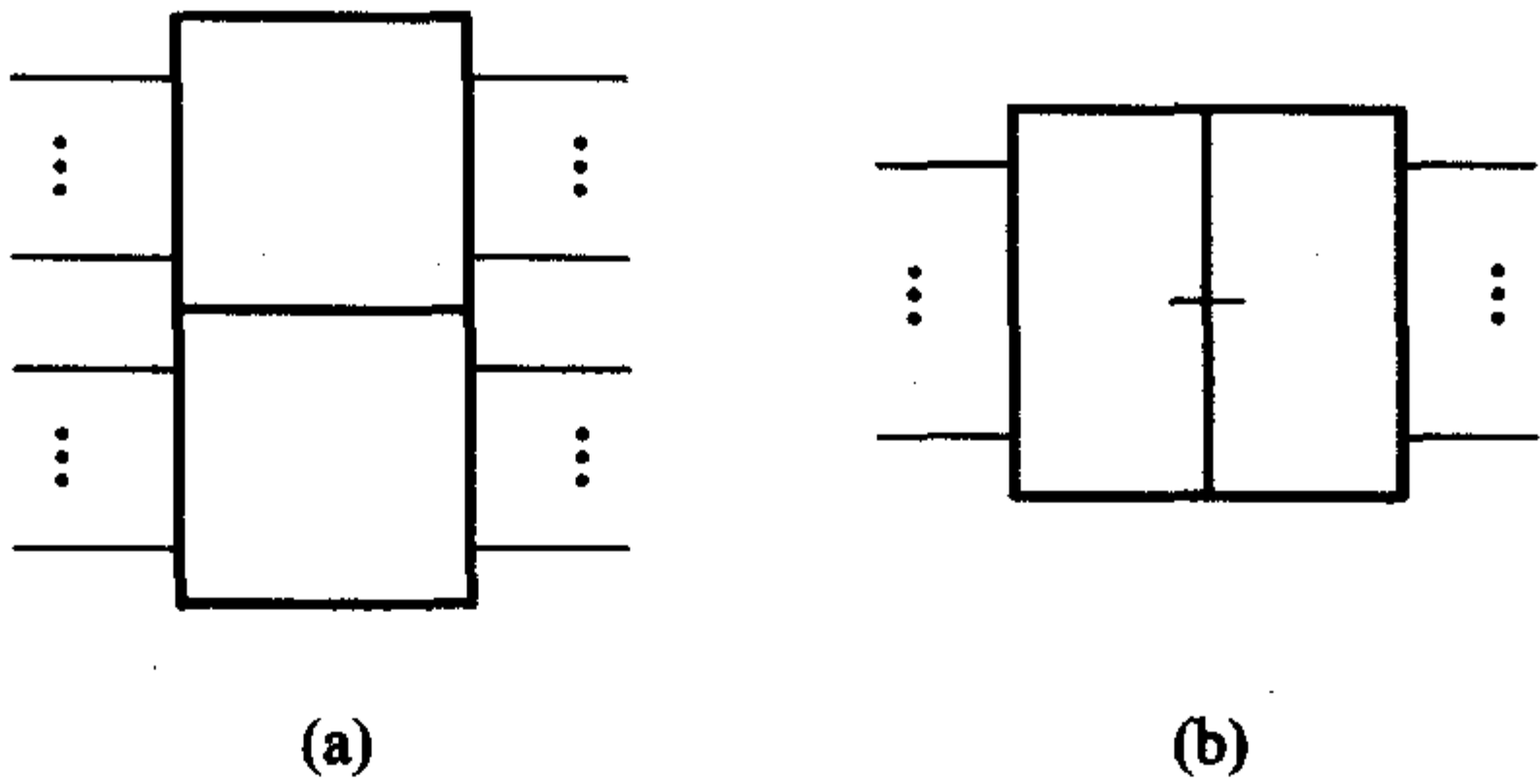


图 F6

连接的几种常见情况。

表 F3 内部连接符号

符 号	说 明	符 号	说 明
	内部连接(右边单元输入端的内部逻辑状态与左边单元输出的内部逻辑状态相对应)		具有动态特性的内部连接
	具有逻辑非的内部连接(右边单元输入端的内部逻辑状态与左边单元输出的内部逻辑状态的补状态相对应)		具有逻辑非和动态特性的内部连接

4. 非逻辑连接和信息流指示符号

当逻辑图中出现非逻辑信号(例如 A/D 转换电路中输入的模拟信号)时,用信号线上的“×”表示其性质不是逻辑信号。

此外,还规定信息流的方向原则上是从左到右、从上到下。如果不符合这个规定或信息流方向不明显时,应在信号线上标出指示信息流方向的箭头,如表 F4 中所示。

表 F4 非逻辑连接和信息流指示符号

符 号	说 明
	非逻辑连接,示出在左边
	单向信息流
	双向信息流

四、关联标注法

如果单纯地使用上面介绍的各种限定符号,有时还不能充分说明逻辑单元的各输入之间、各输出之间以及各输入与各输出之间的关系。为了解决这个问题,规定了关联标注法。

关联标注法中采用了“影响的”和“受影响的”两个术语,用以表示信号之间“影响”和“受影响”的关系。

为了便于理解关联标注法,首先讨论一下图 F7 中的例子。这是一个有附加控制端的 T 触发器。输入信号 b 是否有效,受到输入信号 a 的影响。只有 $a=1$ 时 b 端输入的脉冲上升沿才能使触发器翻转,而 $a=0$ 时 b 端的输入不起作用。因此, a 和 b 是两个有关联的输入, a 是“影响输入”, b 是“受影响输入”。在图 F7 中用加在标识符 T 前面的 1 表示受 $EN1$ 的影响。

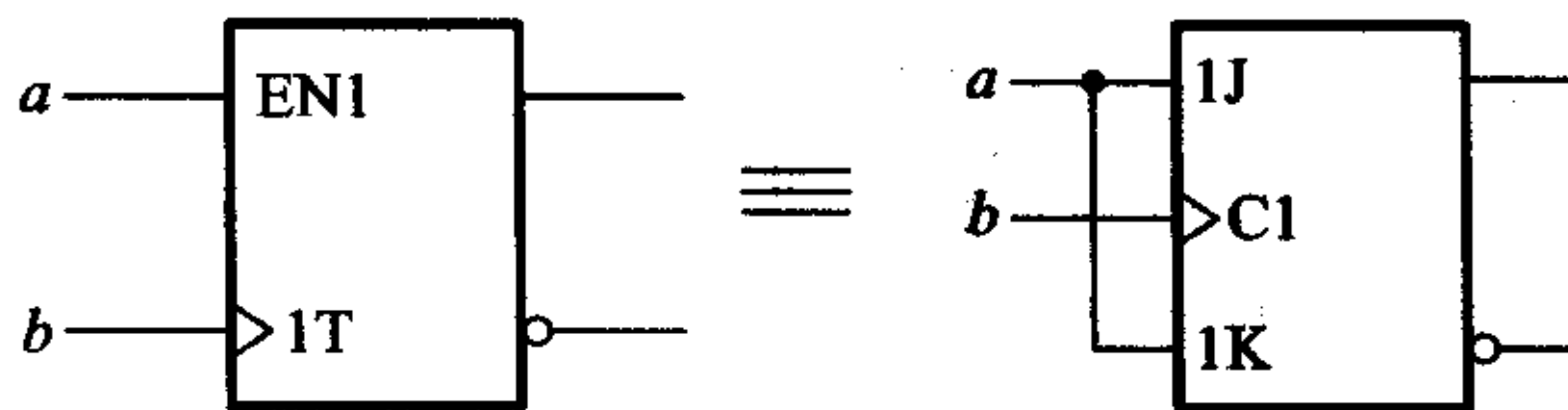


图 F7

1. 关联标注法的规则

(1) 用一个表示关联性质的字母和后跟的标识序号来标记“影响输入(或输出)”。

(2) 用与“影响输入(或输出)”相同的标识序号来标记“受影响的输入(或输出)”。

如果“受影响输入(或输出)”另有其他标记,则应在这个标记前面加上“影响输入(或输出)”的标识序号。

(3) 若一个输入或输出受两个以上“影响输入(或输出)”的影响时,则这些“影响输入(或输出)”的标识序号均应出现在“受影响输入(或输出)”的标记之前,并以逗号隔开。

(4) 如果是用“影响输入(或输出)”内部逻辑状态的补状态去影响“受影响输入(或输出)”时,应在“受影响输入(或输出)”的标识序号上加一个横线。

2. 关联类型

与关联、或关联和非关联用来注明输入和输出、输入之间、输出之间的逻辑关系。

互连关联用来表明一个输入或输出把其逻辑状态强加到另一个或多个输入

和/或输出上。

控制关联用来标识时序单元的定时输入或时钟输入,以及表明受它控制的输入。

置位关联和复位关联用来规定当 R 输入和 S 输入处在它们的内部 1 状态时, SR 双稳态单元的内部逻辑状态。

使能关联用来标识使能输入及表明由它控制的输入和/或输出(例如哪些输出呈现高阻状态)。

方式关联用来标识选择单元操作方式的输入,及表明取决于该方式的输入和/或输出。

地址关联用来标识存储器的地址输入。

表 F5 中列出了各种关联使用的字母以及关联性质。

表 F5 关 联 类 型

关联类型	字母	“影响输入”对“受影响输入/输出”的影响	
		“影响输入”为 1 状态时	“影响输入”为 0 状态时
地址	A	允许动作(已选地址)	禁止动作(未选地址)
控制	C	允许动作	禁止动作
使能	EN	允许动作	禁止“受影响输入”动作 置开路和三态输出在外部为高阻抗状态 置其他输出在 0 状态
与	G	允许动作	置 0 状态
方式	M	允许动作(已选方式)	禁止动作(未选方式)
非	N	求补状态	不起作用
复位	R	“受影响输出”恢复到 $S=0$ 、 $R=1$ 时的状态	不起作用
置位	S	“受影响输出”恢复到 $S=1$ 、 $R=0$ 时的状态	不起作用
或	V	置 1 状态	允许动作
互连	Z	置 1 状态	置 0 状态