

| | | 0=disable 1=enable | |
|-------------|-------|--|----|
| USBH_PUSW2 | [5] | 当 USBH_PUSW1 处于 ON 状态是 USB_Host Pull-up 开关 2 是可控制的。 0=off 1=on | 0 |
| USBH_PUSW1 | [4] | USB_Host Pull-up 开关 2 控制 0=off 1=on | 0 |
| USBH_SUSPND | [3] | 使 USB 收发接口 PAD 进入暂停模式 | 0 |
| Reserved | [2] | 保留 | 0 |
| LCD_SEL | [1:0] | 选择 LCD I/F 管脚组态 00=Host I/F 形态 01=RGB I/F 形态 10=601/656 形态 11=保留 | 00 |

注意:

上拉电阻是 1.2K Ω , 0.5K Ω ,下拉电阻是 20K Ω .参见图 10-2。

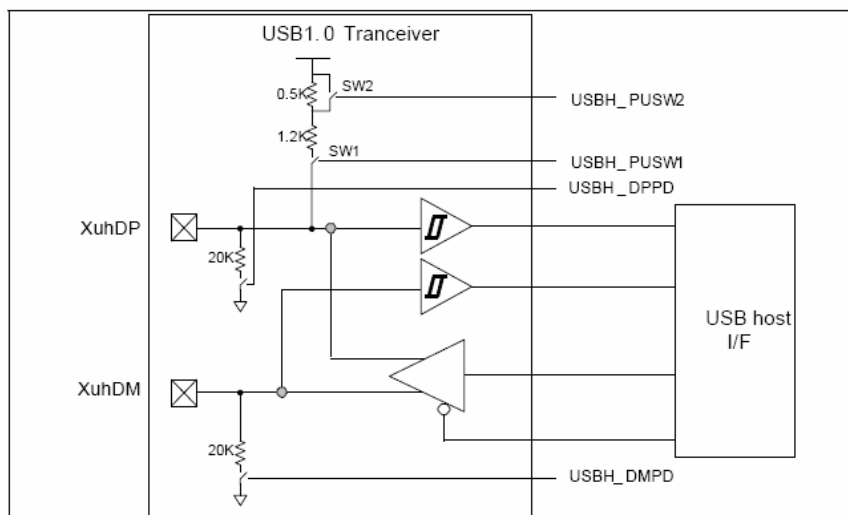


图 10-2 USB 收发器模块图

| 管脚 | LCD_SEL[1:0] | | | |
|-----------|---------------|--------------|---------------|----|
| | 00 | 01 | 10 | 11 |
| XvVD[6:0] | XvSYS_VD[6:0] | XvRGBVD[6:0] | VEN_DATA[6:0] | |

| | | | | |
|-------------|-----------------|----------------|----------------|----|
| XvVD[7] | XvSYS_VD[7] | XvRGBVD[7] | VEN_DATA[7] | 保留 |
| XvVD[13:8] | XvSYS_VD[13:8] | XvRGBVD[13:8] | V656_DATA[5:0] | |
| XvVD[15:14] | XvSYS_VD[15:14] | XvRGBVD[15:14] | V656_DATA[7:6] | |
| XvVD[17:16] | XvSYS_VD[17:16] | XvRGBVD[17:16] | | |
| XvVD[20:18] | | XvRGBVD[20:18] | | |
| XvVD[21] | | XvRGBVD[21] | | |
| XvVD[22] | XvSYS_VSYNC_ldi | XvRGBVD[22] | V656_CLK | |
| XvVD[23] | XvSYS_OEn | XvRGBVD[23] | VEN_FIELD | |
| XvHSYNC | XvSYS_CSn_main | XvHSYNC | VEN_HSYNC | |
| XvVSYNC | XvSYS_CSn_sub | XvVSYNC | VEN_VSYNC | |
| XvVDEN | XvSYS_RS | XvVDEN | VEN_HREF | |
| XvVCLK | XvSYS_WEn | XvVCLK | V601_CLK | |

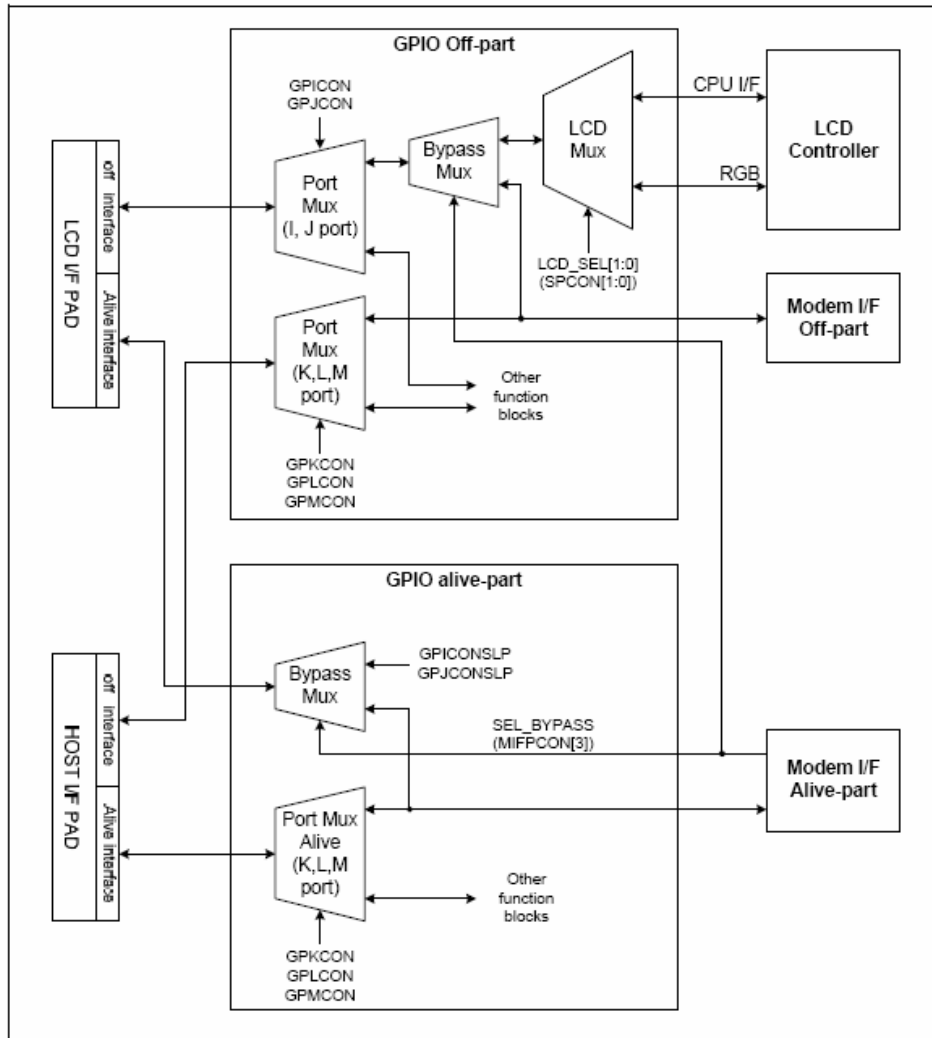


图 4-8 LCD 旁路逻辑图

10.2.19 停止模式的存储器接口管脚配置寄存器

| 寄存器 | 地址 | 读/写 | 描述 | 复位值 |
|-------------|------------|-----|---------------|-----|
| MEM0CONSTOP | 0x7F0081B0 | 读/写 | 存储器端口 0 配置寄存器 | 0x0 |
| MEM1CONSTOP | 0x7F0081B4 | 读/写 | 存储器端口 1 配置寄存器 | 0x0 |

| MEM0CONSTOP | 位 | 描述 | 初始状态 |
|-------------|---|----|------|
|-------------|---|----|------|

| | | | |
|--------------|---------|---|-----|
| Reserved | [31:29] | 保留 | 000 |
| MEM0_RESET | [28] | 存储器端口 0 RESET 管脚 (xm0RESET) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_RP | [27] | 存储器端口 0 RP 管脚 (xm0RP) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_ADDRVLD | [26] | 存储器端口 0 ADDRVLD 管脚 (Xm0ADDRVLD) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_FREn | [25] | 存储器端口 0 FREn 管脚 (Xm0 FREn) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_FWEn | [24] | 存储器端口 0 FWEn 管脚 (Xm0 FWEn) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_CLE | [23] | 存储器端口 0 CLE 管脚 (Xm0CLE) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_ALE | [22] | 存储器端口 0 ALE 管脚 (Xm0ALE) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_OEn | [28] | 存储器端口 0 输出使能管脚 (Xm0OEn) 配置 0=先前状态 1=Hi-Z | 0 |
| Reserved | [20:17] | 保留 | - |
| MEM0_A | [16] | 存储器端口 0 地址管脚 (Xm0ADDR) 配置 0=先前状态 1=Hi-Z | 0 |
| Reserved | [15:14] | 保留 | - |
| MEM0_WEn | [13] | 存储器端口 0 读使能管脚 (Xm0WEn) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM0_CSn | [13] | 存储器端口 0 ChipSelet 能管脚 (Xm0CSEn) 配置 0=先前状态 1=Hi-Z | 0 |
| Reserved | [12:5] | 保留 | - |
| MEM0_SMCLK | [4] | 存储器端口 0 SSMCS 时钟管脚 (Xm0SMCLK) 配置 0=先前状态 1=Hi-Z | 0 |
| Reserved | [3:0] | 保留 | - |

| MEM1CONSTOP | 位 | 描述 | 初始状态 |
|-------------|---------|---|--------|
| Reserved | [31:21] | 保留 | 0x0000 |
| MEM1_SLCKn | [20] | 存储器端口 1 SLCKn 管脚 (Xm1 SLCKn) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_SLCK | [19] | 存储器端口 1 SLCK 管脚 (Xm1SLCK) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_CKE | [18] | 存储器端口 0 CKE 管脚 (Xm1 CKE) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_DQM | [17] | 存储器端口 1 DQM 管脚 (Xm1DQM) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_A | [16] | 存储器端口 1 地址管脚 (Xm1 ADDR) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_CASn | [15] | 存储器端口 1 CAS 管脚 (Xm1 CASn) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_RASn | [14] | 存储器端口 1 RAS 管脚 (Xm1RASn) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_WEn | [13] | 存储器端口 1 读使能管脚 (Xm1 WEn) 配置 0=先前状态 1=Hi-Z | 0 |
| MEM1_CSn | [12] | 存储器端口 1 Chip Select 管脚 (Xm1CSn) 配置 0=先前状态 1=Hi-Z | 0 |
| Reserved | [11:0] | 保留 | - |

10.2.20 睡眠模式的存储器接口管脚配置寄存器

| 寄存器 | 地址 | 读/写 | 描述 | 复位值 |
|-------------|------------|-----|-------------------|-----|
| MEM0CONSLP0 | 0x7F0081C0 | 读/写 | 存储器端口 0 管脚配置寄存器 0 | 0x0 |

| | | | | |
|-------------|------------|-----|-------------------|-----|
| MEM1CONSLP1 | 0x7F0081C4 | 读/写 | 存储器端口 0 管脚配置寄存器 1 | 0x0 |
| MEM1CONSLP | 0x7F0081C4 | 读/写 | 存储器端口 1 管脚配置寄存器 | 0x0 |

| MEM0CONSLP0 | 位 | 描述 | 初始状态 |
|----------------------|---------|---|------|
| Reserved | [31:22] | 保留 | 00 |
| MEM0_A | [21:20] | 存储器端口 0 地址管脚 (Xm0ADDR) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| Reserved | [19:16] | 保留 | 00 |
| MEM0_WEn | [15:14] | 存储器端口 0 写使能管脚 (Xm0WEn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_CS _n | [13:12] | 存储器端口 0 芯片选择管脚 (Xm0CS _n) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_DQS | [11:8] | 存储器端口 0 DQS 管脚 (Xm0DQS) 配置 0000=输出 0 0001=输出 1 0100=输入(hi-Z) 0101=输入下拉电阻使能 0110=输入上拉电阻使能 0111=未用 10xx=先前状态 | 0000 |
| Reserved | [7: 6] | 保留 | 00 |
| MEM0_AP | [5:4] | 存储器端口 0 AP 管脚 (Xm0AP) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_D | [11:8] | 存储器端口 0 数据管脚 (Xm0DATA) 配置 0000=输出 0 0001=输出 1 0100=输入(hi-Z) 0101=输入下拉电阻使能 0110=输入上拉电阻使能 0111=未用 10xx=先前状态 | 0000 |

| MEM0CONSLP1 | 位 | 描述 | 初始状态 |
|-------------|---------|----|------|
| Reserved | [31:26] | 保留 | 00 |

| | | | |
|-------------------|---------|--|----|
| MEM0_nOEata | [25:24] | ATA I/F 输出使能管脚 (Xm0 nOEata) 配置 00=输出 0 01=输出 1 1x=输入(pull-up) | 00 |
| MEM0_nWEata | [23:22] | ATA I/F 写使能管脚 (Xm0 nWEata) 配置 00=输出 0 01=输出 1 1x=输入(pull-up) | 00 |
| MEM0_SMCLK | [21:20] | ROM 时钟管脚 (Xm0SMCLK) 配置 00=输出 0 01=输出 1 1x=输入(pull-up) | 00 |
| MEM0_WAIT | [19:18] | ROM 时钟管脚 (Xm0 WAITn) 配置 00=输出 0 01=输出 1 1x=输入(pull-up) | 00 |
| MEM0_REGata | [17:16] | Nand Flash RnB 管脚 (Xf REGata) 配置 00=输出 0 01=输出 1 1x=输入(hi-Z) | 00 |
| MEM0_RESETata | [15:14] | 存储器端口 0 RESET 管脚 (Xm0 RESEata) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_RP_RnB | [13:12] | 存储器端口 0 RP 管脚 (Xm0 RP) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_ADDRVLD | [11:10] | 存储器端口 0 ADDRVLD 管脚 (Xm0 ADDRVLD) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_INTsm1_FREn | [9:8] | 存储器端口 0 FREn 管脚 (Xm0 INTsm1_FREn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_INTsm0_FWEEn | [7:6] | 存储器端口 0 FWEEn 管脚 (Xm0INTsm0_FWEEn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_RDY0_CLE | [5:4] | 存储器端口 0 CLE 管脚 (Xm0RDY0_CLE) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_RDY1_ALE | [3:2] | 存储器端口 0 ALE 管脚 (Xm0RDY1_ALE) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_OEn | [1:0] | 存储器端口 0 输出使能管脚 (Xm0OEn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |

| MEM1CONSLP | 位 | 描述 | 初始状态 |
|------------|---------|----|------|
| Reserved | [31:30] | 保留 | 00 |

| | | | |
|------------|---------|--|------|
| MEM0_SCLKn | [29:28] | 存储器端口 1 SCLKn 管脚 (Xm1 SCLKn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_SCLK | [27:26] | 存储器端口 1 SCLK 管脚 (Xm1 SCLK) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_CKE | [25:24] | 存储器端口 1 CKE 管脚 (Xm1CKE) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_DQM | [23:22] | 存储器端口 1 DQM 管脚 (Xm1DQM) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_A | [21:20] | 存储器端口 1 地址管脚 (Xm1ADDR) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_CASn | [19:18] | 存储器端口 1 CAS 管脚 (Xm1 CASn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_RASn | [17:16] | 存储器端口 1 RAS 管脚 (Xm1 RASn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_WEn | [15:14] | 存储器端口 1 写使能管脚 (Xm1 WEn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_CSn | [13:12] | 存储器端口 1 Chip 选择管脚 (Xm1 SCLKn) 配置 00=输出 0 01=输出 1 1x=输出禁止(hi-Z) | 00 |
| MEM0_DQS | [29:28] | 存储器端口 1 DQS 管脚 (Xm1DQS) 配置 0000=输出 0 0001=输出 1 0100=输入(hi-Z) 0101=输入下拉电阻使能 0110=输入上拉电阻使能 0111=未使用 10xx=先前状态 | 0000 |

10.2.21 存储器接口驱动控制寄存器

| 寄存器 | 地址 | 读/写 | 描述 | 复位值 |
|------------|------------|-----|-----------------|------------|
| MEM0DRVCON | 0x7F0081D0 | 读/写 | 存储器端口 0 驱动控制寄存器 | 0x10555551 |
| MEM1DRVCON | 0x7F0081D4 | 读/写 | 存储器端口 0 驱动控制寄存器 | 0x0 |

| MEM0DRVCON | 位 | 描述 | 初始状态 |
|-----------------|---------|---|------|
| MEM0_CF | [31:30] | 存储器端口 0 CF 管脚 (Xm0INTata, Xm0RESETata, Xm0REGTata, Xm0Weata, Xm0Oeata, Xm0Cdata) 配置 | 00 |
| MEM0_ADDRVLD_RP | [29:28] | 存储器端口 0 ADDRVLD,RP 管脚 (Xm0 ADDRVLD, Xm0RP) 配置 | 01 |
| MEM0_FWE_FRE | [27:26] | 存储器端口 0 FWEn、FREn 管脚 (Xm0 FWEn, Xm0FREn) 配置 | 00 |
| MEM0_AWE_CLE | [25:24] | 存储器端口 0 CLE、ALE 管脚 (Xm0CLE, Xm0ALE) 配置 | 00 |
| Reserved | [23:16] | 保留 | - |
| MEM0_A | [15:14] | 存储器端口 0 地址管脚 (Xm0ADDR) 配置 | 01 |
| MEM0_BEn | [13:12] | 存储器端口 0 BEn 管脚 (Xm0 BEn) 配置 | 01 |
| MEM0_WEn_OEn | [11:10] | 存储器端口 0 写使能、输出使能管脚 (Xm0WEn, Xm0OEn) 配置 | 01 |
| Reserved | [9:8] | 保留 | 01 |
| MEM0_CSn4_5 | [7:6] | 存储器端口 0 芯片选择管脚 (Xm0CSn[5:4]) 配置 | 01 |
| MEM0_CSn0_3 | [5:4] | 存储器端口 0 芯片选择管脚 (Xm0CSn[3:0]) 配置 | 01 |
| MEM0_NAND | [3:2] | 存储器端口 0 NAND 管脚 (Xm0SMCLK, Xm0DRY0_ALE, Xm0DRY1_CLE, Xm0INTsm0_FWEn, Xm0INTsm1_FREn, Xm0RPn_RnB) 配置 | 00 |
| MEM0_D15_0 | [1:0] | 存储器端口 0 数据管脚 (Xm0DATA[15:0]) 配置 | 00 |

| MEM0DRVCON | 位 | 描述 |
|------------|---------------------|---|
| | [2n+1:2n] N=0~11 | 在 VDDmem0=1.8v 的情况下 00=3mA 01=7 mA 10=10 mA 11=14 mA 在 VDDmem0=2.5v 的情况下 00=5mA 01=10 mA 10=15 mA 11=20 mA |

| MEM1DRVCON | 位 | 描述 | 初始状态 |
|----------------|----------|---|------|
| Reserved | [31: 24] | 保留 | 0x00 |
| MEM1_SCLKn | [23:22] | 存储器端口 1 SCLKn 管脚 (Xm1SCLKn) 配置 | 00 |
| MEM1_DQS | [21:20] | 存储器端口 1 DQS 管脚 (Xm1DQS) 配置 | 00 |
| MEM1_CKE | [19:18] | 存储器端口 1 CKE 管脚 (Xm1CKE) 配置 | 00 |
| MEM1_SCLK | [17:16] | 存储器端口 1 SCLK 管脚 (Xm1SCLK) 配置 | 00 |
| MEM1_A | [15:14] | 存储器端口 1 地址管脚 (Xm1ADDR) 配置 | 00 |
| MEM1_DQM | [13:12] | 存储器端口 1 DQM 管脚 (Xm1DQM) 配置 | 00 |
| MEM1_WEn | [11:10] | 存储器端口 1 写使能管脚 (Xm1WEn) 配置 | 00 |
| MEM1_RASn_CASn | [9:8] | 存储器端口 1 RAS, CAS 管脚 (Xm1 RASn, Xm1 RASn) 配置 | 00 |
| MEM1_CSn1 | [7:6] | 存储器端口 1 芯片选择管脚 (Xm1 CSn[1]) 配置 | 00 |
| MEM1_CSn0 | [5:4] | 存储器端口 1 芯片选择管脚 (Xm1 CSn[0]) 配置 | 00 |
| MEM1_D31_16 | [3:2] | 存储器端口 1 数据管脚 (Xm1DATA[31:16]) 配置 | 00 |
| MEM1_D15_0 | [1:0] | 存储器端口 1 数据管脚 (Xm1DATA[15:0]) 配置 | 00 |