

XferSize	[18:0]	R_W	转换尺寸 对输出而言，此区域位主机将要发送的数据字节数量。 对输入而言，此区域是缓冲区尺寸。	19'b0
----------	--------	-----	--	-------

6.主机通道-N DMA 地址寄存器 (HCDMA_n)

通道序号：0 ≤ n ≤ 15

寄存器	地址	读/写	描述	复位值
HCDMA _n	0x7C00_0514 +n*20h	读/写	主机通道 nDMA 地址寄存器	0x00000000

HCDMA _n	位	读/写	描述	初始状态
DMAAddr	[31:0]	R_W	DMA 地址 此区域掌握外部存储器的开始地址，需要取得外部存储器的断点数据或者存储外部存储器的数据。每发生一次 AHB 转换，此就寄存器将会增加一次。	32'h0

26.5.3. 设备模式寄存器

设备模式寄存器只有在设备模式下可见，而且在主机模式下不能访问设备模式寄存器。有些设备模式寄存器将会影响所有的端点，其他的设备模式寄存器只会影响一些特殊的端点。设备模式寄存器主要分为两类：

- (1) 设备全局寄存器
- (2) 设备特定逻辑端点寄存器

26.5.3.1. 设备全局寄存器

1.设备配置寄存器 (DCFG)

在打开电源之后或者在一定的控制命令或列举之后，设备配置寄存器配置核心。在寄存器初始化运行之后不要改变寄存器。

寄存器	地址	读/写	描述	复位值
DCFG	0x7C00_0800	读/写	设备配置寄存器	0x00200000

DCFG	位	读/写	描述	初始状态
Reserved	[31:23]		保留	9'h0
EPMisCnt	[22:18]	R_W	输入端点不匹配计数 应用中通过计数运行此区域，来确定核心什么时候产生端点不匹配中断。核心向内部计数器转载计数值，并增加内部计数器的值。计数器数值在不停的移动变化。计数器的宽度有令牌队列的深度决定。	5'h8
Reserved	[17:13]		保留	5'h0
PerFrInt	[12:11]	R_W	周期帧间隔 指明帧内的时间，主要应用在周期帧中断末尾。可以用来确定帧的所有同步运输是否完成。 2'b00: 帧间隔的 80% 2'b01: 85% 2'b10:90% 2'b11:95%	2'h0
DevAddr	[10:4]	R_W	设备地址 应用中必须在每个设置地址控制命令之后运行此区域	7'h0
Reserved	[3]		保留	1'b0
NZStsOUTHShk	[2]	R_W	非零长度状态输出交换 应用中可以用此区域选择核心发出的接收一个非零长度数据包的交换，此交换是在控制转换的状态阶段的输出交易时间内。	1'b0
DevSpd	[1:0]	R_W	设备速度 指明应用中需要核心列举的速度，或者应用中可以支持的最大速度。但是实际总线速度只有在线性调频脉冲序列完成之后才能决定，实际总线速度基于核心连接的 USB 主机的速度。 2'b00: 高速 (USB 2.0 PHY 时钟是 30MHz 或 60MHz) 2'b01: 全速 (USB 2.0 PHY 时钟是 30MHz 或 60MHz)	2'b0

			2'b10:低速 (USB1.1 收发器时钟是 6MHz), 如果选择 6MHz 的 LS 模式, 必须做一个软件复位。	
			2'b11:全速 (USB1.1 收发器时钟是 48MHz)	

2.设备控制寄存器 (DCTL)

寄存器	地址	读/写	描述	复位值
DCTL	0x7C00_0804	读/写	设备配置寄存器	0x00000000

DCTL	位	读/写	描述	初始状态
Reserved	[31:12]		保留	20'h0
PWROnPrgDone	[11]	R_W	电源开启运行 应用中用此位指明在省电模式唤醒后寄存器运行完成。	1'b0
CGOUTNak	[10]	WO	清除全局输出 NAK 此区域的一个写操作将清除全局输出 NAK	1'b0
SGOUTNak	[9]	WO	设置全局输出 NAK 此区域写操作将设置全局输出 NAK 应用中用此位在所有的输出端点上发送一个 NAK 交易。 应用中必须设置此位, 在确定核心中断寄存器内的全局输出 NAK 有效位被清除之后。	1'b0
CGNPInNAK	[8]	WO	清除全局非周期输入 NAK 此区域的一个写操作将清除全局非周期输入 NAK	1'b0
SGNPInNAK	[7]	WO	设置全局非周期输入 NAK 此区域写操作将设置全局非周期输入 NAK 应用中用此位在所有的非周期输入端点上发送一个 NAK 交易。当在非周期端点上检测到超时条件是, 核心也可以设置此位。应用中必须设置此位, 在确定核心中断寄存器内的全局输入 NAK 有效位被清除之后。	1'b0
TstCtl	[6:4]	R_W	测试控制 3'b000: 测试模式无效	3'b0

			<p>3'b001: 测试 J 模式</p> <p>3'b010: 测试 K 模式</p> <p>3'b011: 测试 SEO_NAK 模式</p> <p>3'b100: 测试包模式</p> <p>3'b101: Test_Force_Enable</p> <p>其他: 保留</p>	
GOUTNakSts	[3]	RO	<p>全局输出 NAK 状态</p> <p>1'b0:在 FIFO 状态以及设置 NAK 和 ATALL 位的情况下发送一个交易</p> <p>1'b1:没有数据写入 RxFIFO。在所有包上发送 NAK 交易, 除了 SETUP 处理意外。</p>	1'b0
GNPINNakSts	[2]	RO	<p>全局非周期输入 NAK 状态</p> <p>1'b0:在传输 FIFO 内数据可用的基础上发送一个交易</p> <p>1'b1:在所有非周期输入端点上发送 NAK 交易, 不考虑传输 FIFO 内数据的可用能力。</p>	1'b0
SftDiscon	[1]	R_W	<p>软中断</p> <p>应用中用此位向 OTG 核心发送信号, 进行一个软中断。只要此位被设置, 主机将不会看到设备已经连接上, 同时设备将不会接受到 USB 上的信号。核心一直处于中断状态, 知道应用中清除此位为止。</p> <p>1'b0: 常规操作。在软中断后清除此位, 核心在 UTMI+to 2'b00 上驱动 opmode 信号, 可以向 USB 主机产生一个设备连接事件。当设备重新连接上后, USB 主机开始驱动列举。</p> <p>1'b01: 核心在 UTMI+to 2'b01 上驱动 opmode 信号, 向 USB 主机产生一个设备中断事件。</p>	1'b0
RmtWkUpSig	[0]	R_W	<p>远程唤醒信号</p> <p>当应用中设置此位后, 核心初始化远程信号来唤醒 USB 主机。</p> <p>应用中需要设置此位来指示核心推出暂停状态。如在 USB 2.0 说明书中定义的一样, 应用中需要在设置此位以后清除此位</p>	1'b0

			1-15ms	
--	--	--	--------	--

下面的列表列出了不同条件下的最小期限，USB 主机的软中断位必须被设置，用于检查设备中断。为了容纳时钟抖动，建议应用中在明确的最小期限内增加一些额外延迟。

运行速度	设备状态	最小期限
高速	暂停	1ms+2.5μs
高速	闲置	3ms+2.5μs
高速	运行处理	125μs
全速/低速	暂停	1ms+2.5μs
全速/低速	闲置	2.5μs
全速/低速	运行处理	2.5μs

3. 设备状态寄存器 (DSTS)

寄存器	地址	读/写	描述	复位值
DSTS	0x7C00_0808	读/写	设备状态寄存器	0x00000002

DCTL	位	读/写	描述	初始状态
Reserved	[31:22]		保留	10'h0
SOFFN	[21:8]	RO	当核心在高速下运行时，接收到的 SOF 帧或微帧数量；此区域包含微帧的数量。当核心运行在全速或低速时，此区域包含帧数量。	14'h0
Reserved	[7:4]		保留	4'h0
ErrticErr	[3]	RO	Erratic 错误 核心设置此位来报告在 UTMI+上发现的任何 Erratic 错误。由于 Erratic 错误，OTG 核心进入暂停状态，而且将向和姓中断寄存器内的早期暂停位的应用产生中断。如果早期暂停由于 erratic 错位被声明，应用可以只运行一个软中断恢复。	1'b0
EnumSpd	[2:1]	RO	列举速度	2'b01

			<p>指明 OTG 核心在通过 chirp 序列的高速检测后达到的数据。</p> <p>2'b00: 高速 (PHY 时钟是 30MHz 或 60MHz)</p> <p>2'b01: 全速 (PHY 时钟是 30MHz 或 60MHz)</p> <p>2'b10: 低速 (PHY 时钟 6MHz), 如果选择 6MHz 的 LS 模式, 必须做一个软件复位。</p> <p>2'b11: 全速 (PHY 时钟是 48MHz)</p>	
SuspSts	[0]	RO	<p>暂停状态</p> <p>在设备模式下, 只要 USB 检测到暂停条件, 此位就被设置。当较长时间内 line_state 信号都没被激活时, 核心进入暂停状态。当 line_state 信号被激活时或当应用中项设备控制寄存器内的远程唤醒信号位写入数据时, 核心跳出暂停状态。</p>	1'b0

4. 设备输入端点通用中断屏蔽寄存器 (DIEPMSK)

此寄存器同设备输入端点中断寄存器一起工作于所有的端点上, 用于每个输入端点产生中断。

DIEPINTn 寄存器内输入端点中断的特殊状态可以通过向此寄存器内的相应位写入数据进行屏蔽。默认状态位是被屏蔽的。

屏蔽中断: 1'b0

不屏蔽中断: 1'b1

寄存器	地址	读/写	描述	复位值
DIEPMSK	0x7C00_0810	读/写	设备输入端点通用中断屏蔽	0x00000000

DIEPMSK	位	读/写	描述	初始状态
Reserved	[31:7]		保留	25'h0
INEPNakEffMsk	[6]	R_W	输入端点 NAK 有效屏蔽	1'b0
INTknEPMisMsk	[5]	R_W	接收的输入令牌 EP 不匹配屏蔽	1'b0
INTknTXFEnpMsk	[4]	R_W	接收的输入令牌 TxFIFO 空闲屏蔽	1'b0
TimeOUTMsk	[3]	R_W	超时条件屏蔽	1'b0

AHBErrMsk	[2]	R_W	AHB 错误屏蔽	1'b0
EPDisbldMsk	[1]	R_W	端点无效中断屏蔽	1'b0
XferCompIMsk	[0]	R_W	转换完成中断屏蔽	1'b0

5. 设备输出端点通用中断屏蔽寄存器 (DOEPMSK)

此寄存器同设备输出端点中断寄存器一起工作于所有的端点上，用于每个输出端点产生中断。

DIEPINTn 寄存器内的输出端点中断的特殊状态可以通过向此寄存器内的相应的位写入数据进行屏蔽。默认状态位是被屏蔽的。

屏蔽中断：1'b0

不屏蔽中断：1'b1

寄存器	地址	读/写	描述	复位值
DOEPMSK	0x7C00_0814	读/写	设备输出端点通用中断屏蔽	0x00000000

DOEPMSK	位	读/写	描述	初始状态
Reserved	[31:7]		保留	27'h0
Back2BackSETup	[6]	R_W	接收的 Back to Back SETUP 包屏蔽，只应用于控制输出端点	1'b0
Reserved	[5]	R_W	保留	1'b0
OUTTknEPdisMsk	[4]	R_W	当端点无效时接收的输出令牌，只应用于控制输出端点	1'b0
SetUPMsk	[3]	R_W	SETUP 阶段操作屏蔽，只应用于控制输出端点	1'b0
AHBErrMsk	[2]	R_W	AHB 错误	1'b0
EPDisbldMsk	[1]	R_W	端点无效中断屏蔽	1'b0
XferCompIMsk	[0]	R_W	转换完成中断屏蔽	1'b0

6. 设备所有端点中断寄存器 (DAINT)

当端点发生一个明显事件时，设备所有端点中断寄存器使用核心中断寄存器内的设备输出端点中断位或设备输入端点中断位中断应用。每个端点都有一个中断位，输出端点和输入端点的最大值可达 16 位。

对一个双向端点而言，将会使用其相应的输入输出中断位。当设置或清除相应设备端点-n 中断寄存器内的

适当位时可以设置或清除此寄存器内的位。

寄存器	地址	读/写	描述	复位值
DAINT	0x7C00_0818	读/写	设备所有端点中断寄存器	0x00000000

DAINT	位	读/写	描述	初始状态
OutEPInt	[31:16]	RO	输出端点中断位 每个位都有一个输出中断：输出端点 0 的中断位是第 16 位，输出端点 15 的中断位是第 31 位。	16'h0
InEPInt	[15:0]	RO	输入端点中断位 每个位都有一个输入中断：输入端点 0 的中断位是第 0 位，输入端点 15 的中断位是第 15 位。	16'h0

7.设备所有端点中断屏蔽寄存器 (DAINTMSK)

设备端点中断屏蔽寄存器同设备端点中断寄存器一起工作，当设备端点发生事件时，中断应用。与中断相对应的设备所有端点中断寄存器将被设置。

屏蔽中断：1'b0

不屏蔽中断：1'b1

寄存器	地址	读/写	描述	复位值
DAINTMAK	0x7C00_0818	读/写	设备所有端点中断屏蔽寄存器	0x00000000

DAINTMAK	位	读/写	描述	初始状态
OutEPIntMsk	[31:16]	RO	输出端点中断屏蔽位 每个位都有一个输出中断屏蔽：输出端点 0 的中断屏蔽位是第 16 位，输出端点 15 的中断屏蔽位是第 31 位。	16'h0
InEPIntMsk	[15:0]	RO	输入端点中断屏蔽位 每个位都有一个输入中断屏蔽：输入端点 0 的中断屏蔽位是第 0 位，输入端点 15 的中断屏蔽位是第 15 位。	16'h0

8.设备输入令牌序列学习队列读寄存器 1 (DTKNQR1)

此队列宽度为 4 位，用于储存端点序号。此寄存器内的一个读取将返回输入令牌序列学习队列中的前五个端点。当队列已满时，队列内将被推入新的令牌，旧的令牌被丢弃。

寄存器	地址	读/写	描述	复位值
DTKNQR1	0x7C00_0820	读/写	设备输入令牌序列学习队列读寄存器 1	0x00000000

DTKNQR1	位	读/写	描述	初始状态
EPTkn	[31:8]	RO	端点令牌 每个令牌位代表令牌的断点序号 位[31:28]:令牌 5 的断点序号 位[27:24]: 令牌 4 的端点序号 …… 位[15:12]:令牌 1 的断点序号 位[11:8]: 令牌 0 的断点序号	24'h0
WrapBit	[7]	RO	位 当写指针重叠时设置此位。当学习队列被清除时，此位被清除。	1'b0
Reserved	[6:5]	RO	保留	2'h0
INTKnWPtr	[4:0]	RO	输入令牌队列写指针	5'h0

9.设备输入令牌序列学习队列读寄存器 2 (DTKNQR2)

此寄存器内的一个读取将返回输入令牌序列学习队列中的下 8 个端点。

寄存器	地址	读/写	描述	复位值
DTKNQR2	0x7C00_0824	读/写	设备输入令牌序列学习队列读寄存器 2	0x00000000

DTKNQR2	位	读/写	描述	初始状态
EPTkn	[31:0]	RO	端点令牌 每个令牌四个位代表令牌的断点序号 位[31:28]:令牌 13 的断点序号	32'h0

			位[27:24]: 令牌 12 的端点序号 位[7:4]:令牌 7 的断点序号 位[3:0]: 令牌 6 的断点序号	
--	--	--	---	--

10.设备输入令牌序列学习队列读寄存器 3 (DTKNQR3)

此寄存器内的一个读取将返回输入令牌序列学习队列中的下 8 个端点。

寄存器	地址	读/写	描述	复位值
DTKNQR3	0x7C00_0830	读/写	设备输入令牌序列学习队列读寄存器 3	0x00000000

DTKNQR3	位	读/写	描述	初始状态
EPTkn	[31:0]	RO	端点令牌 每个令牌四个位代表令牌的断点序号 位[31:28]:令牌 21 的断点序号 位[27:24]: 令牌 20 的端点序号 位[7:4]:令牌 15 的断点序号 位[3:0]: 令牌 14 的断点序号	32'h0

11.设备输入令牌序列学习队列读寄存器 4 (DTKNQR4)

此寄存器内的一个读取将返回输入令牌序列学习队列中的下 8 个端点。

寄存器	地址	读/写	描述	复位值
DTKNQR4	0x7C00_0834	读/写	设备输入令牌序列学习队列读寄存器 4	0x00000000

DTKNQR4	位	读/写	描述	初始状态
EPTkn	[31:0]	RO	端点令牌 每个令牌四个位代表令牌的断点序号 位[31:28]:令牌 29 的断点序号	32'h0