

滤以后所有行输入的 ANDed 信号。

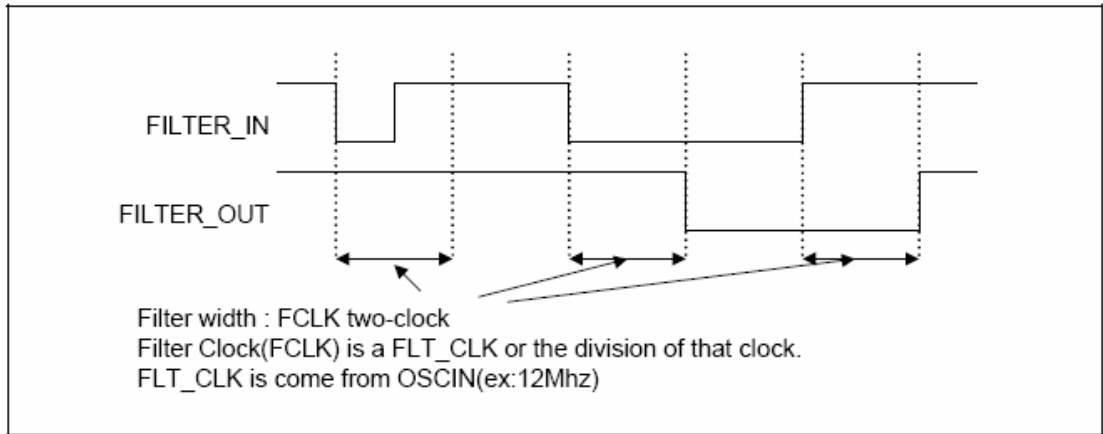


图 40-2 内部去抖过滤器操作

## 2.滤波时钟

键盘接口去抖滤波时钟是 OSC\_IN,由 FLT\_CLK 中划分出来。用户可以设置 10 位加计数器 (KEYIFFC) 的对比值。当滤波器使能位为高电平时, 滤波器时钟分压器处于打开状态。FCLK 的频率是 FLT\_CLK 的功率/ ((keyiffc+1) \*2)。相反的, FC\_CN 为低电平时, 过滤时钟分压器不划分 FLT\_CLK.

## 40.2 管脚多路复用

在 S3C6410X 中, 键盘接口输入、输出端口是 GPIO K 和 GPIO L 端口的多路复用。输入、输出端口计数由位控制, 有 8 输入、8 输出。

表 40-1 键盘接口管脚多路复用

GPIO 端口 1	GPIO 端口 2	键盘接口端口	I/O
GPIOK[8]	GPION[0]	ROW_IN[0]	I
GPIOK[9]	GPION[1]	ROW_IN[1]	I
GPIOK[10]	GPION[2]	ROW_IN[2]	I
GPIOK[11]	GPION[3]	ROW_IN[3]	I
GPIOK[12]	GPION[4]	ROW_IN[4]	I
GPIOK[13]	GPION[5]	ROW_IN[5]	I

GPIOK[14]	GPION[6]	ROW_IN[6]	I
GPIOK[15]	GPION[7]	ROW_IN[7]	I
GPIOL[0]	GPIOH[0]	COL_OUT[0]	0
GPIOL[1]	GPIOH[1]	COL_OUT[1]	0
GPIOL[2]	GPIOH[2]	COL_OUT[2]	0
GPIOL[3]	GPIOH[3]	COL_OUT[3]	0
GPIOL[4]	GPIOH[4]	COL_OUT[4]	0
GPIOL[5]	GPIOH[5]	COL_OUT[5]	0
GPIOL[6]	GPIOH[6]	COL_OUT[6]	0
GPIOL[7]	GPIOH[7]	COL_OUT[7]	0

### 40.3 唤醒源

当键盘输入作为停止模式或睡眠模式的唤醒源时，不要求 KEYPAD I/F 寄存器的设置。唤醒需要 KYEPAD I/F 的 GPIO 寄存器设置和用于屏蔽的 SYSCON 寄存器(PWR\_CFG)。GPIO (键盘)端口 1 输入(GPIOK[15:8])可以用来作为唤醒源,但是 GPIO(键盘)端口 2(GPION[7])不能用来作为唤醒源。

### 40.4 软件键盘扫描程序

在初始状态，所有列（输出）都处于低电平。当没有键盘按压状态时，所有的行（输入）都是高电平（用于上拉）。当任何键被按压时，相应的行和列连接在一起，低电平划分到相应的行，将产生一个键盘中断。CPU（软件）向一行写入低电平，向其他列写入高电平。在每次写入的时候，CPU 读取 KEYIFROW 寄存器的值，并检测是否在相应的列内有键盘按压。当扫描程序结束时，可以发现被按压的键（一个或多个）。

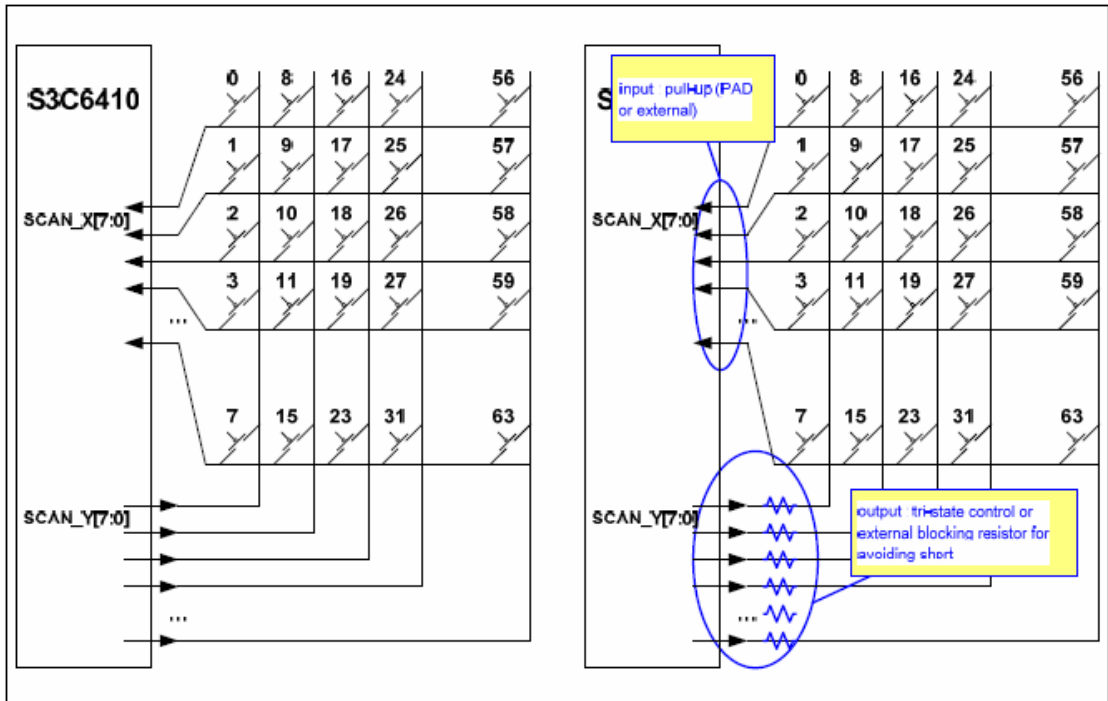


图 40-3 键盘扫描程序 1

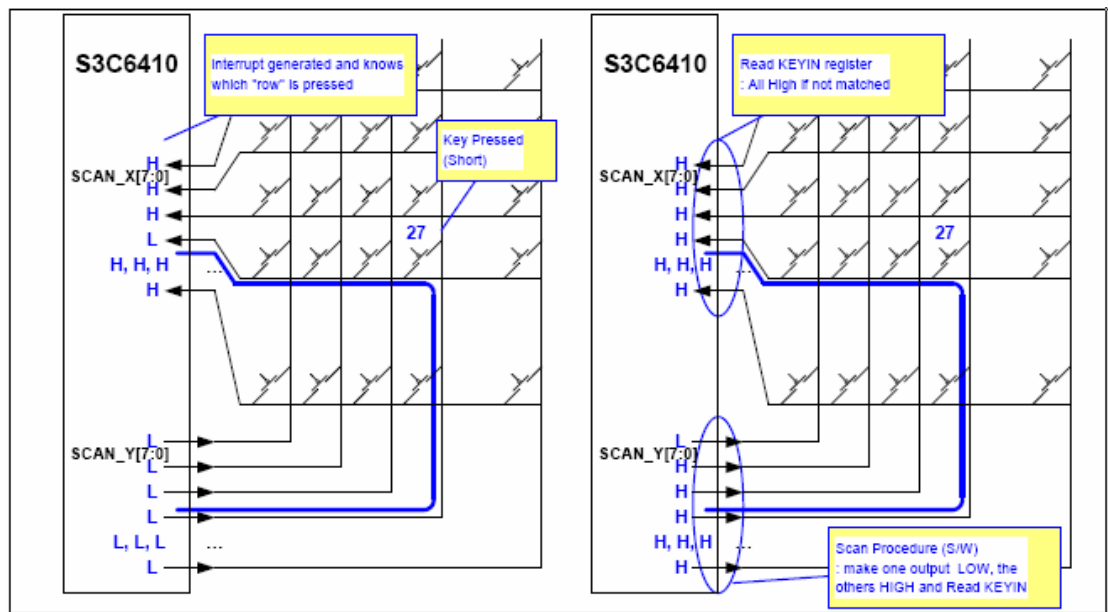


图 40-4 键盘扫描程序 2

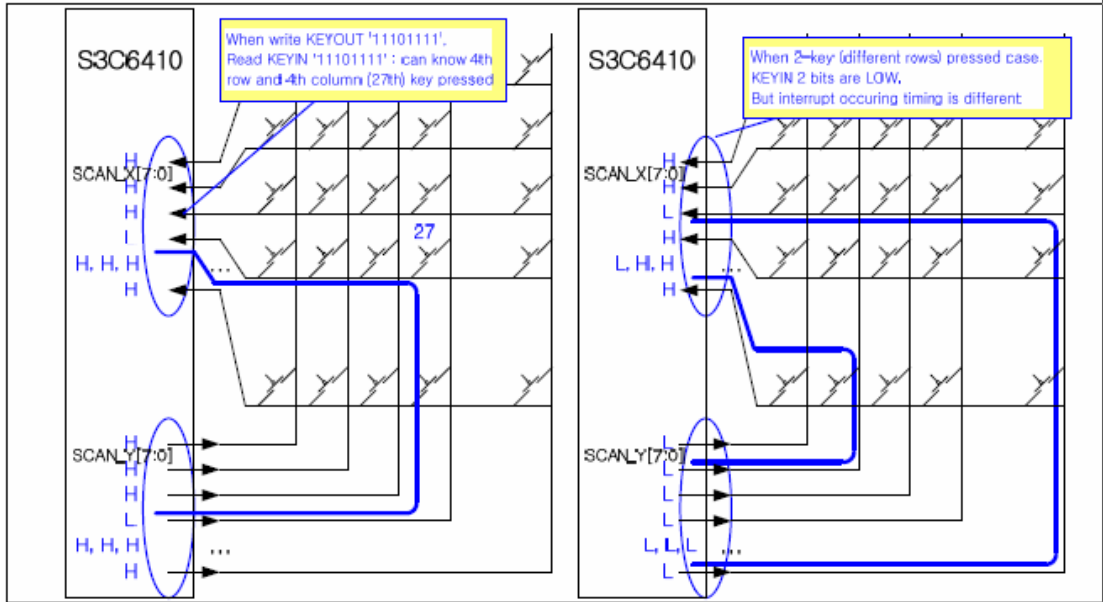


图 40-5 键盘扫描程序 3

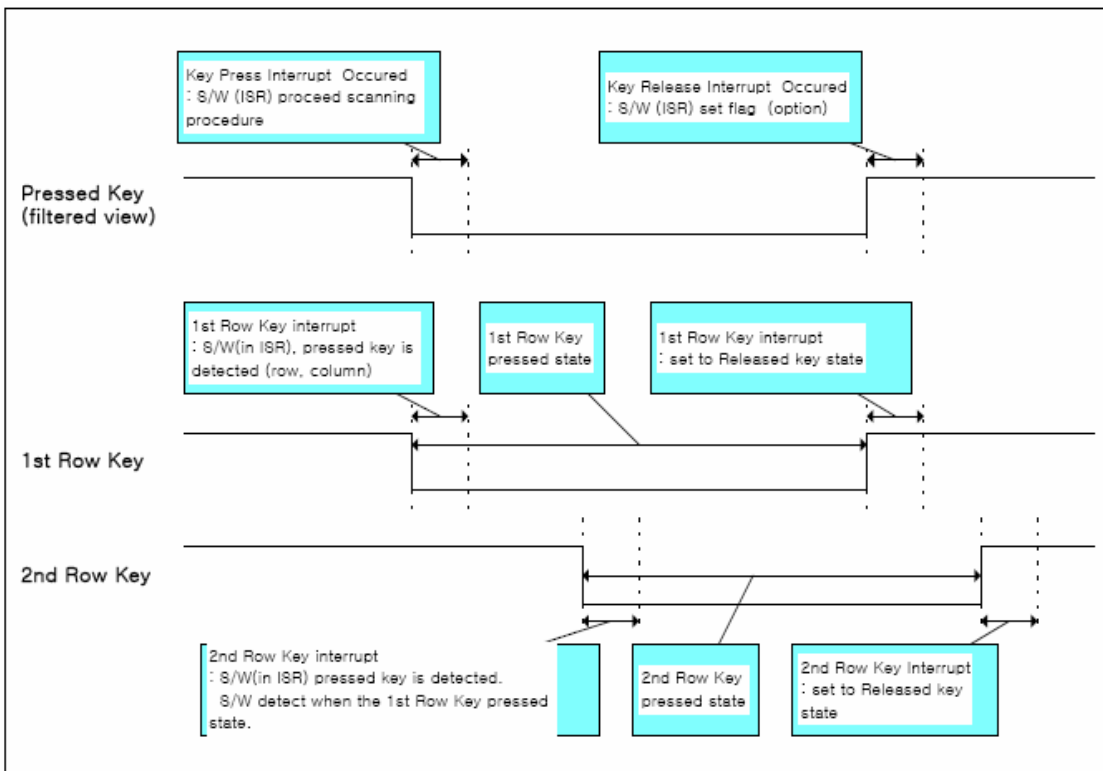


图 40-6 键盘扫描程序当两个键在不同的行上按压

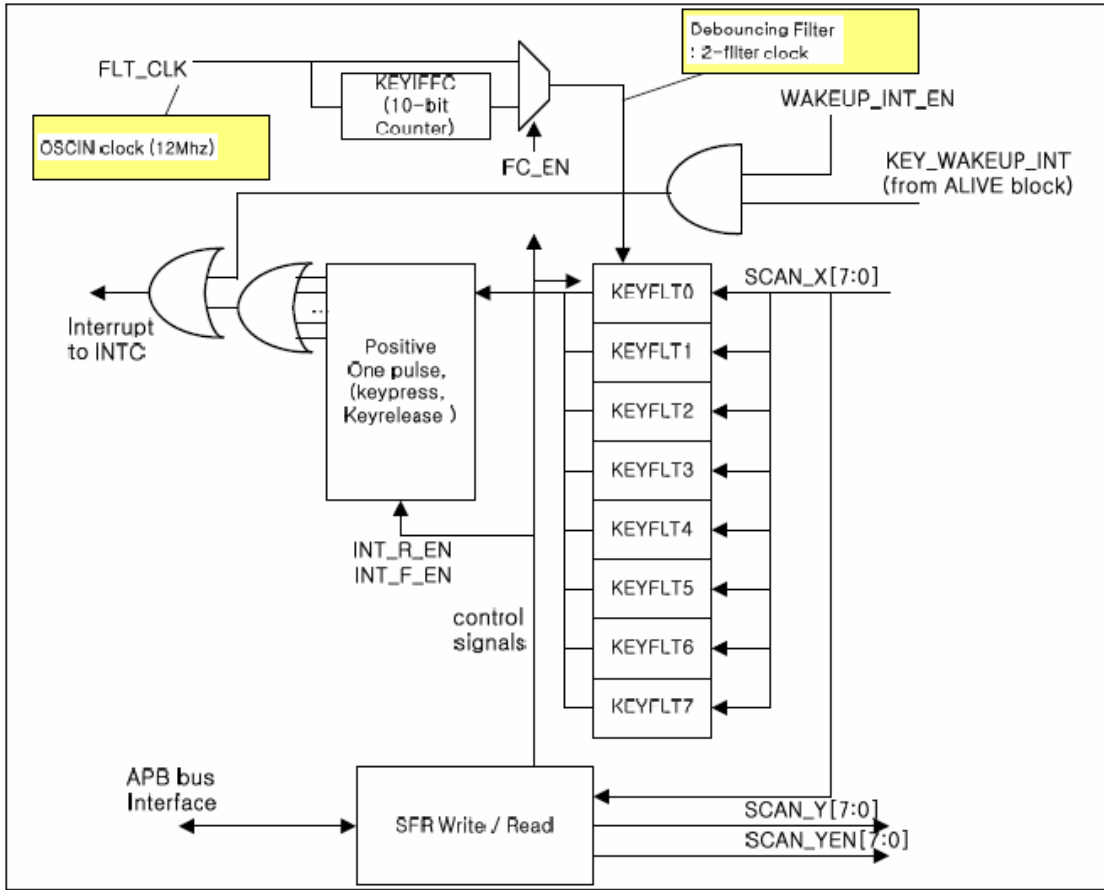


图 40-7 键盘 I/F 模块图

## 40.5 键盘接口寄存器

### 1. 存储器映射

寄存器	地址	读/写	描述	复位值
KEYIFCON	0x7E00A000	读/写	键盘接口控制寄存器	0x00000000
KEYIFSTSLR	0x7E00A004	读/写	键盘接口状态和清除寄存器	0x00000000
KEYIFCOL	0x7E00A008	读/写	键盘接口列数据输出寄存器	0x0000FF00
KEYIFROW	0x7E00A00C	读	键盘接口行数据输入寄存器	反映输入端口
KEYIFFFC	0x7E00A010	读/写	键盘接口去抖滤波时钟划分寄存器	0x00000000

## 40.6 寄存器描述

### 1. 键盘接口控制寄存器 (KEYIFCON)

寄存器	地址	读/写	描述	复位值
KEYIFCON	0x7E00A000	读/写	键盘接口控制寄存器	0x00000000

KEYIFCON	位	描述
Reserved	[31:5]	-
WAKEUP_INT_EN	[4]	键盘输入 停止/睡眠/闲置模式唤醒中断使能 0: 禁止 1: 键盘输入低电平（按压键盘时）唤醒中断使能
FC_CN	[3]	10 位计数器（用于去抖数字滤波时钟）使能 0: 禁止 1: 使能
DF_CN	[2]	键盘输入端口去抖滤波使能 0: 禁止 1: 使能
INT_R_CN	[1]	键盘输入端口上升沿中断 0: 禁止 1: 使能
INT_F_CN	[1]	键盘输入端口下降沿中断 0: 禁止 1: 使能

注：当 INT\_F\_IN 和 INT\_R\_IN 都被设置时可以选择上升沿和下降沿中断。

### 2. 键盘中断状态和清除寄存器

寄存器	地址	读/写	描述	复位值
KEYIFSTCLR	0x7E00A004	读/写	键盘接口状态和清除寄存器	0x00000000

KEYIFSTSCLR	位	描述
P_IN	[7:0]	键盘输入“按压”中断（下降沿）状态（读）和清除（写） 读：1=发生按压的中断 0=不发生 写：当写入数据 1 时，清除按压中断 P_INT[7:0]表明 0 到 7 的每个按压键都有专用的中断。
P_INT	[15:8]	键盘输入“释放”中断（上升沿）状态（读）和清除（写） 读：1=发生释放中断 0=不发生 写：当写入数据 1 时，清除释放中断 P_INT[15:8]表明 0 到 7 的每个释放键都有专用的中断，分别对应 R_INT[8]到 R_INT[15]。
Reserved	[31:16]	-

注：键盘唤醒中断当向 KEYIFSTSCLR 进行写访问时经常被清除。

### 3. 键盘中断列数据输出寄存器

寄存器	地址	读/写	描述	复位值
KEYIFCOL	0x7E00A008	读/写	键盘接口列数据输出寄存器	0x0000FF00

KEYIFCOL	位	描述
KEYIFCOL	[7:0]	键盘接口列数据输出寄存器
KEYIFCOLEN	[15:8]	键盘接口列数据输出三态使能寄存器 每个位对应着 KEYIFCOL 位 0=输出板三态缓冲区使能（常规输出） 1=输出板三态缓冲区禁止（高-Z 输出）
Reserved	[31:16]	-

#### 4. 键盘接口行数据输入寄存器

寄存器	地址	读/写	描述	复位值
KEYIFROW	0x7E00A00C	读	键盘接口行数据输入寄存器	反映输入端口

KEYIFROW	位	描述
KEYIFROW	[7:0]	键盘接口行数据输入寄存器
Reserved	[31:8]	-

#### 5. 键盘接口去抖滤波时钟划分寄存器

寄存器	地址	读/写	描述	复位值
KEYIFFFC	0x7E00A010	读/写	键盘接口去抖滤波时钟划分寄存器	0x00000000

KEYIFFFC	位	描述
KEYIFFFC	[9:0]	键盘接口去抖滤波时钟划分寄存器 用于科研设置 10 位加计数相应的值。 寄存器值表示 FC_EC 位高电平的时间。 $FCLK \text{ 频率} = FLT\_CLK \text{ 频率} / ((KEYIFFFC[9:0] + 1) * 2)$ (FLT_CLK 是 OSC_IN(10~12MHZ))



# 41 IIS 多音频接口

## 41.1 概述

IIS(Inter-IC Sound)是一个流行的数字音频接口。总线只控制音频数据，其他信号如子编码和控制信号都分开转换。可以在两个 IIS 总线中传输数据。为了使要求的管脚数目最少，保持接线简单，用三线串连总线组成两个时间复用数据通道的线，一个是字选择线一个是时钟线。

IIS 接口从外部立体声音频编解码器上传输或接收声音数据。为了传输和接收数据，包括了两个 16×32 位的 FIFO 数据结构。可以支持 DMA 转换模式的传输或接收样本。

### 1.性能

ISS-BUS 接口包括以下性能：

- (1) DMA 基本操作的音频接口可以达到 5.1ch IIS-bus。
- (2) 每个通道可以转换 8/16/24 位数据
- (3) 支持 8kHz 到 192kHz 的速率。
- (4) 支持 IIS, MSB 校验和 LSB 校验数据格式
- (5) 64 字节 TX FIFO/64 字节 Rx FIFO 端口。

### 2. 信号描述

ISS 外部板由其他 IP 如 PCM, AC97 等等共用。IIS 为了使用这些外部板，必须在 IIS 开始之前设置 GPIO。参考本手册的 GPIO 章节可以得到更多的信息。

名称	类型	源/目的地	描述
XmmcDATA1[4]	输入/输出	Pad	IIS 多音频串行时钟
XmmcDATA1[5]	输出	Pad	IIS 多音频编解码系统时钟
XmmcDATA1[6]	输入/输出	Pad	IIS 多音频通道选择时钟
XmmcDATA [7]	输入	Pad	IIS 多音频串行数据输入
XspiMISO[1]	输出	Pad	IIS 多音频串行数据输出 0

XspiCLK[1]	输出	Pad	IIS 多音频串行数据输出 1
XspiCSn[1]	输出	Pad	IIS 多音频串行数据输出 2

### 3. 模块图

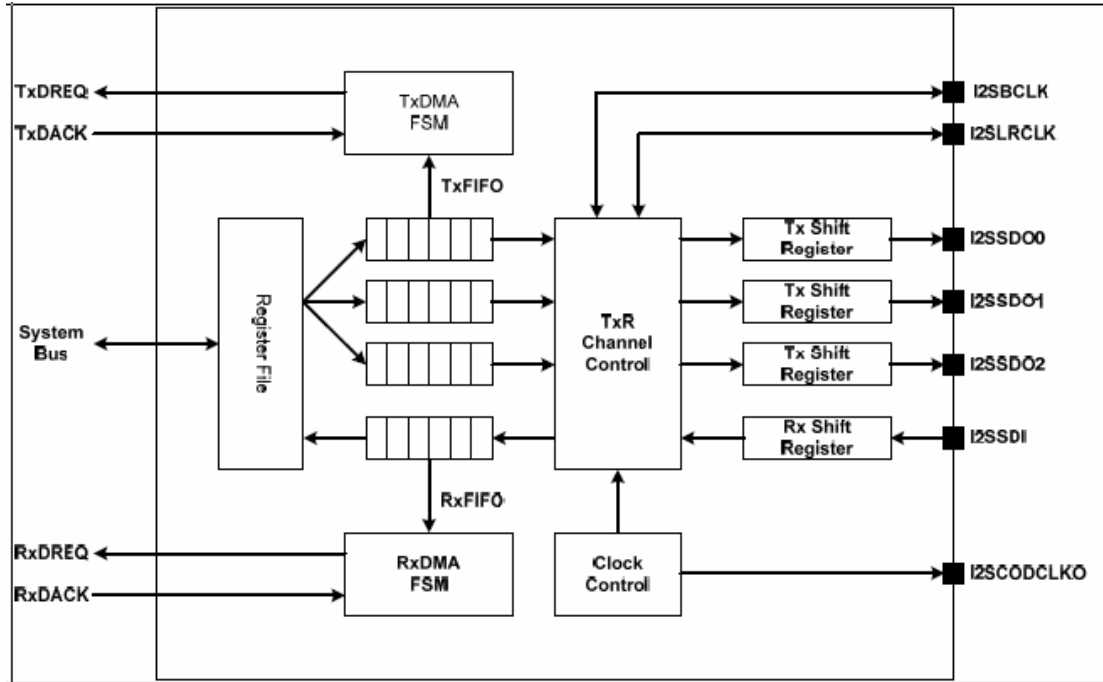


图 41-1 IIS 总线模块图

## 41.2 功能描述

IIS 接口包括寄存器区间、FIFO、移位寄存器、时钟控制、DMA 有限状态机以及如上图所示的通道控制模块。需要注意的是每个 FIFO 宽 32 位，深 16 位，包含了左右通道数据。因此 FIFO 访问和数据转换由左右成对单元处理。

### 1. 主/从模式

可以通过设置 IISMOD 寄存器的 IMS 位选择主模式或从模式。在主模式下，产生 I2SSCLK 和 I2SLRCLK，并且支持外部设备。因此在产生 I2SSCLK 和 I2SLRCLK 时需要 I2SCDCLK。使用 IIS 预先定标器从内部系统时钟内产生不同频率的 I2SCDCLK。在外部主模式下，I2SCDCLK 可以从 IIS 外部反馈回来。从模式下的管脚（GPIO）支持 I2SSCLK 和 I2SLRCLK。