

			0: 未被激活 1: 被激活
I2SACTIVE	[0]	读/写	IIS 接口激活 (开始操作) 0: 未被激活 1: 被激活

41.7.2. IISMOD

寄存器	地址	读/写	描述	复位值
IISMOD	0x7F00D004	读/写	IIS 接口模式寄存器	0x0000_0000

IISMOD	位	读/写	描述
Reserved	[31:22]	读/写	保留。运行到 0。
CDD2	[21:20]	读/写	通道 2 数据丢弃。丢弃是指零填充。只支持 8/16 位模式。 00: 没有丢弃 01: I2STXD[15:0] 丢弃 10: I2STXD[31:16] 丢弃 11: 保留
CDD1	[19:18]	读/写	通道 1 数据丢弃。丢弃是指零填充。只支持 8/16 位模式。 00: 没有丢弃 01: I2STXD[15:0] 丢弃 10: I2STXD[31:16] 丢弃 11: 保留
DCE	[17:16]	读/写	数据通道使能 [17]:SD2 通道使能 [16]:SD1 通道使能
Reserved	[15]	读/写	保留。运行到 0。
BLC	[14:13]	读/写	位长度控制位, 决定每个音频通道传输 8 位或 16 位。 00: 每个通道传输 16 位

			<p>01: 每个通道传输 8 位</p> <p>10: 每个通道传输 24 位</p> <p>11: 保留</p>
CDCLKCON	[12]	读/写	<p>确定编解码器时钟源</p> <p>0: 用内部编解码器时钟源</p> <p>1: 从外部编解码器芯片内得到编解码器时钟源。</p>
IMS	[11:10]	读/写	<p>IIS 主模式或从模式选择</p> <p>00: 主模式 (用 PCLK)</p> <p>01: 主模式 (用 CLKAUDIO[X])</p> <p>10: 从模式 (划分模式, 用 PCLK)</p> <p>11: 从模式 (旁路模式, 用 I2SCLK)</p>
TXR	[9:8]	读/写	<p>传输或接收模式选择</p> <p>00: 传输模式</p> <p>01: 接收模式</p> <p>10: 传输和接收交替模式</p> <p>11: 保留</p>
LRP	[7]	读/写	<p>左/右通道时钟极性选择</p> <p>0: 左通道为低电平, 右通道位高电平</p> <p>1: 左通道为高电平, 右通道为低电平</p>
SDF	[6:5]	读/写	<p>串行数据格式</p> <p>00: IIS 格式</p> <p>01: MSB 校验 (左校验) 格式</p> <p>10: LSB 校验 (右校验) 格式</p> <p>11: 保留</p>
RFS	[4:3]	读/写	<p>IIS 基础音时钟频率选择</p> <p>00: 256fs, fs 是采样频率</p> <p>01: 512fs</p> <p>10: 384fs</p> <p>11: 768fs</p>

FFS	[2:1]	读/写	位时钟频率选择 00: 32fs, fs 是采样频率 01: 48fs 10: 16fs 11: 24fs
Reserved	[0]	读/写	保留。运行到 0.

41.7.3. IISFIC

寄存器	地址	读/写	描述	复位值
IISFIC	0x7F00D008	读/写	IIS 接口 FIFO 控制寄存器	0x0000_0000

IISFIC	位	读/写	描述
Reserved	[31:29]	读/写	保留。运行到 0.
FTX2CNT	[28:24]	读	TX FIFO2 数据计数。FIFO 的深度为 16, 所以值的变化范围是 0 到 15. N: FIFO 的数据计数 N
Reserved	[23:21]	读/写	保留。运行到 0.
FTX1CNT	[28:24]	读	TX FIFO1 数据计数。FIFO 的深度为 16, 所以值的变化范围是 0 到 15. N: FIFO 的数据计数 N
TFLUSH	[15]	读/写	TX FIFO 刷新命令 0: 不刷新 1: 刷新
Reserved	[14:13]	读/写	保留。运行到 0.
FTX0CNT	[12:8]	读	TX FIFO0 数据计数。FIFO 的深度为 16, 所以值的变化范围是 0 到 15. N: FIFO 的数据计数 N
RFLUSH	[7]	读/写	RX FIFO 刷新命令 0: 不刷新 1: 刷新

Reserved	[6:5]	读/写	保留。运行到 0.
FTXCNT	[4:0]	读	RX FIFO 数据计数。FIFO 的深度为 16，所以值的变化范围是 0 到 15。 N: FIFO 的数据计数 N

41.7.4. IISPSR

寄存器	地址	读/写	描述	复位值
IISPSR	0x7F00D00C	读/写	IIS 接口时钟划分控制寄存器	0x0000_0000

IISPSR	位	读/写	描述
Reserved	[31:16]	读/写	保留。运行到 0.
PSRAEN	[15]	读/写	预先扫描激活 0: 未激活 1: 激活
Reserved	[14]	读/写	保留。SBZ
PAVALA	[13:8]	读/写	预先扫描划分值 N: 划分因子为 N+1
Reserved	[7:0]	读/写	保留。运行到 0.

41.7.5. IISTXD

寄存器	地址	读/写	描述	复位值
IISTXD	0x7F00D010	读/写	IIS 接口传输数据寄存器	0x0000_0000

IISTXD	位	读/写	描述
IISTXD	[31:0]	写	TX FIFO 写数据。注意：左/右通道数据分配为下面位区域： 当 16 位 BLC 时，R[31:16], L[15:0] 当 8 位 BLC 时，R[23:16], L[7:0]

41.7.6.IISRXD

寄存器	地址	读/写	描述	复位值
IISRXD	0x7F002014 0x7F003014	读/写	IIS 接口接收数据寄存器	0x0000_0000

IISRXD	位	读/写	描述
IISRXD	[31:0]	读	RX FIFO 读数据。注意：左/右通道数据分配为下面位区域： 当 16 位 BLC 时，R[31:16], L[15:0] 当 8 位 BLC 时，R[23:16], L[7:0]

42 3D 图形

42.1 概述

3D 图形是一个 3D 的图形的硬件加速器，可以加速 OpenGL ES 1.1&2.0 的描绘过程。3D 引擎主要定位于移动手机上，它的关键性能在下面有讲述。3D 引擎包括两个可编程着色器，一个是顶点着色器，另一个是像素着色器。在单描绘通道上最多可以支持 8 种属性。另外，因为 3D 引擎是采用 32 位浮点管道设计的，可以获得高质量的图形。等级纹理捕捉和纹理压缩用于低存储带宽环境。3D 引擎的主机接口使用一个 AHB 通道，帧缓冲区使用两个 AXI 通道。

1.性能

- (1) 支持可编程着色器模型 3.0
- (2) 支持 128 位的浮点顶点着色器和几何纹理缓存。
- (3) 最大 4K×4K 帧缓冲区
- (4) 32 位深度缓冲区
- (5) 纹理格式：1/2/4/8/16/32 bpp RGB， YUV 422, S3TC 压缩
- (6) 最多可支持 8 个表面层
- (7) API 支持：OpenGL ES 1.1&2.0 , D3D 移动
- (8) 智能主机接口，15 个输入数据类型，顶点缓冲区，顶点缓存
- (9) 8 个阶段，5 个线程着色器架构
- (10) 原始部件&有线硬件三角形设置引擎

模块图

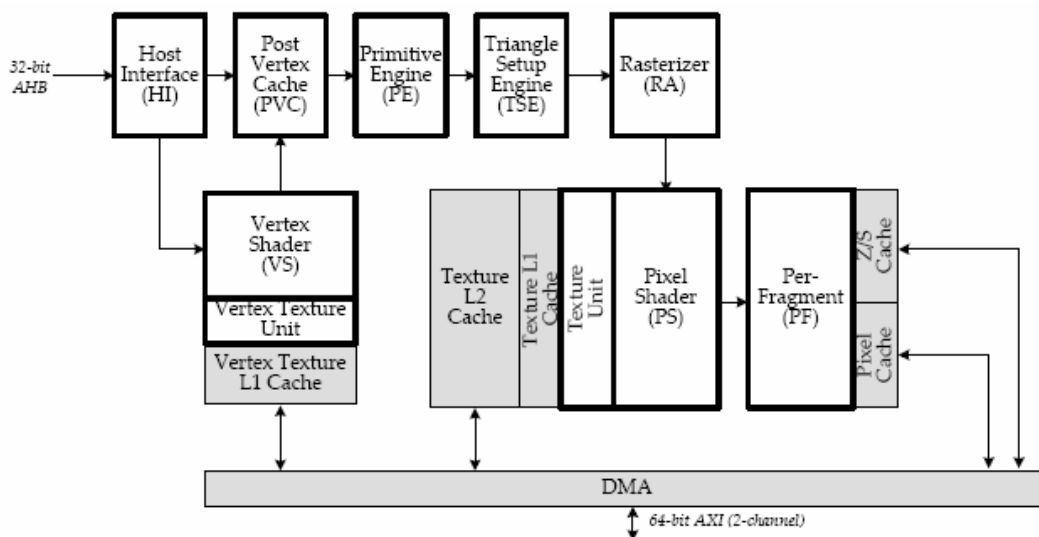


图 42-1 模块图

42.2. 全局寄存器

全局寄存器是 3D 图形中整体状态的设置。

42.2.1. FGGB_PIPESTATE SFRS 的角色

FGGB_PIPESTATE 中的每个位表示模块是否运行几何数据。如果位值是 1，表示几何数据在相应的模块运行。位值是 0 值表示相应的模块等待几何数据。FGGB_PIPESTATE 用于确定每个模块状态更新的时间。例如，在 CPU 发送几何数据后，CPU 希望设置预片元单元的下一个状态。如果当先前几何数据在顶点着色器内，CPU 更新预片元新的状态，预片元单元新的状态将会影响剩下的数据，将会产生错误的结果。这种情况下，CPU 检测 FGGB_PIPESTATE，确定处理几何数据的地点。在预片元单元之后，CPU 等待被转换的几何数据。只有当所有的时钟在预片元单元之前空闲时，预片元单元的状态可以被更新。

所有的几何数据都可以被处理和发送到帧缓冲区。此刻，CPU 可以安全的更新预片元单元的状态。如果 CPU 知道更新状态的正确时间，可以增加运行。这是 FGGB_PIPESTATE 存在的原因。

42.2.2. 用 3D 图形中断的数据转换

数据转换包括 SFR 值的修改和几何数据的转换，中断可以用来改变 SFR 值和发送几何数据。

从 3D 图形管道状态发出的中断可用来知道何时改变 3D 图形的 SFR 值。只有当先前模块为空时，可以改变模块的 SFR 值。否则，3D 图形管道内遗留的几何数据可以被新的 SFR 值影响，并替代为试图应用于几何数据的先前的 SFR 值。CPU 可以重复读取管道状态，被称为投票站，可以知道更新 SFR 的时间。CPU 可以做另一项工作，替代调查管道状态和耗费的周期。这种情况下，CPU 可以设置中断条件。如果满足中断条件并发生中断时，CPU 可以改变 SFR 的值。

中断可以用来转换几何数据。当 3D 图形主机接口的主机 FIFO 内有空余空间时，CPU 转换几何数据。为了知道何时向 3D 图形主机接口的主机 FIFO 转换几何数据，CPU 可以一直检测管道状态。在一束几何数据发送之后，CPU 可以设置下一个几何数据的中断条件，并且运行另一个待定的工作。当发生一个中断时，CPU 可以像 3D 图形转换余下的几何数据。

图 42-2 说明如何转换几何数据。

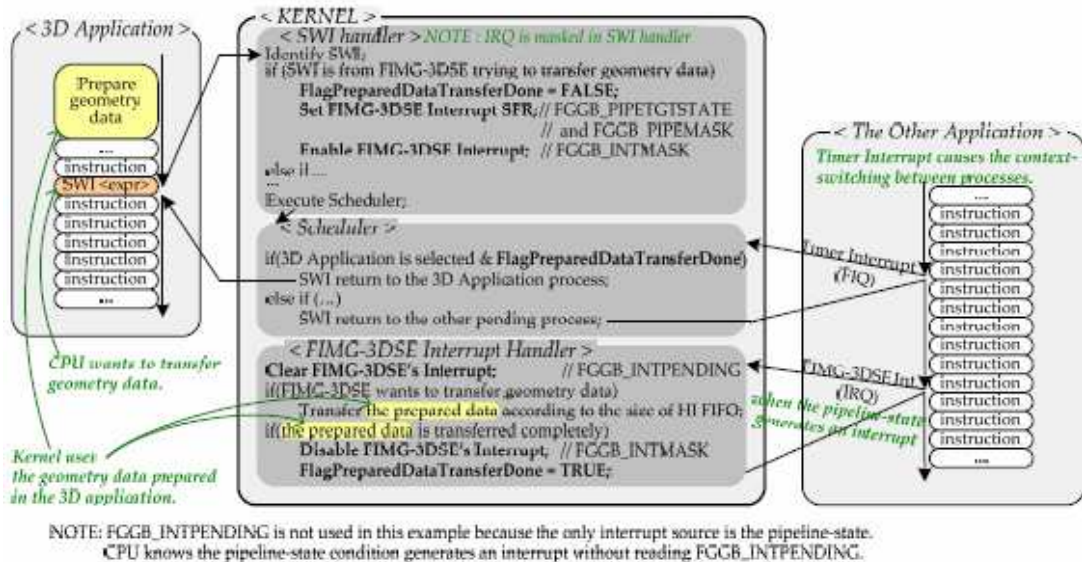


图 42-2 几何数据转换说明图

需要注意的是，当 3D 图形为空时，在 3D 图形中断使能后，管道状态产生一个中断。然而，当 CPU 执行其他用户模式应用程序时，将执行 3D 图形中断处理机。

图 42-3 说明如何改变 SFR 值。当所有的管道状态变为空时可以改变 SFR 值。

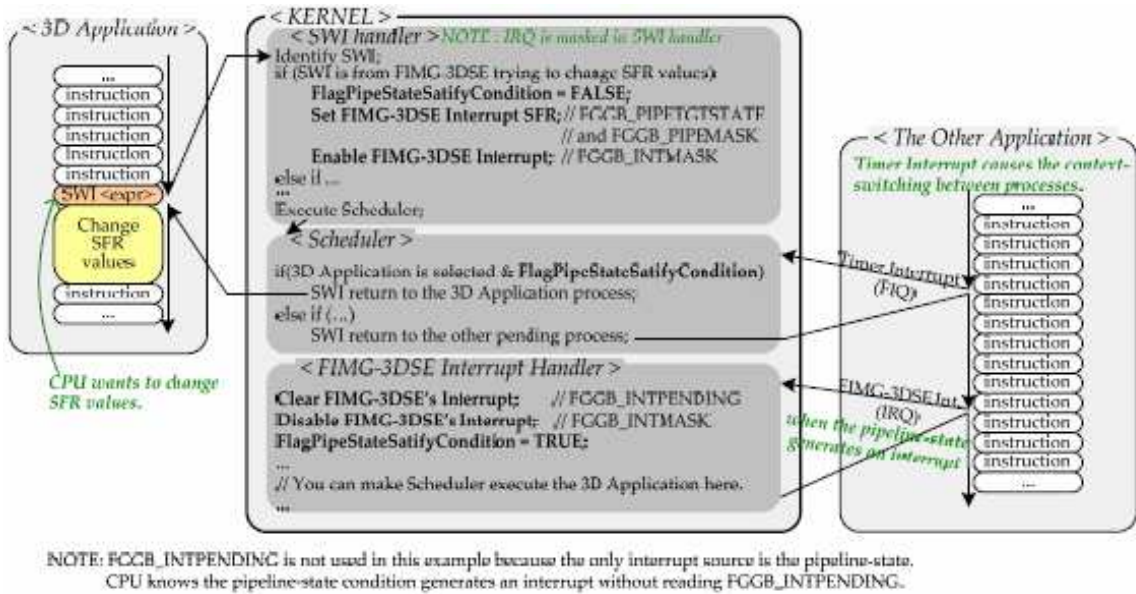


图 42-3 改变 SFR 值

注意上面的图表可以用来转换几何数据。

42.2.3. 全局特殊寄存器

42.2.3. 1. 管道状态寄存器 (FGGB_PIPESTATE)

寄存器	地址	读/写	描述	复位值
FGGB_PIPESTATE	0x72000000	读	管道状态	0x00000000

FGGB_PIPESTATE	位	描述	初始状态
Reserved	[31:19]	保留	0
CCache0	[18]	0b=颜色缓存 0 为空 1b=颜色缓存 0 为非空 (繁忙)	0b
Reserved	[17]	保留	0

PF0	[16]	0b=预片元单元 0 为空 1b=预片元单元 0 为非空（繁忙）	0b
Reserved	[15:13]	保留	0
PS0	[12]	0b=像素着色器单元 0 为空 1b=像素着色器单元 0 为非空（繁忙）	0b
Reserved	[11]	保留	0
PA	[10]	0b=光栅化引擎为空 1b=光栅化引擎为非空（繁忙）	0b
TSE	[9]	0b=三角形设置引擎为空 1b=三角形设置引擎为非空（繁忙）	0b
PE	[8]	0b=图元引擎为空 1b=图元引擎为非空（繁忙）	0b
Reserved	[7:5]	保留	0
VS	[4]	0b=顶点着色器为空 1b=顶点着色器为非空（繁忙）	0b
VC	[3]	0b=顶点缓存为空 1b=顶点缓存为非空（繁忙）	0b
HVF	[2]	0b=主机接口和顶点着色器之间的 FIFO 为空 1b=主机接口和顶点着色器之间的 FIFO 为非空（繁忙）	0b
HI	[1]	0b=主机接口为空 1b=主机接口为非空（繁忙）	0b
HOST-FIFO	[0]	0b=主机接口的主机 FIFO 为空 1b=主机接口的主机 FIFO 为非空 （繁忙）	0b

42.2.3..2 缓存控制寄存器 (FGGB_CACHECTL)

如果设置 VTCCLEAR 为 1，一个周期以后 VTCCLEAR 自动变为 0。TCCLEAR 可以使纹理缓存 0 和纹理缓存 1 之间的连接无效。可以设置 TCCLEAR 为 01，10 或 11。一个周期以后，TCCLEAR 变为 00。FGGB_CACHECTL 内的 CCFLUSH 和 ZCFLUSH 领域可以将缓存数据冲入原始和 Z 缓冲区。如果设置 CCFLUSH 为 11，当冲入操作完成以后，CCFULSH 自动变为 00。ZCFLUSH 的操作与 CCFULSH 的操作相同。

寄存器	地址	读/写	描述	复位值
FGGB_CACHECTL	0x72000004	读/写	缓存控制寄存器	0x00000000

FGGB_CACHECTL	位	描述	初始状态
Reserved	[31:13]	保留	0
VTCCLEAR	[12]	顶点纹理缓存清除(一个周期以后自动设置为 0b) 0: 默认状态; 顶点纹理缓存无效 操作不改变 1: 顶点纹理缓存开始无效	0b
Reserved	[11:10]	保留	0
TCCLEAR	[9:8]	纹理缓存清除(一个周期以后自动设置为 0b) 00: 默认状态; 纹理缓存不改变 11: 纹理缓存开始无效	00b
Reserved	[7:6]	保留	0
CCFLUSH	[5:4]	颜色缓存刷新(刷新之后, 自动设置为 00b) 00: 颜色缓存刷新结束 11: 颜色缓存刷新开始	00b
Reserved	[3:2]	保留	0

ZCFLUSH	[1:0]	Z 缓存刷新（刷新之后，自动设置为 00b） 00b=Z 缓存 0 刷新结束 11b=Z 缓存 0 刷新开始	00b
---------	-------	--	-----

42.2.3 .3 软件复位寄存器（FGGB_RST）

可以用 FGGB_RST 寄存器复位 3D 图形的核心。然而，通过 FGGB_RST 不影响 SFR 值。FGGB_RST 的复位位不会自动覆盖为 0.可以设置 3D 图形操作的 FGGB_RST 为 0.

寄存器	地址	读/写	描述	复位值
FGGB_RST	0x72000008	写	软件复位控制	0xbad1ff00

FGGB_RST	位	描述	初始状态
Reserved	[31:8]	保留	0
Reset	[0]	3D 图形核心的复位信号（内部逻辑存储器） 1=复位 0=工作	0b

42.2.3.4 版本信息寄存器（FGGB_VERSION）

通过读 FGGB_INFO 寄存器，可以识别系统内在执行那个 3D 图形。

寄存器	地址	读/写	描述	复位值
FGGB_VERSION	0x72000010	读	版本信息	0x01050000

FGGB_VERSION	位	描述	初始状态
Major	[31:24]	主要版本	0x01
Reset	[23:0]	次要版本 1=复位 0=工作	0x050000