

doi: 10.3969/j.issn.1006-1576.2010.04.005

介绍 **dsp** 知识, 为大家提供最新的 **dsp** 资讯, 更多内容可以去南京研旭电气科技有限公司的官网 www.njyxdq.com www.f28335.com 或者官方论坛, 嵌嵌 **dsp** 论坛 www.armdsp.net 进行交流学习

欢迎大家收听嵌嵌 **dsp** 论坛的官方微博 <http://t.qq.com/qianqiandsp>

FPGA+DSP 在空中背景下运动目标实时跟踪系统中的应用

李健, 王伟, 张云龙

(中国兵器工业第五八研究所 军品部, 四川 绵阳 621000)

摘要: 针对电视跟踪系统对飞行目标的检测与跟踪受到速度瓶颈的限制, 设计出在 TMS320C6416 DSP 的配合下, 以 Altera 公司的 EP2C70F672C6 FPGA 为核心处理器的实时电视跟踪系统。该系统利用 FPGA 强大的并行流水处理能力, 实现视频图像的采集、预处理、运动目标检测、波门叠加功能, 并利用具有快速运算能力的 DSP 实现模板匹配算法, 以确认跟踪目标。结果表明, 该系统能实时高效地完成目标检测与跟踪任务。

关键词: DSP; FPGA; 目标检测; 目标跟踪

中图分类号: TP274+.2 文献标识码: A

Application of FPGA+DSP in Real-Time Moving Target Tracking System with Air-Background

LI Jian, WANG Wei, ZHANG Yun-long

(Dept. of Armament Products, No. 58 Research Institute of China Ordnance Industries, Mianyang 621000, China)

Abstract: Aiming at the speed limit of detection and tracking of the flying target in TV tracking system, a real-time TV tracking system, based on the core-processor of Altera Company's EP2C70F672C6 FPGA and cooperated with TMS320C6416 DSP is designed. In this system, FPGA is used to realize video image collection, preprocessing, moving target detection and wave-gate overlap for its powerful parallel-pipeline processing. DSP is used to implement template-matching to ensure the tracking target. The result shows that the system can automatically execute the detection and tracking for moving target timely.

Keywords: FPGA; DSP; Target detection; Target tracking

0 引言

由于电视跟踪系统具有高精度、隐蔽性、直观性、抗电子干扰^[1]等优点, 使其在军事上得到广泛应用。在对空中飞行目标如飞机和导弹的捕获、跟踪、打击过程中, 离不开具备高精度、高速度的图像处理技术的探测跟踪设备。但由于视频图像数据量大、图像处理算法复杂、计算量大, 使得电视跟踪系统的应用受到速度瓶颈的限制。高速处理器的迅猛发展为实时图像处理提供了手段, 故利用数字信号处理器 (DSP) 的高速处理能力, 再加上现场可编程门阵列 (FPGA) 的灵活编程设计与并行流水处理功能, 以实时地实现运动目标的检测与跟踪。

1 系统硬件平台

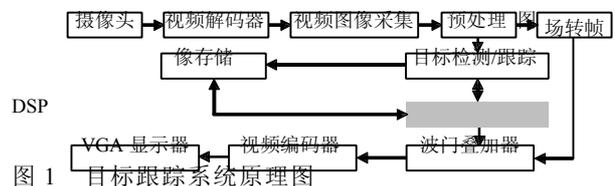
系统采用 Altera 公司的 Cyclone II DSP 开发套件进行设计。其中, FPGA 开发板以 Cyclone II EP2C70F672C6 FPGA 作为核心处理芯片, 主频为 100 MHz; 采用 VGA 输出模式; 外接 TVP5146 视频输入子卡, 可自动识别前端摄像头的制式并完成视频数据的 A/D 转换工作。DSP 开发板以 TMS320C6416 作为核心处理器, 主频高达 1 GHz,

过 EMIF 接口进行数据传递。

2 系统方案设计

2.1 系统工作原理

系统原理图如图 1。



2.2 视频图像采集

具有高速的数据处理能力。FPGA 板和 DSP 之间通

如图 1, 通过 CCD 摄像头采集到的模拟视频图像经过视频解码器后转换成 10bit YCbCr422^[2]格式的数字视频流数据, FPGA 根据视频解码器输出的行、场同步信号正确地提取视频流中的灰度分量 Y。由于 10bit YCbCr422 格式的数字视频流是按照 Cb Y Cr Y Cb Y Cr

Y……方式输出的, 故在提取灰度分量 Y 时需要将像素时钟进行二分频。

2.3 图像预处理

系统获取的图像在形成、传输、接收和处理过程中, 不可避免地存在诸多干扰, 各种噪声随之而

收稿日期: 2009-10-29; 修回日期: 2010-01-11

作者简介: 李健 (1984-), 男, 四川人, 在读研究生, 从事数字信号处理研究。

来, 导致图像质量下降, 为抑制噪声, 改善图像质量, 必须对图像进行预处理以降低图像数据中的噪声, 本系统中, 采用 3×3 滑动窗口对接收到的整场图像进行中值均值滤波后再输出。

2.4 运动目标检测

在上电初始化阶段和目标丢失时, FPGA 对整场图像数据进行处理, 检测目标位置, 由于所处理的数据量大, 且在简单背景情况下运动目标检测算法也较简单, 可直接在 FPGA 上实现且不需要消耗太多的资源。目标位置检测采用对比度跟踪算法, 由于空中目标较小, 通常为几个到几十个像素大小, 且颜色较为单一, 因此适合选择亮(暗)点跟踪。虽然对接收到的图像数据进行了中值滤波降低了噪声, 但不能保证噪声被全部消除, 故只是搜索单个最大(小)灰度像素所在位置并不能准确地确定目标位置, 在本系统中, 采用寻找 4×4 最大(小)均值所在的位置来判断目标的可能位置。再者, 如果空中出现其它灰度值与被跟踪目标灰度值接近的物体, 就会扰乱目标的检测, 此时就需要根据目标的

特征信息进行目标确认以判断检测到的目标是否为需要跟踪的目标, 目标确认及跟踪由 DSP 来实现。

目标检测/跟踪模块执行如下功能: 4×4 像素数据均值滤波, 求均值滤波的最大值或最小值, 根据滤波结果确定运动目标位置。

采用模块化的设计求取 16 个 8 位无符号数的均值, 调用 2 个 8 位无符号数均值器(如图 2), 为提高级联模块均值计算准确度, 此均值器增加了输入数据进位和均值输出进位信号, 以避免在下级计算均值时, 由于同级的 2 个均值器间数据都为奇数而导致最低位被舍去。每级求均值需要 1 个时钟周期, 采用 FPGA 的流水并行处理特性, 故只需 4 个时钟周期(如图 3)可完成 16 个 8 位无符号数的均值计算, 比软件求均值的实现方式节省 11 个时钟周期。

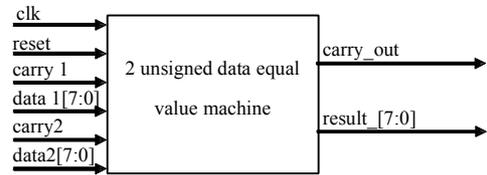


图 2 2 个无符号数均值器接口图

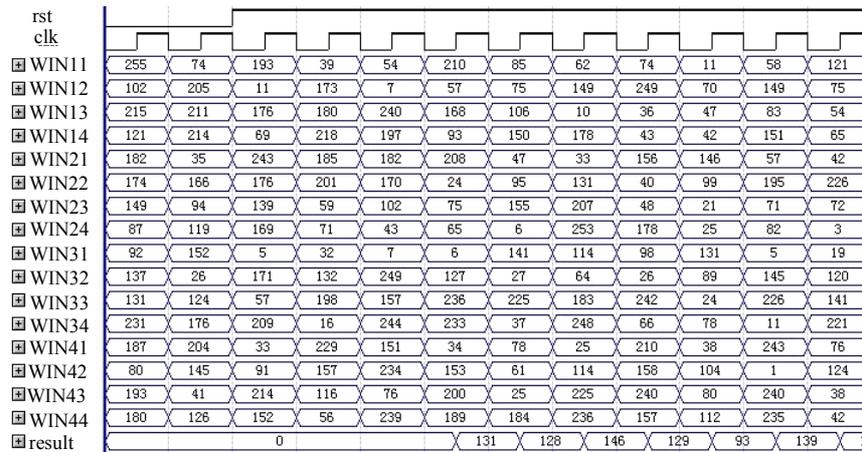


图 3 16 个无符号数均值计算仿真时序图

2.5 目标确认

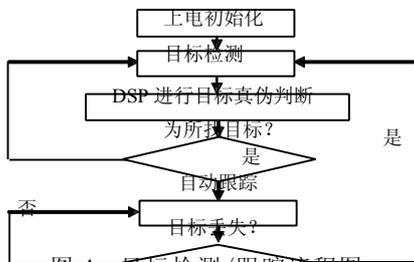


图 4 目标检测/跟踪流程图

在检测到目标的可能位置后, FPGA 将运动目标的位置信息发送给 DSP 和图像存储模块。图像存储模块根据目标的位置数据, 计算出运动目标区域

范围, 由于是高空目标, 一般较小, 故通过 FPGA 的片上 M4K 资源设计较小的异步双口 RAM 即可完成将目标区域图像数据的存储。同时 DSP 根据接收到的目标的位置信息和运动目标区域范围信息来接收双口 RAM 中的图像并进行模板匹配处理以确认是否为需要跟踪目标, 如果不是, 则发命令给 FPGA 继续搜索, 否则, DSP 发命令给 FPGA 要求其切换到目标跟踪功能, 系统工作流程如图 4。DSP 完成目标的位置和大小计算, 将计算结果传送给目标检测/跟踪模块和波门叠加器, 波门叠加器根据接收到的目标位置和大小信息, 产生随目标位置变化的矩形窗口, 此矩形窗可实时地跟踪目标运动情况。

2.6 VGA 显示

摄像头输入的模拟视频信号是按照黑白视频信号的规定采集视频信息，因此，转换后的数字视频流也是按奇偶场输出数字视频流，其中奇偶场各 312.5 行。场频 50 Hz，行频 15.625 kHz^[2]，显然行频超出了 VGA 的行频显示范围。因此，需要将接收到的奇偶场视频信号转化为帧视频流信号，同时，也要根据视频解码器输出的行、场同步信号转换为符合 VGA 显示标准的行、场同步信号，才能通过

VGA 显示器正常显示视频图像。

由于中值滤波后的视频流分两路输出，一路用于目标检索，另一路用于 VGA 显示。两路之间数据没有冲突，不会对图像处理本身产生任何影响。因此，为了满足 VGA 显示系统的实时性要求，在系统原理图中增加了场转帧功能模块，此模块并未利用先将奇偶场数据存储，然后在合并转换为一帧视频数据输出，而是将奇偶场数据分别输出，每行数据输出 2 次，这样并不会影响观察效果。输入和输出的 VGA 时序仿真效果如图 5。

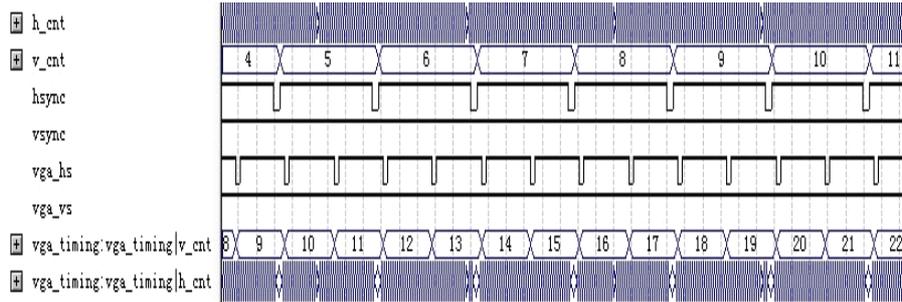


图 5 VGA 同步信号实现仿真图

3 结束语

系统采用按场处理、按帧显示的思想，既降低了处理的数据量和对存储空间的需求，又最大限度地满足了系统的实时性。FPGA 执行视频图像采集、预处理、目标检测、只针对目标区域的图像数据进行存储、波门叠加，降低 DSP 的处理负荷。实验表明，该系统能实时高效地完成目标检测与跟踪任务。

参考文献:

[1] 李尊民. 电视图像自动跟踪的基本原理[M]. 北京: 国防工业出版社, 1998.
 [2] Texas Instruments. TVP5146 Data Manual[Z]. Literature Number: SPRU357C, 2007.
 [3] 姚智刚, 付强. 基于 DSP 和 FPGA 的电视跟踪系统设计[J]. 电子工程师, 2006, 32(12): 40-42.
 [4] 夏宇闻, 甘伟. Verilog HDL 入门[M]. 北京: 北京航空航天大学出版社, 2008.
 [5] Rafael C. Gonzalez, Richard E. Woods. Digital Image Processing Second Edition[M]. 北京: 电子工业出版社, 2005.

(上接第 13 页)

则成爆弹量计算如下:

1) 计算所需命中弹数。根据式 (1), 用试凑法通过编程, 可得所需命中弹数 $m_{nd} = 4$ 。

2) 计算单发导弹命中概率。根据式 (3), 可计算出圆形面目标的命中概率 $p_h(R) = 0.6247$ 。

3) 计算修正系数 l 。根据式 (5), 大致估算 $W_1 = 6.4031$, 为导弹打击足够有效使 $W_1 = 7$ 。再根据式 (6) 可得 $p_{\geq m} = 0.7564$ 。则修正系数的大致范围为 $[1.59, 1.98]$, 取 $l = 1.7$ 。

4) 最后根据式 (7), 计算成爆弹量 $W = 1.8852$ 。也就是说大约需要成爆 11 枚某型号导弹, 才能达到具体的毁伤要求。

5 结束语

考虑到现代战争作战节奏加快, 模型的建立除

了要保证准确性外, 还必须具有实用性, 其运算的复杂度不能过高。以概率论的相关知识为基础, 根据目标毁伤特性、形状特性以及弹头威力, 研究了导弹的毁伤概率, 建立了单目标命中弹数计算模型和单发导弹命中概率模型, 提出和分析了单目标成爆弹量的计算方法, 有效降低了计算的复杂度。

参考文献:

[1] 陆军装备部. 终点弹道学原理[M]. 王维和, 李惠昌 译. 北京: 国防工业出版社, 1988.
 [2] 张最良. 军事运筹学[M]. 北京: 军事科学出版社, 2000.
 [3] 米特洛波夫斯基 AK. 正态分布[M]. 施步嘉, 译. 北京: 科学出版社, 1959.
 [4] H.H.Germond. THE CIRCULAR COVERAGE FUNCTION [R]. PROJCT RAND RM-330, 1950.
 [5] 盛聚. 概率论与数理统计第 2 版[M]. 北京: 高等教育出版社, 1993.

欢迎大家收听嵌嵌dsp论坛的官方微博
<http://t.qq.com/qianqiandsp>