

## 2013 Cadence PCB 16.6 专题培训

主办：Cadence 代理-科通集团

### Cadence - Helping You with Efficient Design

2010年，科通成为Cadence公司在中国规模最大的增值代理商，科通也是Cadence公司唯一代理区域覆盖全国，唯一代理产品范围覆盖Cadence PCB全线（Allegro和OrCAD）的增值服务商。

随着业界领先的信号完整性和电源完整性仿真软件供应商Sigrity成为Cadence的一员，全新的Cadence芯片封装/PCB板协同设计及仿真解决方案，让你能够迅速优化芯片和封装之间的网络连接，以及封装与PCB之间的网络连接。同时通过网表管理、自动优化路径以及信号和电源完整性分析，可以对产品的成本与性能进行优化。

Cadence本着“客户第一”的开发理念，与客户紧密合作，不断开发升级Allegro&OrCAD企业级设计平台，从而满足客户越来越复杂的电路设计需要。Cadence 16.6发布以后，在产品功能上都有了很大的改变为了让大家更好的了解并学习Cadence软件，科通将安排资深工程师，提供系列在线培训课程（均为免费）。欢迎大家注册并参加。

#### 内容包括：

Capture CIS、Pspice、FPGA System Planner 以及 Allegro PCB SI 培训。

以下是初步定下的培训时间，时间上如与培训老师的安排有冲突我们会提前邮件通知，所以请务必填写正确的邮箱地址。

#### 二月份培训安排

**第一期：2013年02月05日 14:00-16:00**

capture 新功能浏览  
Pspice 16.6 新功能介绍

**第二期：2013年02月19日 14:00-16:00**

capture CIS 16.6 功能浏览  
Pspice A/D 基本分析方法介绍

**第三期：2013年02月26日 14:00-16:00**

allegro 16.6 增强功能介绍  
IBIS 模型的获取与处理

### 三月份培训安排

**第一期: 2013年03月05日 14:00-16:00**

FSP16.6 介绍及演示  
PSpice A/D 进阶分析方法介绍

**第二期: 2013年03月12日 14:00-16:00**

FSP 库管理设置  
PSpice A/D 分析的使用技巧

**第三期: 2013年03月19日 14:00-16:00**

allegro 16.6 团队设计与生产制造  
Cadence SI 仿真流程简介 (I)

**第四期: 2013年03月26日 14:00-16:00**

Allegro 16.6 自动等长功能  
Cadence SI 仿真流程简介 (II)

### 四月份培训安排

**第一期: 2013年04月02日 14:00-16:00**

FSP 实例演示  
PSpice AA 高级分析工具的使用

**第二期: 2013年04月09日 14:00-16:00**

PCB 过孔对信号传输的影响以及 VIA 模型提取 (I)  
PSpice 模型的创建

**第三期: 2013年04月16日 14:00-16:00**

PCB 过孔对信号传输的影响以及 VIA 模型提取 (II)  
GRE 功能简介与尺寸标注

**第四期: 2013年04月23日 14:00-16:00**

Allegro 实用功能  
Cadence 应用常见问题答疑

### 参加对象:

原理图工程师  
PCB 工程师  
信号完整性工程师  
FPGA 工程师

### 报名方式:

1. 点击 [网上注册](#) 页面地址, 进行登记注册。

### 联系方式:

陈敏敏  
电话: 021-51696680-8057  
Email: peterchen@comtech.com.cn