

9.2 MOSFET 管的基本工作原理

MOSFET 管^[1,2]是三端电压控制型开关器件(双极型晶体管是三端电流控制型开关器件),在开关电源电路中, MOSFET 管的使用与双极型晶体管类似。当栅极有驱动电压时 MOSFET 管完全导通,驱动电压需要满足尽可能减小导通压降的要求。栅极无驱动电压时 MOSFET 管关断,此时 MOSFET 管承受输入电压或其值的几倍。

MOSFET 管的符号如图 9.1 (a) 所示,图 9.1 (b) 是其简化符号。

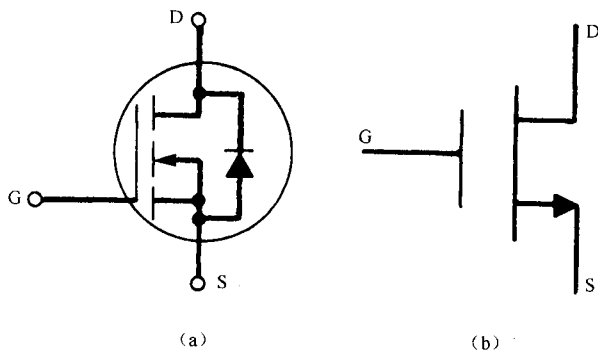


图 9.1 (a) N 型 MOSFET 管的符号。二极管是它的结构里固有的,它的正向电流和反向电压额定值即 MOSFET 管的相应值。(b) 简化的 N 型 MOSFET 管的符号

MOSFET 管的三端引脚分别称为漏极、栅极和源极,对应于双极型晶体管的集电极、基极和发射极。同双极型晶体管一样, MOSFET 管对正供电母线或负供电母线都是适用的。

N 沟道型 MOSFET 管(相当于 N 型双极晶体管)适用于正电源供电。负载连接在电源正极和漏极之间。漏极电流由正的栅源电压控制,从正供电母线流入通过负载阻抗到漏极,然后从源极返回到负供电母线,如图 9.2 (a) 所示。

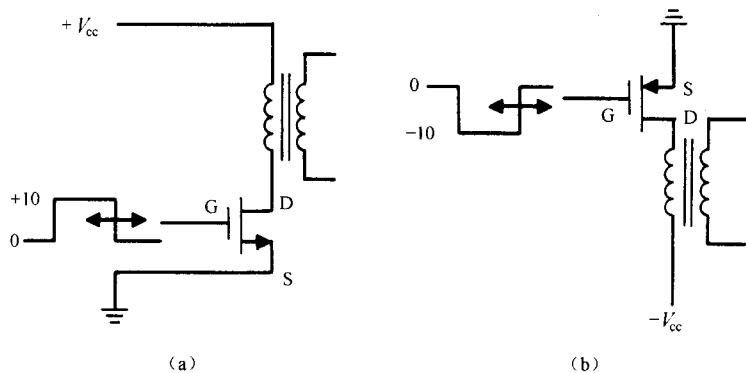


图 9.2 (a) 漏极接负载的 N 型 MOSFET 管。(b) 漏极接负载的 P 型 MOSFET 管

P 沟道型 MOSFET 管(相当于 P 型双极晶体管)适用于负电源供电。负载连接在电源负极和漏极之间。漏极电流由负的栅源极间电压控制,从正供电母线流入源极,从漏极流出,然后通过负载阻抗流到负供电母线,如图 9.2 (a) 所示。

大部分 MOSFET 管都是 N 沟道型的。它还可以进一步分为两种截然不同的类型,即增强型和耗尽型。对于 N 沟道增强型管,当栅源极间电压为零时,漏源极间电流为零。它需要

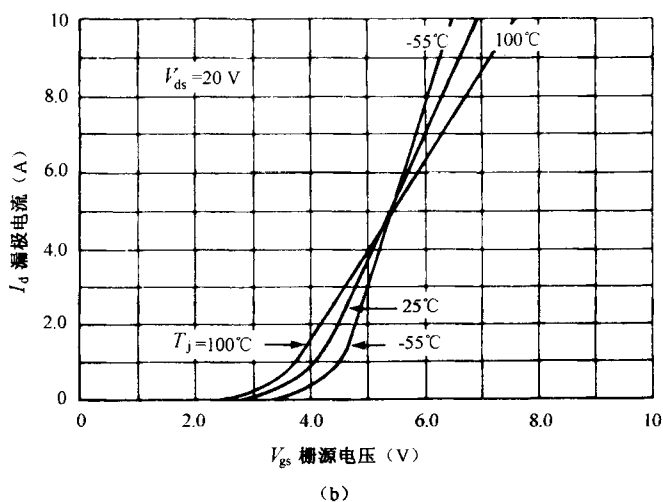
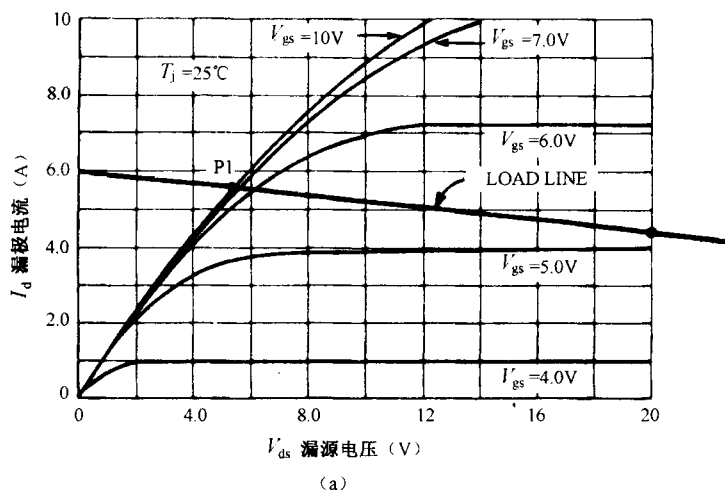
一个正的栅源极间电压来建立漏源极间电流。

对于N沟道耗尽型管,当栅源极间电压为零时,漏源极间电流最大。它需要一个负的栅源极间电压来关断漏源间电流。耗尽型 MOSFET 管不用作功率晶体管,它一般只用作小电流信号 MOSFET 管,并且应用越来越少。

9.2.1 MOSFET 管的输出特性 (I_d-V_{ds})

图 9.3 (a) 所示是 Motorola MTM7N45 (7A、450V) 的输出特性曲线。它与双极型晶体管的 I_c-V_{ce} 曲线一致。注意, MOSFET 管是电压控制型器件,栅源极间正电压控制漏极电流导通。图 9.3 (b) 所示的转移特性清楚的表明了它的压控特性,显示了漏源极间电流随栅源极间电压的变化情况。

从转移特性可以看出 MOSFET 管相对于双极型晶体管的一个非常重要的优点。在图 9.3 (b) 中,漏极电流直到栅源极间电压达到约 2.5V 时才开始导通。这样未达到 2.5V 阈值电压的栅极正电压噪声尖峰不会误导通漏极电流。而对于双极型晶体管,它的基极-发射极输入电压特性类似于二极管,所以只能允许噪声电压尖峰小于 0.6V 甚至更低(当温度超过 25℃)。



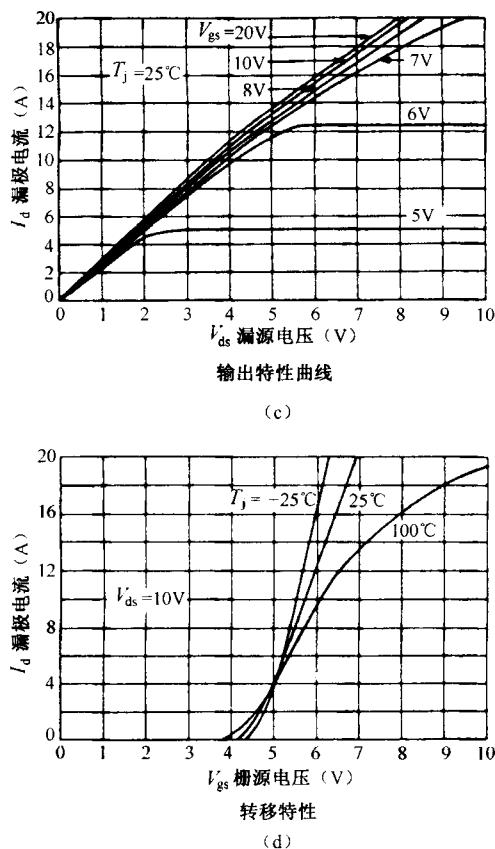


图 9.3 (a) 典型 MOSFET 管 MTMTN45 (7A、450V) 的 I_d - V_{ds} 特性曲线。(b) MTM7N45 型管的 I_d - V_{gs} 曲线 (即转移特性曲线)。(c)、(d) MTM15N40 型管的 I_d - V_d 曲线和转移特性曲线 (Motorola 提供)

在图 9.3 (a) 中, 类似于双极型晶体管, MOSFET 管漏极电流特性也有一个拐点。当 V_{ds} 超过拐点电压值, 漏源极间电压在一个较大范围内变化时, 漏极电流保持不变, 它的值取决于栅源极间电压。拐点前方, 不同栅源极间电压值的 I_d - V_d 曲线斜率都渐近地收敛于一个常数, 这个渐近斜率 (dV/dI) 称为 r_{ds} 。

从图 9.3 (a) 可以看出, 10V 的栅源极间电压足够使漏源极间导通压降下降到以 r_{ds} 为斜率的负载线与 I_d - V_d 曲线的交叉处 (P1 点)。此后, 增加栅源极间电压, 导通压降 V_{ds} 的下降不明显, 除非工作电流接近最大额定电流, 这时 I_d - V_d 曲线会偏离斜率 r_{ds} 而弯曲。

对于双极型晶体管来说, 集电极间的导通电压在集电极电流较大的变化范围内都保持为 0.3~0.5V。而 MOSFET 管的漏极导通压降等于 $I_{ds}r_{ds}$ 。一般来说, 因为 r_{ds} 与最大额定电流 I_{ds} 成反比, 为了得到大约 1V 的 V_{ds} 导通压降, 应选择最大额定电流约为 $3I_d$ 到 $5I_d$ 的 MOSFET 管。

图 9.3 (a) 为 MTM7N45 型管 (7A、450V, $r_{ds}=0.8\Omega$) 的输出特性曲线。栅源极间电压为 10V 且 $I_d=7\text{A}$ 时由图读出 V_{ds} 为 7V。这样, 导通期间将产生过高损耗 (49W), 这是不能接受的。图 9.3 (c) 和图 9.3 (d) 分别是 MTM15N4 型管 (15A、400V, $r_{ds}=0.4\Omega$) 的输出特性曲线和转移特性曲线。当 $V_{gs}=10\text{V}$ 且 $I_d=7\text{A}$ 时, 它的 V_{ds} 仅为 2.5V。

通常保持双极型晶体管导通压降 V_{ce} 为 1V 甚至更小以获得较低功耗。双极型晶体管的总

损耗由重叠损耗和交流开关损耗组成，导通损耗 ($I_c V_{ce}$) 只占总损耗的 $\frac{1}{3} \sim \frac{1}{2}$ 。而 MOSFET 管可以在 V_{ds} 为 2~3V 的条件下工作，且漏极电流关断时间很短，这样下降电流和上升电压重叠造成的损耗可以忽略。所以导通损耗 $I_{ds} V_{ds} (t_{on}/T)$ 占总损耗的大部分。

9.2.2 MOSFET 管的输入阻抗和栅极电流

MOSFET 管的直流输入阻抗特别高。 V_{gs} 为 10V 时，栅极只流过纳安数量级的电流。因此一旦栅极电压建立起来之后，栅极的驱动电流就可以忽略。

然而在栅源极之间有一个不能忽略的电容。为了快速地导通或关断漏极电流，需要较大的电流驱动栅极电压上升或下降。所需的栅极驱动电流的计算在下面介绍。

如图 9.4 所示，栅极电压从 0V 上升到 10V 的过程中，栅极电流 I_g 包括 I_1 和 I_2 两部分，它们分别对应于流过 C1 和 C2 两个电容的电流。C1 是从栅极到源极的电容，用“ C_{iss} ”表示，即输入电容；C2 是从栅极到漏极的电容，用“ C_{rss} ”表示，即反向传输电容。

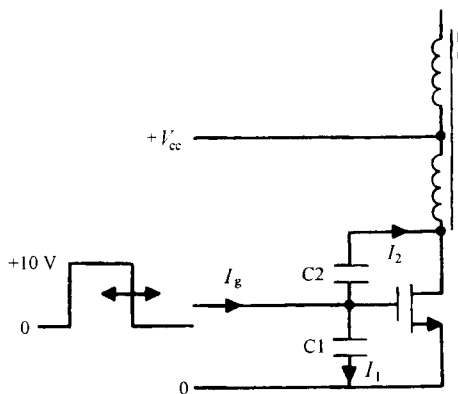


图 9.4 栅极驱动电流 I_1 向 C1 供电，电流 I_2 向 C2 供电。由于米勒效应 (Miller effect)，即使 C1 可能是 C2 的 10 倍， I_2 仍可能大于 I_1

在 t_r 时间内栅极驱动电压达到 10V，所需要的电流平均值 I_1 为

$$I_1 = \frac{C1 dV}{dt} = \frac{C1 \times 10}{t_r} \quad (9.1)$$

然而，栅极驱动电压达到 10V 时，漏极导通，漏源极间电压由供电电压 V_{dc} (图 2.10) 下降到导通压降 V_{ds} 。为了简化，可认为导通压降 V_{ds} 足够小。这样，C2 的上端电压下降了 V_{dc} ，它的下端电压上升 10V。完成这个过程所需的电流是

$$\begin{aligned} I_2 &= C2 \frac{dV}{dt} \\ &= \frac{C2(V_{dc} + 10)}{dt} \end{aligned} \quad (9.2)$$

下面通过一个例子来具体说明这些电流的计算。假设一个离线式正激变换器工作于交流 115V (有 $\pm 10\%$ 的误差)，那么整流后最大直流电压为 $1.1 \times 115 \times 1.41 = 178V$ 。假设 MTM7N45 型管的 C1 为 1800pF，C2 为 150pF，栅极电压上升时间为 50ns，那么由式 (9.1) 可得

$$I_1 = \frac{1800 \times 10^{-12} \times 10}{50 \times 10^{-9}} \\ = 360 \text{ mA}$$

由式 (9.2) 可得

$$I_2 = \frac{(150 \times 10^{-12})(178 + 10)}{50 \times 10^{-9}} \\ = 564 \text{ mA}$$

需要的总驱动电流为 $I_g = I_1 + I_2 = (0.36 + 0.564) = 0.924 \text{ A}$ 。可以看出, 较小的电容 C_2 分担的充电电流超过总电流的 50%。这一现象就是著名的米勒效应, 即计算输入电容时, C_{rss} 需要乘以 MOSFET 管的增益。根据米勒效应通过简单的计算, 也可以得到需要的驱动电流为 0.924A。

一般来说, 耐压等级越高, MOSFET 管的输入电容 C_{iss} 越高, 反向传输电容 C_{rss} 越低。而且, 在较低的母线电压供电的情况下, 由于电容 C_{rss} 上的电压变化幅度小, 电容 C_{rss} 上的米勒效应也相应减小。

对 MTH15N20 管 (15A、200V) 来说, 假设它工作在 48V 的通信工业电源下, 电源电压的最小值是 38V, 最大值是 60V。电容 $C_{iss} = 2000 \text{ pF}$, $C_{rss} = 200 \text{ pF}$ 。那么总输入电容 (假设在供电电压为 60V 时导通) 为

$$C_{in} = C_{iss} + \left(\frac{70}{10}\right)C_{rss} = 2000 + 7 \times 200 = 3400 \text{ pF}$$

若要求输入电容电压在 50ns 内上升到 10V, 则栅极输入电流为 $I_g = C_{in} dv/dt = 3400 \times 10^{-12} (10/50 \times 10^{-9}) = 0.68 \text{ A}$ 。尽管栅极输入电流比较大, 但持续时间只有 50ns (持续时间为栅极的上升时间 t_r), 所以其损耗并不构成任何问题。

9.2.3 MOSFET 管栅极驱动上升时间和下降时间

漏极电流上升和下降太快会在地线和电源线上引起较大的 $L di/dt$ 尖峰电压并在邻近的线路或节点上耦合出大的 $C dv/dt$ 浪涌电流。

由此引出的问题是, 为了尽可能缩短漏极电流的上升时间, 具体需要多大的栅极电压上升速度。图 9.3 (b) 和图 9.3 (d) 的传输特性曲线中给出了答案。

对于 MOSFET 管, 漏极电流从 0 上升到 I_d 的时间对应于栅极电压 V_{gs} 从阈值电压 V_{th} 上升到 V_{gl} 的时间, 如图 9.3 (b) 所示。栅极电压从 0 上升到阈值 (约为 2.5V) 的时间为 MOSFET 管的导通延迟时间。漏极电流导通速度并不能像双极型晶体管那样通过在输入端施加过驱动来加速 (见 8.2 节和图 8.2 (b))。

另外, MOSFET 管没有存储时间, 只有一个关断延迟时间。关断延迟时间是栅极电压从最高电压 (约为 10V) 下降到电压 V_{gl} (图 9.3 (b)) 所需的时间。在这个时间段内, 漏极电流 I_d 保持不变, 当栅极电压下降到 V_{gl} 时, MOSFET 管开始关断。所以漏极电流下降时间是栅极电压从 V_{gl} 下降到阈值 V_{th} 的时间。

下面讨论 MTM7N45 管从关断状态到漏极电流 I_d 上升到 2.5A 的导通过程。在栅极电压从 0V 上升至 2.5V 的 50ns 时间里, 漏极电流 I_d 为 0V, 如图 9.3 (b) 所示。随后在栅极电压上升到 5V 的过程中, 漏极电流 I_d 将逐渐从 0A 上升至 2.5A。

因此, 若栅极电压从 0V 上升至 10V 需要 50ns, 则漏极电流从 0A 上升至 2.5A 的时间约为 $(2.5+10) \times 50 = 12.5 \text{ ns}$, 如图 9.5 所示。这样, 栅极驱动电压为 10V 的 MOSFET 管的导通

时间是漏极电流导通时间的 2~3 倍。这是因为漏极电流的上升时间仅仅是栅极电压上升时间的一小部分。栅极电流只需要为前面计算值的 $\frac{1}{3} \sim \frac{1}{2}$ 就可以了。

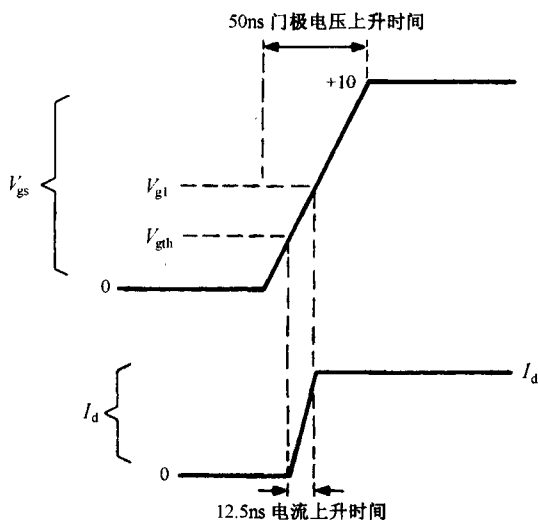


图 9.5 若栅极电压上升时间为 50ns, 则漏极电流上升时间为 12.5ns。栅极电压从 0V 上升到 2.5V 的阈值电压的时间只是一个延迟时间。当栅极电压达到 5~7V 时, 大部分漏极电流已经建立起来了

9.2.4 MOSFET 管栅极驱动电路

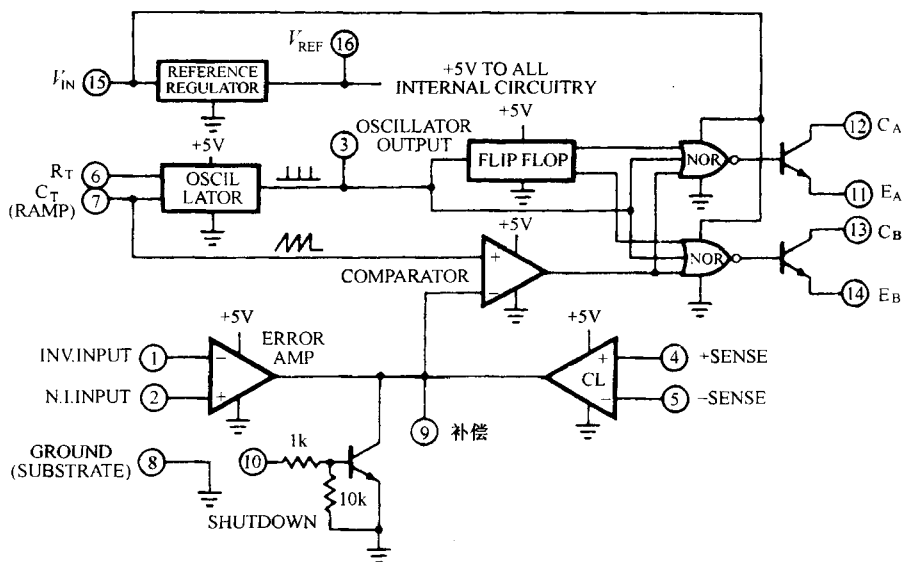
如上所述, 栅极驱动电路必须能输出电流, 即成为“源”。同时, 为了提供栅极反向电压, 驱动电路必须能从栅极抽取电流, 即成为“汇”。

大部分早期的 PWM 芯片 (SG1524 系列) 的驱动电路, 不能同时抽取和输出电流。即不能同时成为漏极导通和关断的“源”和“汇”。图 9.6 (a) 中的电路说明了这一点。

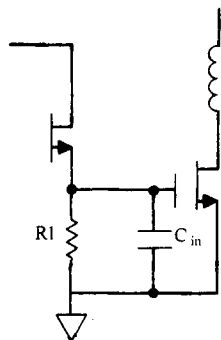
SG1524 型 PWM 芯片输出级由发射极和集电极都悬空的晶体管构成。当输出级的晶体管导通, 它能从集电极抽取或从发射极输出 200mA 的电流。当利用晶体管的发射极驱动 MOSFET 管的栅极时, 发射极电阻能从栅极抽取电流, 降低栅极电压来关断 MOSFET 管。通常当片内输出晶体管导通时, 功率晶体管也要立即导通。图 9.6 (b) 给出了一个 N 型 MOSFET 管的驱动电路, 它的栅极由 SG1524 型 PWM 芯片的发射极驱动。

图 9.6 (b) 中的驱动电路能提供 200mA 的电流给栅极, 快速地导通 MOSFET 管。所以, 如 9.2.2 节所述, 50ns 内需要 0.924A 的电流去驱动 MTM7N45 管栅极电压使之上升到 10V。可以推导, SG1524 型 PWM 芯片输出 200mA 电流时, 栅极电压从 0V 上升到 10V 只需 $(0.924/0.2) \times 50 = 231\text{ns}$ 。又如 9.2.3 节所述, 漏极电流上升时间对应于栅极电压从 2.5V 上升到 5V 所用的上升时间, 漏极电流上升时间就只有 $(2.5+10) \times 231 = 58\text{ns}$ 。初始的 2.5V 栅极电压上升到阈值电压只产生了 58ns 的延迟。这虽然降低了最大开关频率, 但它不会引起任何开关损耗。

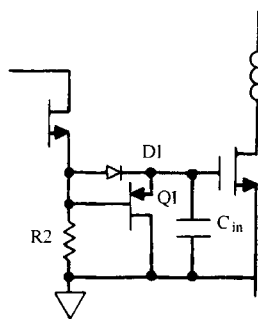
栅极电压从 0V 到 10V 的上升时间 (231ns) 已经足够短了, 但在图 9.6 (b) 所示电路中, 因为没有恒定电流给电容放电, 所以栅极电压下降时间只取决于发射极电阻 R_e 和栅极输入电容。



(a)



(b)



(c)

图 9.6 (a) PWM 芯片 SG1524 和它的输出晶体管 (11 脚、12 脚、13 脚和 14 脚), 输出晶体管能提供或吸收 200mA 的电流; (b) 驱动高输入电容 MOSFET 管的晶体管发射极驱动电路。200mA 的驱动电流可以快速的导通 MOSFET 管。关断时, R_1 为栅极下拉电阻, 它在时间 $3R_1C_{in}$ 内将栅极电压拉低; (c) 用作吸收栅极电流的 PNP 射极跟随器和作为 200mA 驱动“源”的片内输出晶体管。此时电阻 R_2 可以很大

在图 9.6 (b) 中, 当芯片内输出晶体管的基极为低电平时, 输出晶体管发射极的电压由于 MOSFET 管的大输入电容而依然维持为高电平。输出晶体管关断后, 只剩下输出发射极电阻给 MOSFET 管输入电容提供放电回路。对应的电容值 (9.2.2 节) 为输入电容加上米勒电容, 即 $1800 + (180 + 10) \times 150 = 4500\text{pF}$ 。

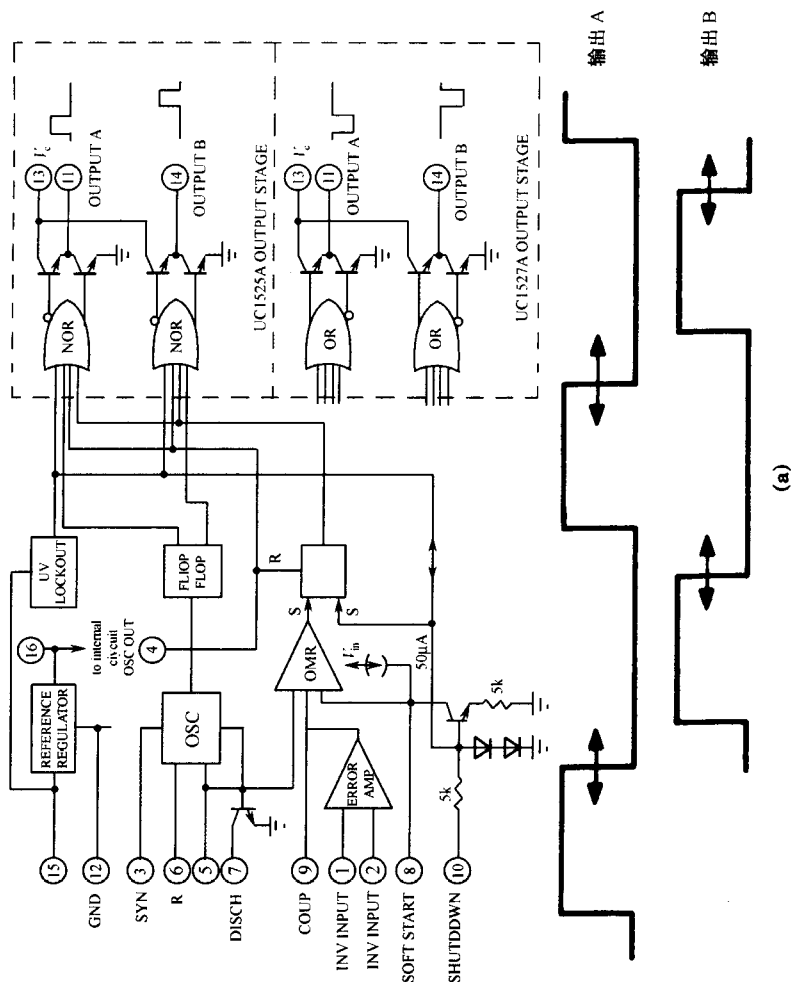
这样, 对于标称值为 200Ω 的发射极电阻, MOSFET 管栅极电压下降时间为 $3R_1C = 3 \times 200 \times 4500 = 2.70\mu\text{s}$ 。如果开关频率达到 100kHz 以上, 则 $2.70\mu\text{s}$ 的栅极电压下降时间显然太长了。这是由于存在 MOSFET 管栅极输入电容的缘故, 因此就需要用独立的晶体管来驱动 MOSFET 管, 它可以输出或吸收 $200 \sim 400\text{mA}$ 的电流。

就 SG1524 型 PWM 芯片来说, 它拥有输出或吸收电流的能力, 但是不能同时应用。大多数情况下, 简单而实用的 MOSFET 管的栅极驱动电路就是使用 NPN-PNP 图腾柱式射极跟

随器。如图 8.17 所示, 晶体管 Q2 和 Q3 分别是 2N2222A 和 2N2907A, 采用 TO-18 封装, 价格不超过十美分。它们可以输出或抽取 800mA 的电流, 上升时间约为 60ns。图腾柱上方的晶体管可以用 PWM 芯片输出级的晶体管代替, 如图 9.6(c) 所示。虽然它的驱动能力(200mA)比 2N2222A 管小, 但一般情况下已经足够了。

第二代 PWM 芯片, 如 Unitrode 公司生产的 UC1525A^[3], 具有内置图腾柱结构, 它由 NPN 型反相器叠加 NPN 型射极跟随器组成。如图 9.7 (a) 所示, 射极跟随器和反相器由相位相差 180° 的信号驱动, 交错导通。通过使用具有两个互相隔离的次级的变压器(图 9.7(b))驱动具有不同直流电压水平的半桥或全桥电路的上下两只晶体管。类似地, 推挽电路也可以驱动具有相同直流电压的 MOSFET 管。

在图 9.7 (b) 中, 变压器初级连接到 PWM 芯片的 11 脚和 14 脚。在半周期的导通时间内, 11 脚相对于 14 脚为正, 并输出 200mA 电流。11 脚电位对地约为 $+(V_h-2)V$, 14 脚电位对地约为 $+2V$ 。在半周期的死区时间内, 11 脚和 14 脚都对地短路。在下半周期, 11 脚和 14 脚的极性颠倒。若初级电压为 $\pm 10V$, 则供电电压 V_h 应约为 14V。



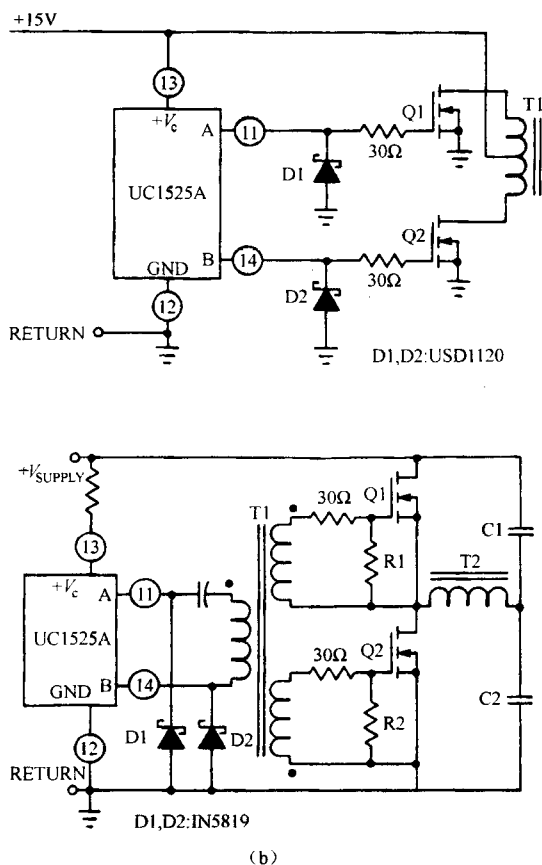


图 9.7 (a) 具有图腾柱输出 (输出 A 和 B) 的第二代 PWM 芯片 UC1525A。它可以吸收或供给 MOSFET 管基极大电流 (Unitrode 提供)。(b) A 和 B 的图腾柱输出可以驱动大输入电容 MOSFET 管, 即可以直接驱动栅极共地的推挽电路, 或通过一个变压器驱动栅极不共地的半桥或全桥电路

9.2.5 MOSFET 管 R_{ds} 温度特性和安全工作区

二次击穿是双极型晶体管最常见的失效模式, 这是由于它们的导通压降 $V_{ce(sat)}$ 随着温度升高而降低引起的。因此必须保证晶体管在关断过程中不能超越 $I_c - V_{ce}$ 的安全工作极限曲线 (图 8.4 的 RBSOA 曲线)。任何超出制造厂家提供的安全工作极限曲线的工作状态都可能引起双极型晶体管的二次击穿。

对于 MOSFET 管来说, 由于其导通压降, 即 r_{ds} 上的压降, 随着温度升高而增加, 因此不会受到二次击穿的危害, 相应地就有更大的开关安全工作区 (SOA), 如图 9.8 所示。在导通或关断时, 工作在超出极限边界曲线的时间超过 $1\mu s$, 就会损坏功率晶体管。边界极限曲线是由器件的最大尖峰电流 ($I_{dm, pulsed}$) 和最大漏源极间电压 V_{dss} 决定的。

下面将解释为什么双极型晶体管的 V_{ce} 的负温度系数特性会引起二次击穿, 而 MOSFET 管漏源极间电压 V_{ds} 的正温度系数特性却可以防止二次击穿的发生。双极型晶体管的二次击穿是由芯片局部温升造成局部过热引起的。局部热点的温升比考虑了芯片热阻和芯片损耗计算出来的平均节点温升要高很多, 后者的计算是基于电荷均匀穿过集电极区域并将产生的损耗均匀分布的假设基础上的。

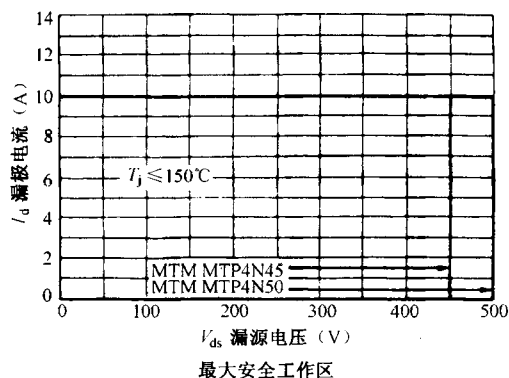


图 9.8 MOSFET 管(4A、400V)的安全工作区。它远大于双极型晶体管(4A、400V)的安全工作区。MOSFET 管的安全工作区是一个由 I_{dm} (额定最大峰值电流) 和 V_{dss} (额定最大漏源极间电压) 确定的矩形边界, I_{dm} 是 I_d (额定最大连续电流) 的 2~3 倍。安全工作区是器件安全工作不发生损坏的负载区域。安全工作区由额定最大峰值漏极电流 I_{dm} 、最小漏源极间击穿电压 $V_{(br)dss}$ 和最大额定结点温度围成。这个边界对上升或下降时间小于 $1\mu s$ 的器件的导通和关断过程都适用 (Motorola 提供)

对于双极型晶体管来说, 如果因为某些原因使电流分配不均匀, 且仅集中在集电极区域的一小部分, 那么这部分的温升就会比周围的快。另外, 由于双极型晶体管集射极间的电阻随温度升高而降低, 那么热点部分的电阻就会因为温度的升高而降低, 从周围夺取更多电流, 引起局部热点温度更高, 直到局部热点电流密度值到达一定极限或其温度达到极限温度 (高于 $200^\circ C$) 而引起功率器件的损坏。

然而, 对于具有正温度系数 r_{ds} 的 MOSFET 管来说, 它能抑制局部温升, 消除器件的局部热点或者使其降温。当功率器件局部某点的初始工作温度略高于周围温度时, 它在长时间工作后的温升依然很小。这是因为 r_{ds} 具有正温度系数, 热点处的电阻随着电流的增大而增大, 使电流流入周围区域, 从而抑制温升。所以 MOSFET 管的安全工作区 SOA (图 9.8) 远大于双极型晶体管的安全工作区 (图 8.2)。

图 9.9 为 MTM15N45 管 (15A、450V) 的 r_{ds} 随温度和漏极电流变化的曲线。 r_{ds} 随温度的变化与 MOSFET 管的额定电压有关。如图 9.10 所示, 额定电压高的 MOSFET 管的 r_{ds} 比额定电压低的具有更大的正温度系数。

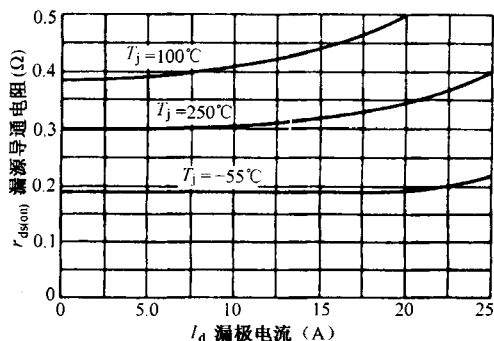


图 9.9 MTM15N45 型管的 $r_{ds(on)}$ 随漏极电流和温度变化的曲线 (Motorola 提供)