

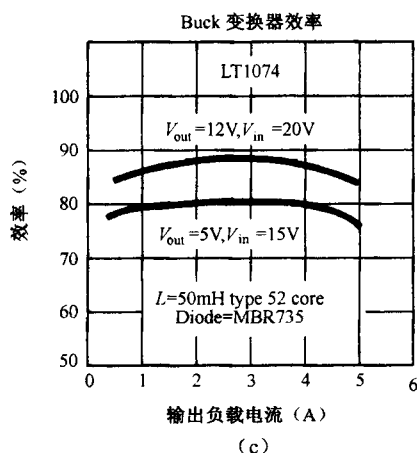


图 17.8 LT1074 (100kHz、5A) buck 变换器

功率晶体管是达林顿管，提供 5A 输出电流。达林顿管的基极需要一个输入电流源，这由 PNP 晶体管 Q3 的集电极提供。Q3 基极驱动则由与非门 G1 输出低电平提供。当 G1 的两个输入均为高电平时，其输出为低电平。在 R/S 锁存器被置位，使其 Q 端输出高电平的时间内，由于振荡器输出的正脉冲同时使 G2 输出低电平而仍使 G1 输出高电平。这很好地限制了功率晶体管的最大导通时间，避免了功率晶体管直通所造成的危害。当然这对保证 V_o 输出的 V_{in} 最小值提出了限制。

当比较器 C1 的输出为正且使锁存器置位时导通时间结束。乘法器产生的直流电平与内部产生的 3V 三角波在比较器中进行比较，三角波高过乘法器输出电平的瞬间，比较器输出高电平使锁存器置位，并关断功率晶体管。因此这个电路是一个电压型电路——电源开关的导通时间仅仅与输出电压有关，而与峰值开关电流无关 (5.2 节)。

乘法器输出直流电平与电压误差放大器输出成正比，与其输入电压成反比。因此，当 V_{in} 增加或 V_o 增加 (FB 脚的电压增加) 时，导通时间将缩短使输出电压恒定。乘法器直接反映 V_{in} 的变化 (而不是间接通过 V_o)，这样可以快速修正 V_{in} 波动的影响。

C2 用于限制功率晶体管的电流。当 C2 的输出为正时，将使锁存器复位并关断功率晶体管。电流限制阈值由 R1 的反偏电压设置，而这个反偏电压通过 R1 和 Q4 的电流设置。这个电流是相对稳定的，因为 Q4 基极的电压是相对恒定的。当 R_s 的电压降大于 R1 的偏压时，比较器 C2 输出正电平，使锁存器复位并关断晶体管。

LT1074 的主要波形 (理想情况下的波形，但也相当精确)，如图 17.9 所示。⁶

17.2.8 LT1074 buck 变换器的应用

17.2.8.1 LT1074 正极性 - 负极性变换

如图 17.10 (a) 所示，一般来讲，输出/输入关系可由功率晶体管导通和关断时 L1 的伏秒数相同来确定。因此当功率晶体管导通时， V_{sw} 脚的电位上升为 V_{in} 脚的电位，L1 的伏秒数为 $V_{in} T_{on}$ 。当功率晶体管关断时，L1 的极性反相且 L1 的下端电位变负直到 D1 导通，并且 C2 的下端电位相对地为 V_o ，持续时间为 T_{off} ，因此有

$$V_{in} T_{on} = V_o T_{off} = V_o (T - T_{on})$$

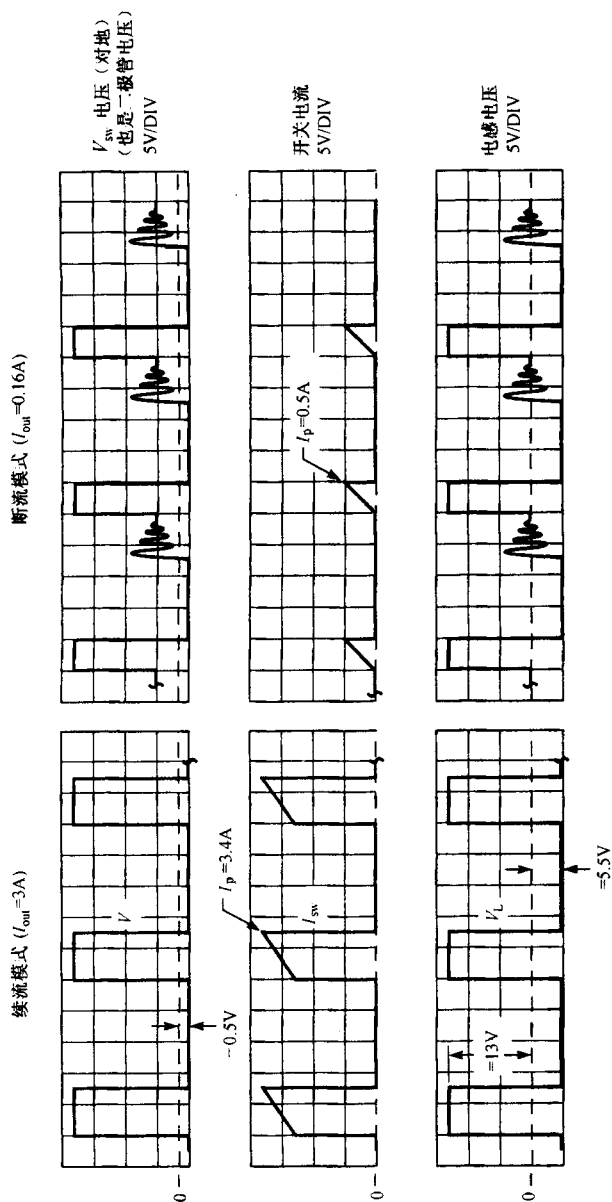
或

$$V_o = \frac{V_{in} T_{on}}{T - T_{on}} = \frac{-V_{in}}{T/T_{on} - 1} \quad (17.4)$$

17.2.8.2 LT1074 负极性 boost 变换器

如图 17.10 (b) 所示, 电源导通和关断时在 L1 上产生的伏秒数相等。当功率晶体管导通时, V_{sw} 接地, L1 上的伏秒数为 $V_{in} T_{on}$ 。当功率晶体管关断时, L1 极性反相且其上端电位变负, 将 C1 下端电压拉至变负, 因此有

$$\begin{aligned} V_{in} T_{on} &= (V_o - V_{in}) T_{off} = (V_o - V_{in})(T - T_{on}) \\ &= V_o(T - T_{on}) - V_{in} T + V_{in} T_{on} \end{aligned}$$



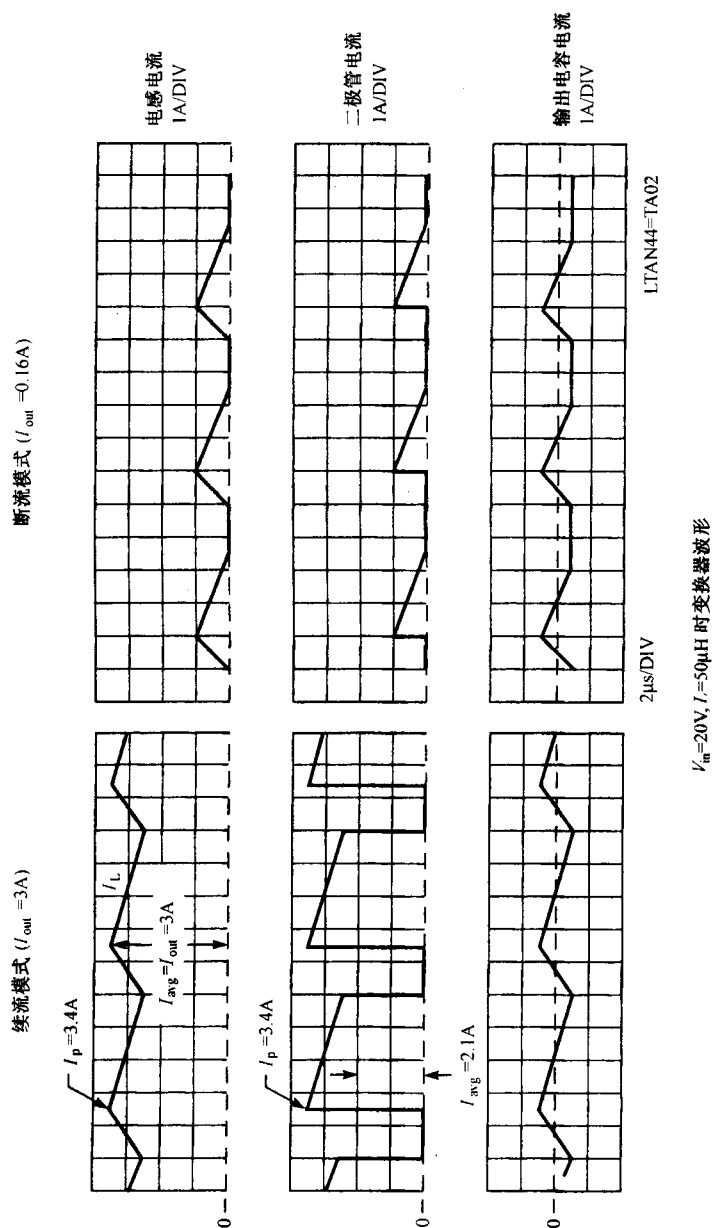


图 17.9 图 17.8 所示的 LT1074 buck 变换器的主要波形

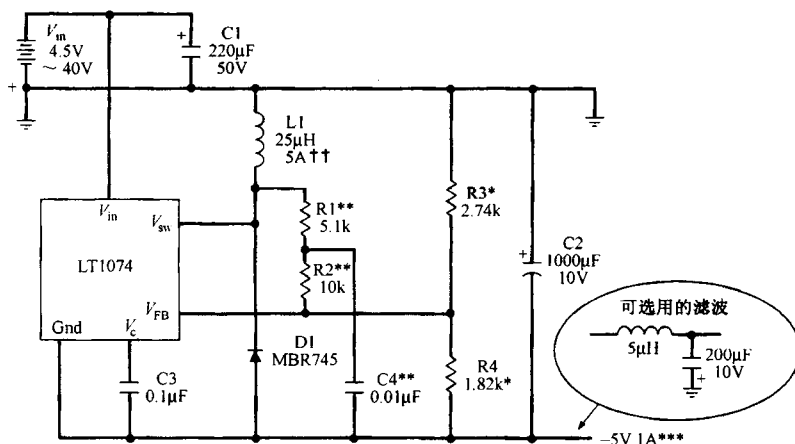
或

$$V_o = \frac{V_{in} T}{T - T_{on}} = \frac{V_{in}}{1 - T_{on}/T} \quad (17.5)$$

17.2.8.3 LT1074 芯片的散热问题^[6]

如图 17.1 (a) 所示, 采用 T0220 封装的 LT1074 芯片制作 75W 的 buck 变换器 (设 +24V 输入, +15V、5A 输出) 初看起来是很吸引人的。但发热量计算表明, 其内部功率损耗 (而不是功率晶体管的额定峰值电流) 将不容许这样的实际设计。

5V 输出的正反极性变换器



† 低压输入时可使用较低额定电压的管子；

较低电流输出时可考虑使用较小额定电流的管子，见 AN44。

†† 低电流输出时可使用较小额定电流电感，见 AN44。

* * R1、R2 和 C4 可用于低输入电压频率环补偿，但 R1 和 R2 的计算须考虑输出分压值。输出电压高时，应成比例增加 R1、R2 和 R3 的数值。输入电压大于 10V 时，R1、R2 和 R4 可以省去，补偿完全由 V_c 脚提供。

$$R3 = V_{out} - 2.37(\text{k}\Omega)$$

$$R1 = (R3)(1.86)$$

$$R2 = (R3)(3.65)$$

* * * 1A 的最大输出电流由 4.5V 的最小输入电压决定，较高的最小输入电压将允许更大的输出电流，见 AN44

* = 1% film resistors

D1 = Motorola-MBR745

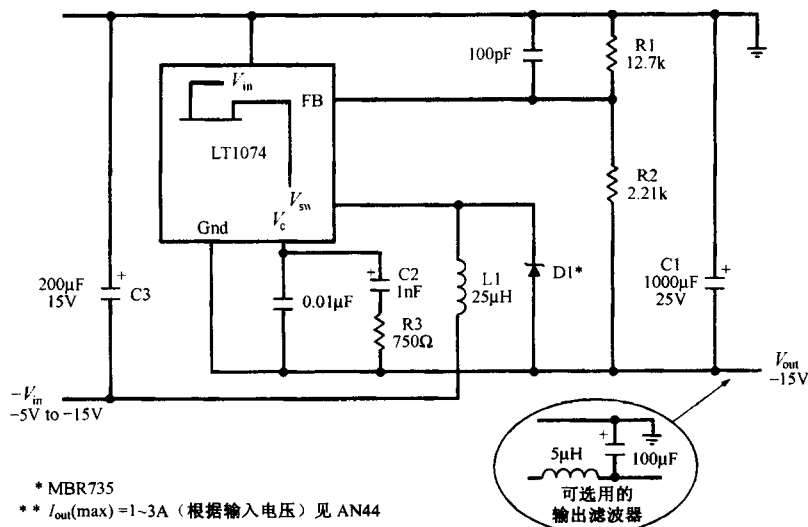
C1 = Nichicon-UPL1C221MRH6

C2 = Nichicon-UPL1A102MRH6

L1 = Coiltronics-CTX25-5-52

(a)

反极性 Boost 变换器



* MBR735

* * $I_{out(max)} = 1 \sim 3\text{A}$ (根据输入电压) 见 AN44

(b)

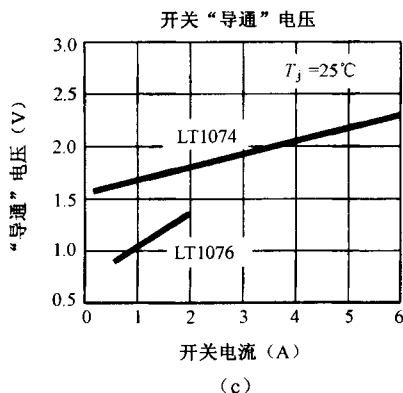


图 17.10 不同类型的 LT1074 buck 变换器（注意：图 17.8 中的三级达林顿结构峰值电流为 5A 时导通压降可达 2.2V，需要相当大的散热器）

虽然内部损耗随输入和输出电压的不同而不同，但若要在任何输入/输出电压下晶体管均工作在峰值电流，芯片所需散热器将比 TO220 封装常规散热器大许多倍。这一点可以由下面的分析看出：考虑前述 buck 变换器。

$$V_{in}=+24V, V_o=15V, I_o=5A$$

因为 $I_o=5A$ ，由图 17.10 (c) 可知晶体管的导通电压是 2.2V，那么当 $V_{in\min al}=+24V$ ， $V_{in\min}=22V$ ， $V_o=+15V$ 时，占空比 $(DC)=T_{on}/T=V_o/V_{in\min}=15/22=0.68$ 。因此晶体管的开关损耗是

$$PD_{sw}=V_{cc}I_o \times DC=2.2 \times 5 \times 0.68=7.5W$$

除了这个损耗外，控制电路的平均损耗是

$$PD_{cc}=V_{in\min}I_{incc}$$

其中

$$I_{incc}=0.007+0.005 \times DC+2I_oT_sF$$

这里的第一项是从 V_{in} 流出的稳态电流；第二项是与输出电流成正比的增量；最后一项是电流峰值的平均值，其持续时间是 T_s ，电流在导通和关断的瞬间由 V_{in} 流出。那么当 $F=100kHz$ ， $T_s=0.06\mu s$ 时，

$$\begin{aligned} PD_{cc} &= 22(0.007+0.005 \times 0.68+2 \times 5 \times 0.06 \times 10^{-6} \times 1 \times 10^5) \\ &= 1.7W \end{aligned}$$

内部总损耗为 $7.5+1.7=9.2W$ 。

假设环境温度是 $50^\circ C$ ，希望功率晶体管的最大结温是 $90^\circ C$ ，计算散热器的尺寸。假设 TO220 封装的热阻是 $2.5^\circ C/W$ ，则晶体管的封装温度是 $90-(7.5 \times 2.5)=71^\circ C$ 。假设晶体管封装和散热器的温度相同，则散热器温度允许比环境温度高 $71-50=21^\circ C$ 。

参考 AHAM 散热器的目录，若要求它相对于环境的温升是 $21^\circ C$ ，则可以选用的散热器是 AHAM 型 S1100 5.5。这种散热器带有 8 个散热片，每片高为 0.461in，底座面积是 $5.5in \times 4.5in$ 。从以上分析可见，这种应用下将功率晶体管封装在芯片内没什么好处。

LTC 已经能够生产其他变换器类型 (LT1142, LT1143, LT1148, LT1149, LT1430) 来

解决这些问题。这些变换器使用外部 MOSFET 晶体管代替晶体管开关和外部续流二极管, 降低了内部损耗。由于 R_{ds} 值较小使其导通电压和损耗较低。它们容许表面封装导致变换器整体尺寸也较小。下面将介绍这类及其他类型的高效变换器。

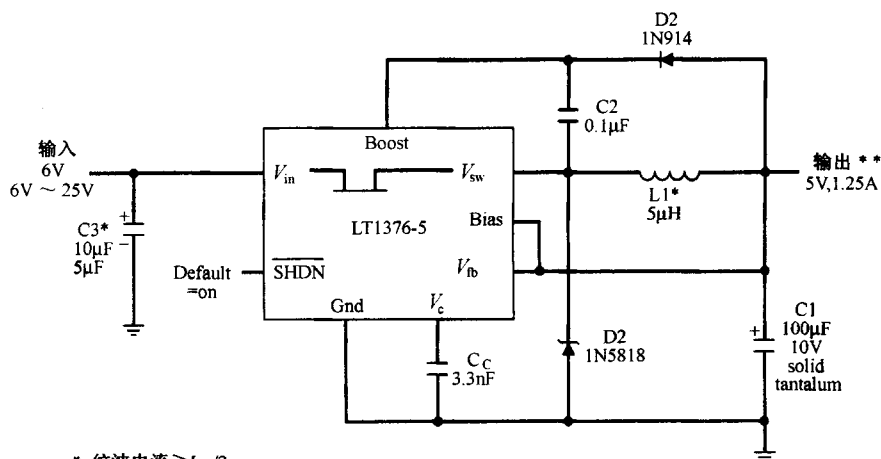
17.2.9 高效率 LTC 大功率 buck 变换器

17.2.9.1 LT1376 高频、低开关压降 buck 变换器

图 17.11 (a) 示出这种芯片的典型电路, 图 17.11 (b) 示出芯片的内部结构。该电路为电流型电路 (5.1 节至 5.5 节), 直流输出电压和晶体管峰值电流均受控以决定晶体管的导通时间。

输出电流从 1A 升到 1.5A 时, 它的效率比 LT1074 高且要求较小的散热器。当输出电流低于 1A 时可以完全不用散热器。因为它工作于 500kHz (而 LT1074 工作于 100kHz), 所以它的输出电感和电容 (图 17.11 (a) 中的 L1 和 C1) 较小。

5V Buck 变换器



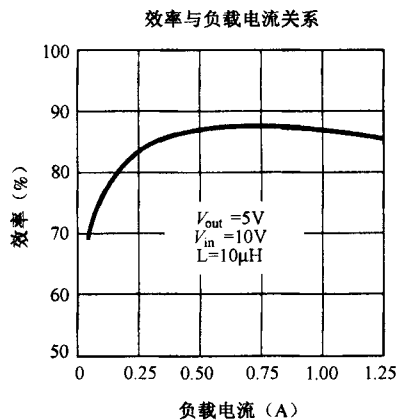
* 纹波电流 $\geq I_{out}/2$

** /2

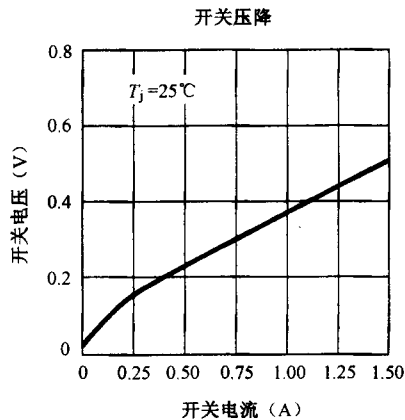
† 若负载电流超过 0.6A, 到 10µH; 超过 1A 时, 增到 20µH。

电感 L1 输入电压低于 7.5V 时, 使用将有限制, 详见说明书。

(a)



(b)



(c)

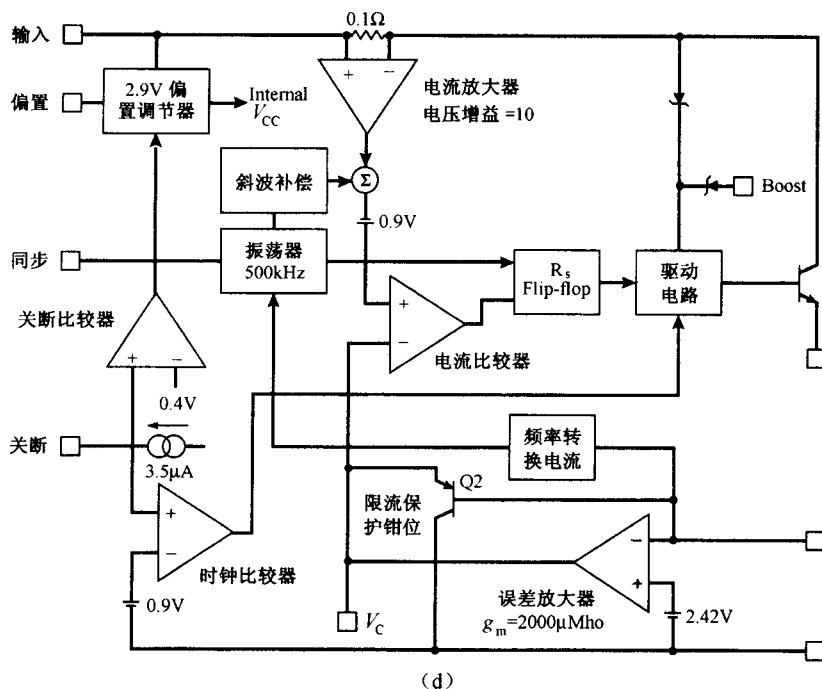


图 17.11 LT1375 (500kHz) 高效率 buck 变换器。单级达林顿输出晶体管和由 D2、C2 构成的升压电路导致输出晶体管导通压降低, 使变换器在宽电流范围内效率接近 90%

它的效率比较高主要是因为输出晶体管的压降较低, 电流为 1.5A 时它的压降是 0.5V, 如图 17.11 (c) 所示, 而电流为 1.5A 时 LT1074 的压降是 1.7V, LT1076 的压降是 1.25V (见图 17.10 (c))。

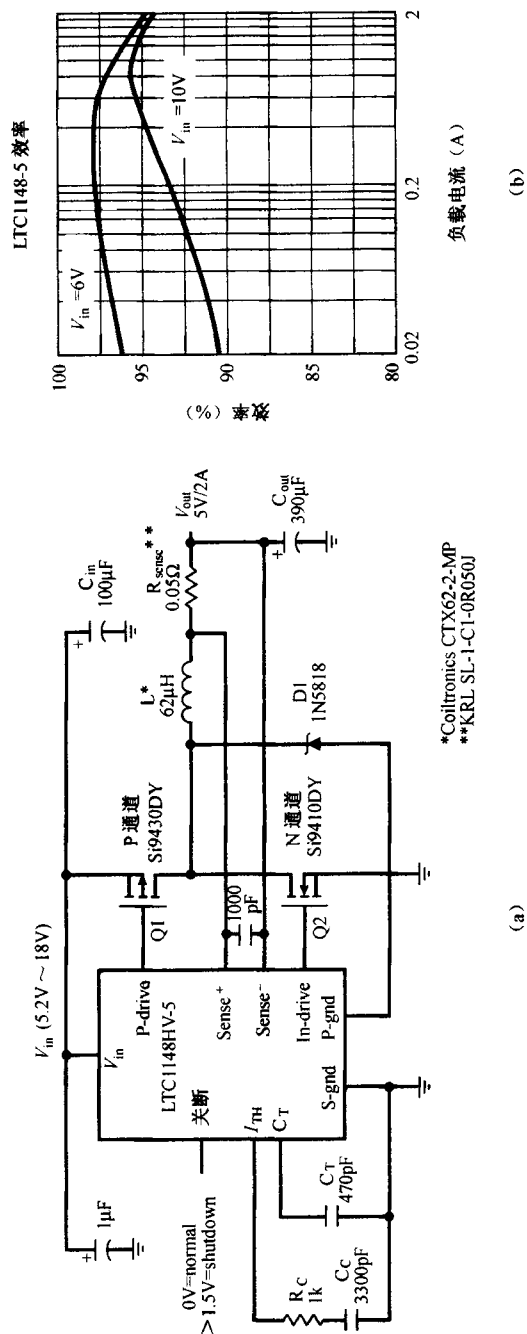
造成压降较低有两个原因。第一, 输出晶体管为单级晶体管而非三级达林顿管 (图 17.8)。第二, 比输入还高的电压形成过驱动使输出晶体管深度饱和和导通。这个较高的电压可通过几个廉价元件 D2 和 C2 (图 17.11 (a)) 获得。当内部功率晶体管关断时, V_{sw} 端电压下降, 比地电位低一个二极管压降 (D2)。此时 C2 上端被正向充电, 电压上升, 比 V_o 低一个二极管压降 (D2)。当内部功率晶体管再次导通时, C2 上端提供一个正向升高的电压驱动内部输出晶体管。

17.2.9.2 外设 MOSFET 开关的 LTC1148 高效率 buck 变换器

图 17.12 (a) 所示为它的典型应用, 图 17.12 (c) 所示为它的结构图。它具有较高的效率是因为 P 沟道 MOSFET 管 (Q1) 具有较低的 R_{ds} 和较低的导通压降, Q1 在导通时将 L 的输入端和 V_{in} 端连接起来。在关断期间, 当 Q1 关断时, 具有较低的 R_{ds} 和较低的导通压降的 N 沟道 MOSFET 管 Q2 导通并像续流二极管一样动作, 将 D1 旁路, 并将 L 的输入端引入地。

由于导通压降低, 效率接近于 95%, 这可以通过图 17.12 (b) 看出来。

这个电路与其他大部分 LTC 的产品不同, 它不是工作在恒定频率情况下通过改变导通时间来调节输出的, 而是工作在关断时间固定通过改变开关频率控制占空比以达到调节目的情况下。



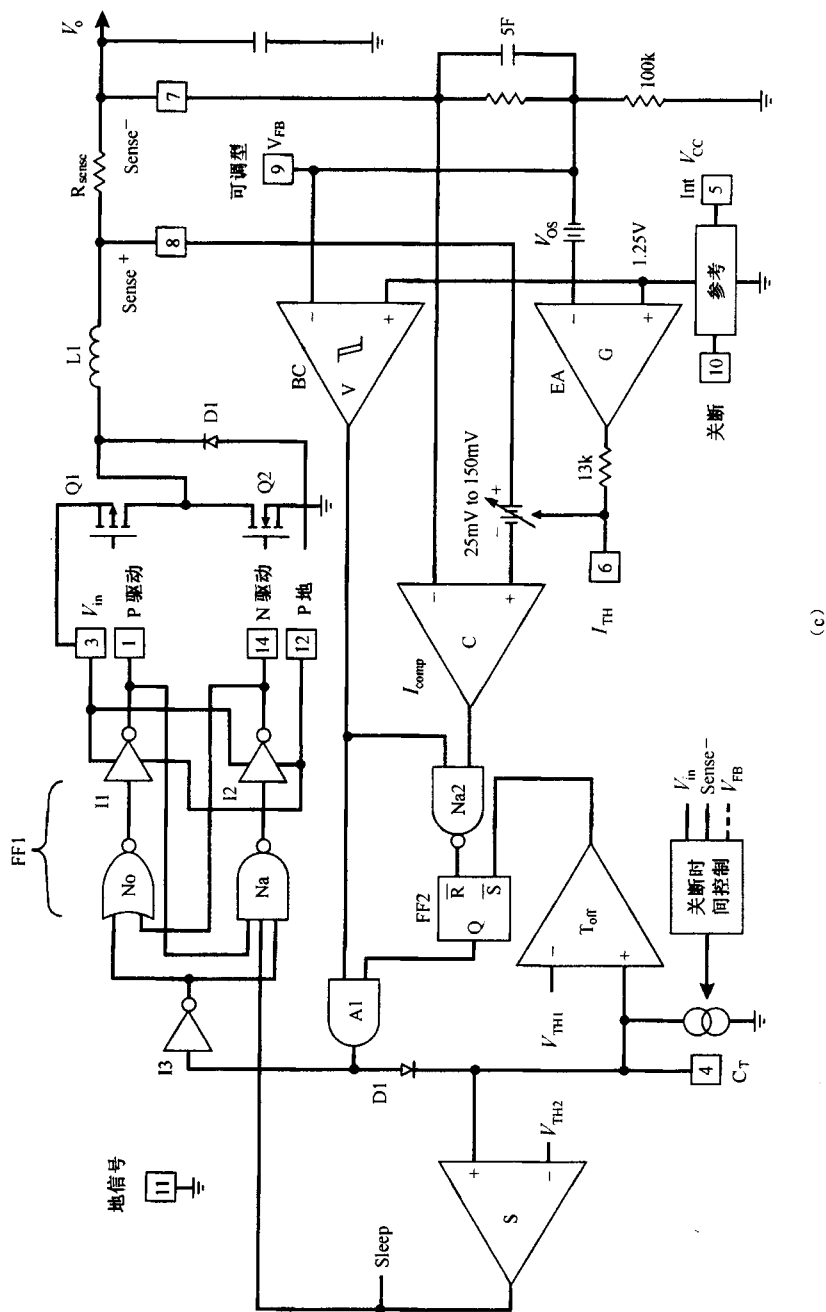


图 17.12 具有外部 MOSFET 管的 LTC1148 高效 buck 变换器。这种变换器工作在固定关断时间的情况下(由 C_t 确定), 变频调节输出。这种芯片外接具有较低导通压降的 P 沟道和 N 沟道 MOSFET 管, 在宽电流范围内效率均超过 90%

一直以来, 开关电源多采用恒定频率, 以调节脉宽的方法来调节。通常一个系统的开关电源都会输入一个振荡脉冲, 并要求电源的开关频率等于该脉冲频率(或等于该脉冲频率的若干倍)。该脉冲与中央计算机时钟或 CRT 显示器水平扫描信号同步且同相。如果电源产生传导型或辐射型 RFI, 就会影响到附近的电子设备, 如 CRT 显示器或计算机。如果产生的噪声被 CTR 显示器接收到, 而该噪声与显示器水平扫描信号同相, 则噪声将稳定显示在屏幕上。