

衬底表面,形成一个 N 型的反型层。这个反型层就构成了 D-S 间的导电沟道,于是有  $i_D$  流通。 $V_{GS(th)}$  称为 MOS 管的开启电压。因为导电沟道属于 N 型,而且在  $v_{GS} = 0$  时不存在导电沟道,必须加以足够高的栅极电压才有导电沟道形成,所以将这种类型的 MOS 管称为 N 沟道增强型 MOS 管。

随着  $v_{GS}$  的升高,导电沟道的截面积也将加大, $i_D$  增加。因此,可以通过改变  $v_{GS}$  控制  $i_D$  的大小。

为防止有电流从衬底流向源极和导电沟道,通常将衬底与源极相连,或将衬底接到系统的最低电位上。

## 二、MOS 管的输入特性和输出特性

若以栅极-源极间的回路为输入回路,以漏极-源极间的回路为输出回路,则称为共源接法,如图 3.3.2(a) 所示。由图 3.3.1 可见,栅极和衬底间被二氧化硅绝缘层所隔离,在栅极和源极间加上电压  $v_{GS}$  以后,不会有栅极电流流通,可以认为栅极电流等于零。因此,就不必要再画输入特性曲线来表示了。

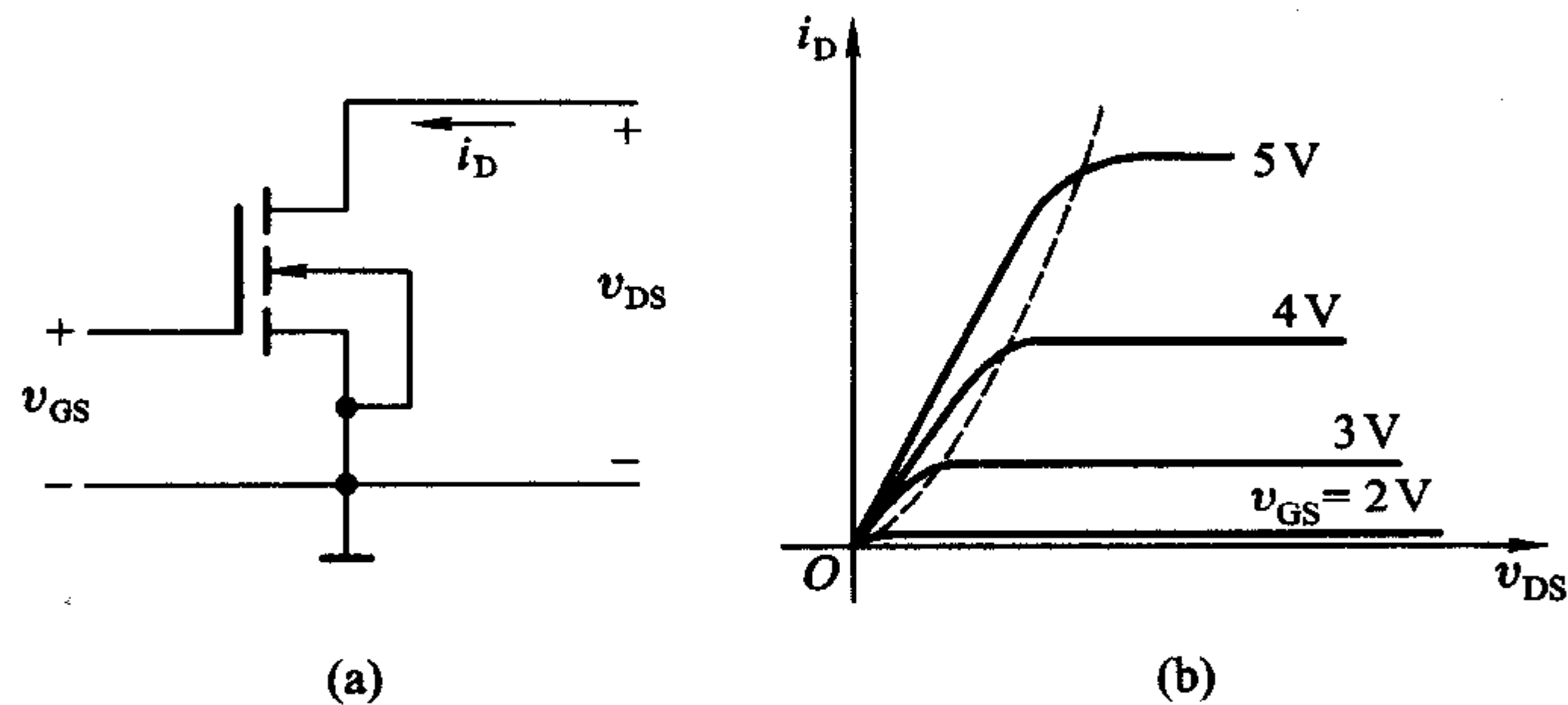


图 3.3.2 MOS 管共源接法及其输出特性曲线  
(a) 共源接法 (b) 输出特性曲线

图 3.3.2(b) 给出了共源极接法下的输出特性曲线。这个曲线又称为 MOS 管的漏极特性曲线。

漏极特性曲线分为三个工作区。当  $v_{GS} < V_{GS(th)}$  时,漏极和源极之间没有导电沟道, $i_D \approx 0$ 。这时 D-S 间的内阻非常大,可达  $10^9 \Omega$  以上。因此,将曲线上  $v_{GS} < V_{GS(th)}$  的区域称为截止区。

当  $v_{GS} > V_{GS(th)}$  以后,D-S 间出现导电沟道,有  $i_D$  产生。曲线上  $v_{GS} > V_{GS(th)}$  的部分又可分成两个区域。

图 3.3.2(b) 所示漏极特性上虚线左边的区域称为可变电阻区。在这个区域里,当  $v_{GS}$  一定时, $i_D$  与  $v_{DS}$  之比近似地等于一个常数,具有类似于线性电阻的性质。等效电阻的大小和  $v_{GS}$  的数值有关。在  $v_{DS} \approx 0$  时,MOS 导通电阻  $R_{ON}$  和

$v_{GS}$  的关系由下式给出

$$R_{ON} \Big|_{v_{DS}=0} = \frac{1}{2K(v_{GS} - V_{GS(th)})} \quad (3.3.1)$$

上式表明,在  $v_{GS} \gg V_{GS(th)}$  的情况下,  $R_{ON}$  近似地与  $v_{GS}$  成反比。为了得到较小的导通电阻,应取尽可能大的  $v_{GS}$  值。

图 3.3.2(b) 中漏极特性曲线上虚线以右的区域称为恒流区。恒流区里漏极电流  $i_D$  的大小基本上由  $v_{GS}$  决定,  $v_{DS}$  的变化对  $i_D$  的影响很小。  $i_D$  与  $v_{GS}$  的关系由下式给出

$$i_D = I_{DS} \left( \frac{v_{GS}}{V_{GS(th)}} - 1 \right)^2 \quad (3.3.2)$$

其中  $I_{DS}$  是  $v_{GS} = 2V_{GS(th)}$  时的  $i_D$  值。

不难看出,在  $v_{GS} \gg V_{GS(th)}$  的条件下,  $i_D$  近似地与  $v_{GS}^2$  成正比。表示  $i_D$  与  $v_{GS}$  关系的曲线称为 MOS 管的转移特性曲线,如图 3.3.3 所示。这条曲线也可以从漏极特性曲线做出。在恒流区中  $v_{DS}$  为不同数值时对转移特性的影响不大。

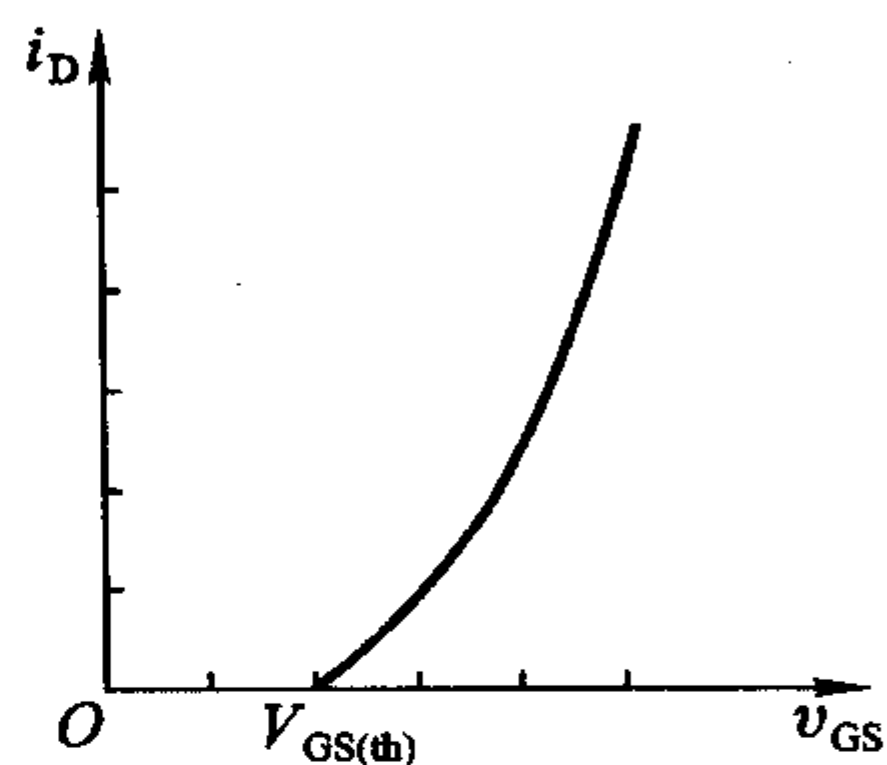


图 3.3.3 MOS 管的转移特性曲线

### 三、MOS 管的基本开关电路

以 MOS 管取代图 3.1.1(a) 中的开关 S,便得到了图 3.3.4 所示的 MOS 管开关电路。

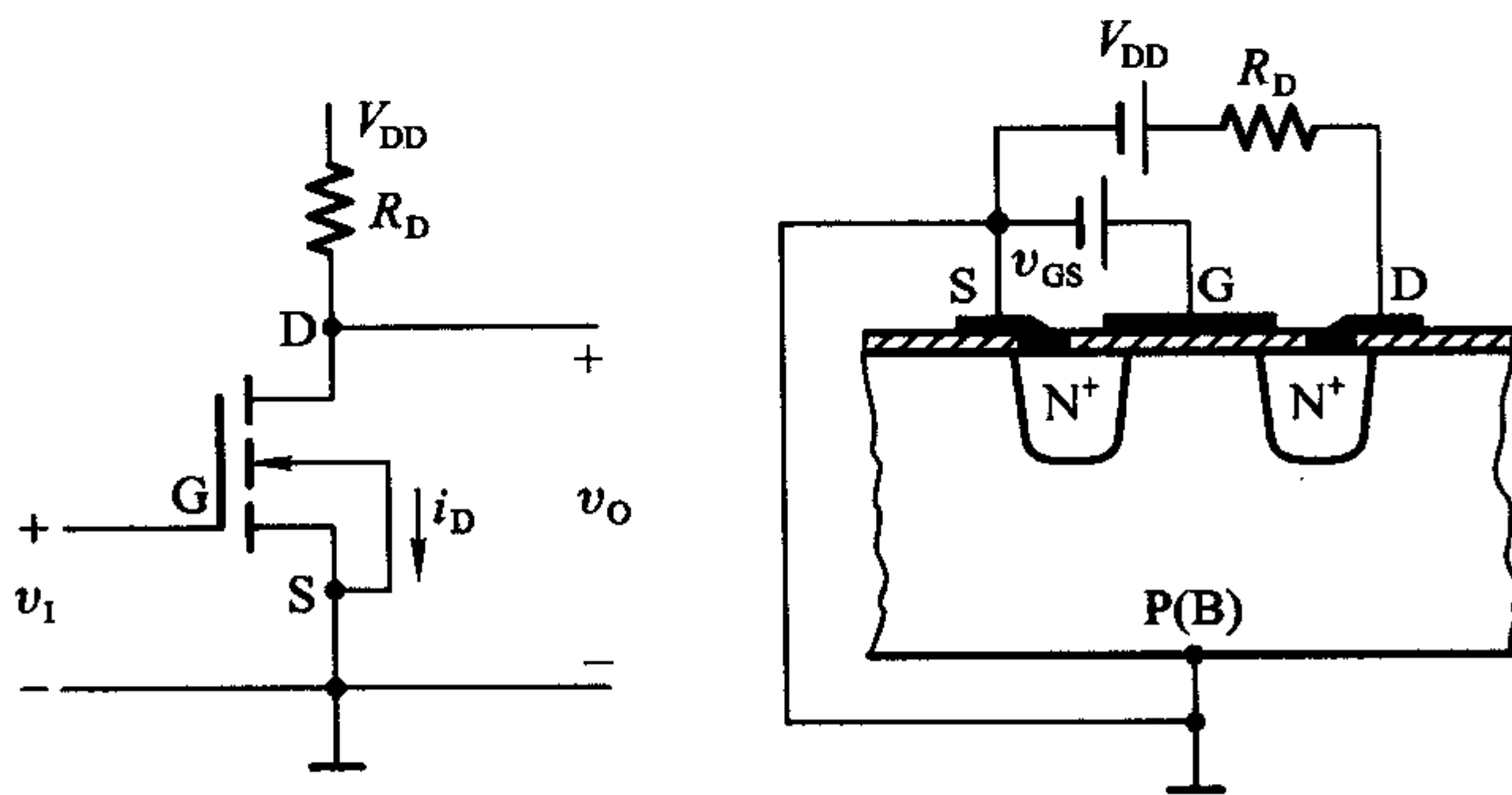


图 3.3.4 MOS 管的基本开关电路

当  $v_1 = v_{GS} < V_{GS(th)}$  时, MOS 管工作在截止区。只要负载电阻  $R_D$  远远小于 MOS 管的截止内阻  $R_{OFF}$ , 在输出端即为高电平  $V_{OH}$ , 且  $V_{OH} \approx V_{DD}$ 。这时 MOS 管的 D-S 间就相当于一个断开的开关。

当  $v_1 > V_{GS(th)}$  并且在  $v_{DS}$  较高的情况下, MOS 管工作在恒流区, 随着  $v_1$  的升高  $i_D$  增加, 而  $v_o$  随之下降。由于  $i_D$  与  $v_1$  变化量之比不是正比关系, 所以  $v_1$  为

不同数值下  $\Delta v_o$  与  $\Delta v_i$  之比(即电压放大倍数)也不是常数。这时电路工作在放大状态。

当  $v_i$  继续升高以后, MOS 管的导通内阻  $R_{ON}$  变得很小(通常在  $1\text{k}\Omega$  以内,有的甚至可以小于  $10\ \Omega$ ), 只要  $R_D \gg R_{ON}$ , 则开关电路的输出端将为低电平  $V_{OL}$ , 且  $V_{OL} \approx 0$ 。这时 MOS 管的 D-S 间相当于一个闭合的开关。

综上所述, 只要电路参数选择得合理, 就可以做到输入为低电平时 MOS 管截止, 开关电路输出高电平; 而输入为高电平时 MOS 管导通, 开关电路输出低电平。

#### 四、MOS 管的开关等效电路

由于 MOS 管截止时漏极和源极之间的内阻  $R_{OFF}$  非常大, 所以截止状态下的等效电路可以用断开的开关代替, 如图 3.3.5(a) 所示。MOS 管导通状态下的内阻  $R_{ON}$  约在  $1\ \text{k}\Omega$  以内, 而且与  $v_{GS}$  的数值有关。因为这个电阻阻值有时不能忽略不计, 所以在图 3.3.5(b) 导通状态的等效电路中画出了导通电阻  $R_{ON}$ 。

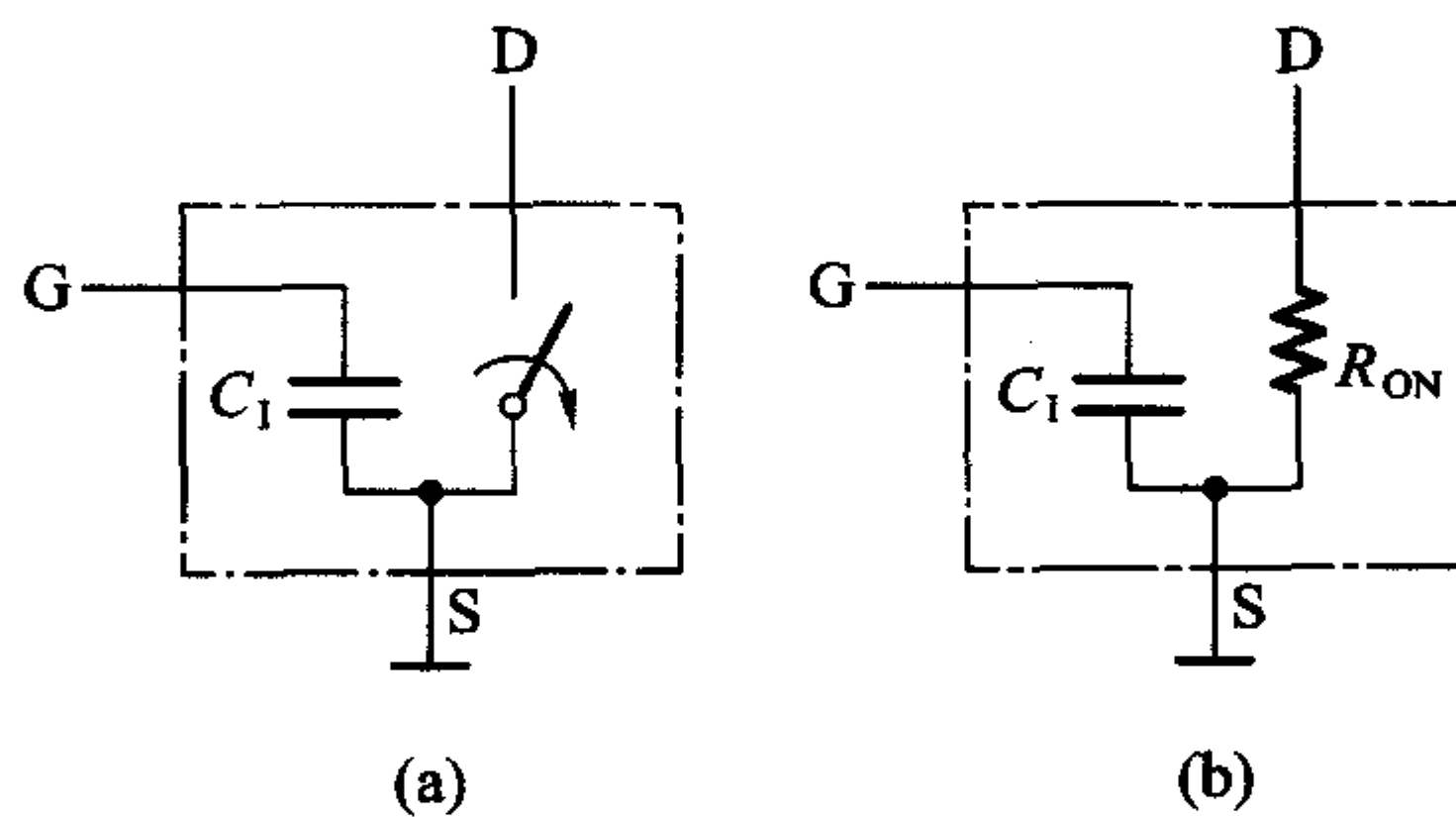


图 3.3.5 MOS 管的开关等效电路

(a) 截止状态 (b) 导通状态

图中的  $C_1$  代表栅极的输入电容。  $C_1$  的数值约为几皮法。由于开关电路的输出端不可避免地会带有一定的负载电容, 所以在动态工作情况下(即  $v_i$  在高、低电平间跳变时), 漏极电流  $i_D$  的变化和输出电压  $v_{DS}$  的变化都将滞后于输入电压的变化。

#### 五、MOS 管的四种类型

##### 1. N 沟道增强型

前面已经提及, 图 3.3.1 中的 MOS 管属于 N 沟道增强型。这种类型的 MOS 管采用 P 型衬底, 导电沟道是 N 型。在  $v_{GS} = 0$  时没有导电沟道, 开启电压  $V_{GS(th)}$  为正。工作时使用正电源, 同时应将衬底接源极或者接到系统的最低电位上。

在图 3.3.1 给出的符号中, 用 D-S 间断开的线段表示  $V_{GS} = 0$  时没有导电

沟道,即 MOS 管为增强型。衬底 B 上的箭头指向 MOS 管内部,表示导电沟道为 N 型。栅极引出端画在靠近源极一侧。

## 2. P 沟道增强型

图 3.3.6 是 P 沟道增强型 MOS 管的结构示意图和符号。它采用 N 型衬底,导电沟道为 P 型。 $v_{GS} = 0$  时不存在导电沟道,只有在栅极上加以足够大的负电压时,才能把 N 型衬底中的少数载流子——空穴吸引到栅极下面的衬底表面,形成 P 型的导电沟道。因此,P 沟道增强型 MOS 管的开启电压  $V_{GS(th)}$  为负值。这种 MOS 管工作时使用负电源,同时需将衬底接源极或接至系统的最高电位上。

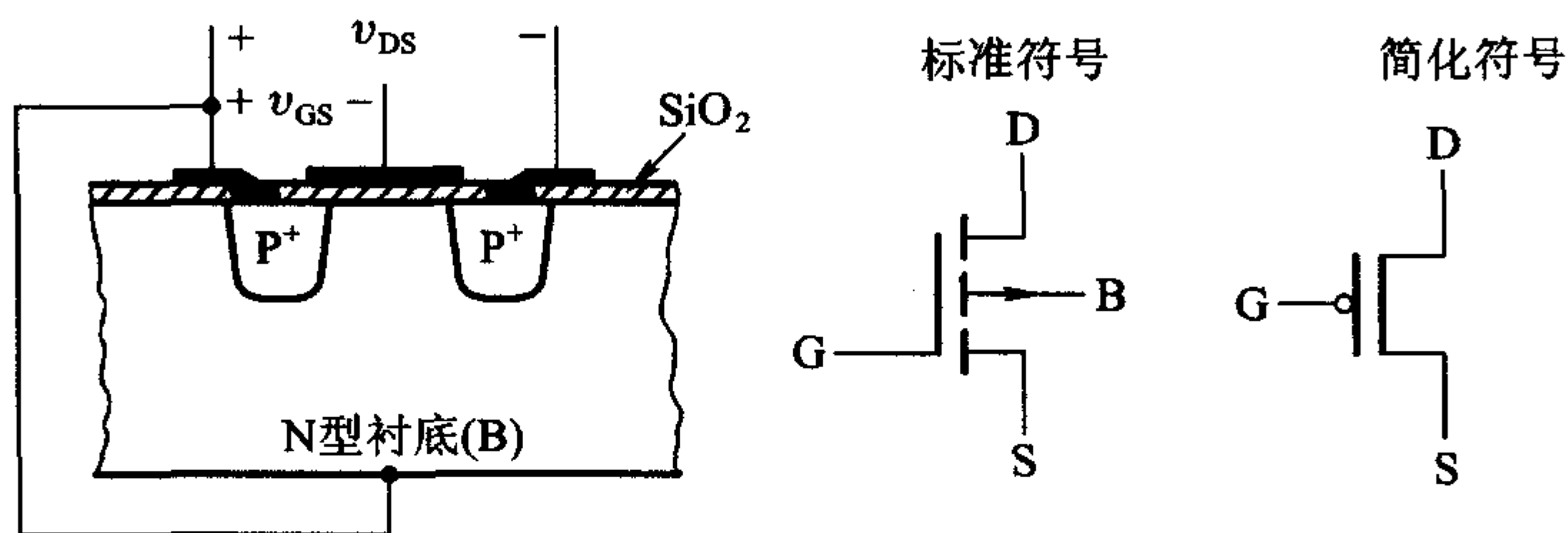


图 3.3.6 P 沟道增强型 MOS 管的结构与符号

P 沟道增强型 MOS 管的符号如图 3.3.6 中所示,其中衬底上指向外部的箭头表示导电沟道为 P 型。

图 3.3.7 是 P 沟道增强型 MOS 管的漏极特性。用 P 沟道增强型 MOS 管接成的开关电路如图 3.3.8 所示。当  $v_i = 0$  时,MOS 管不导通,输出为低电平  $V_{OL}$ 。只要  $R_D$  远小于 MOS 管的截止内阻  $R_{OFF}$ ,则  $V_{OL} \approx -V_{DD}$ 。

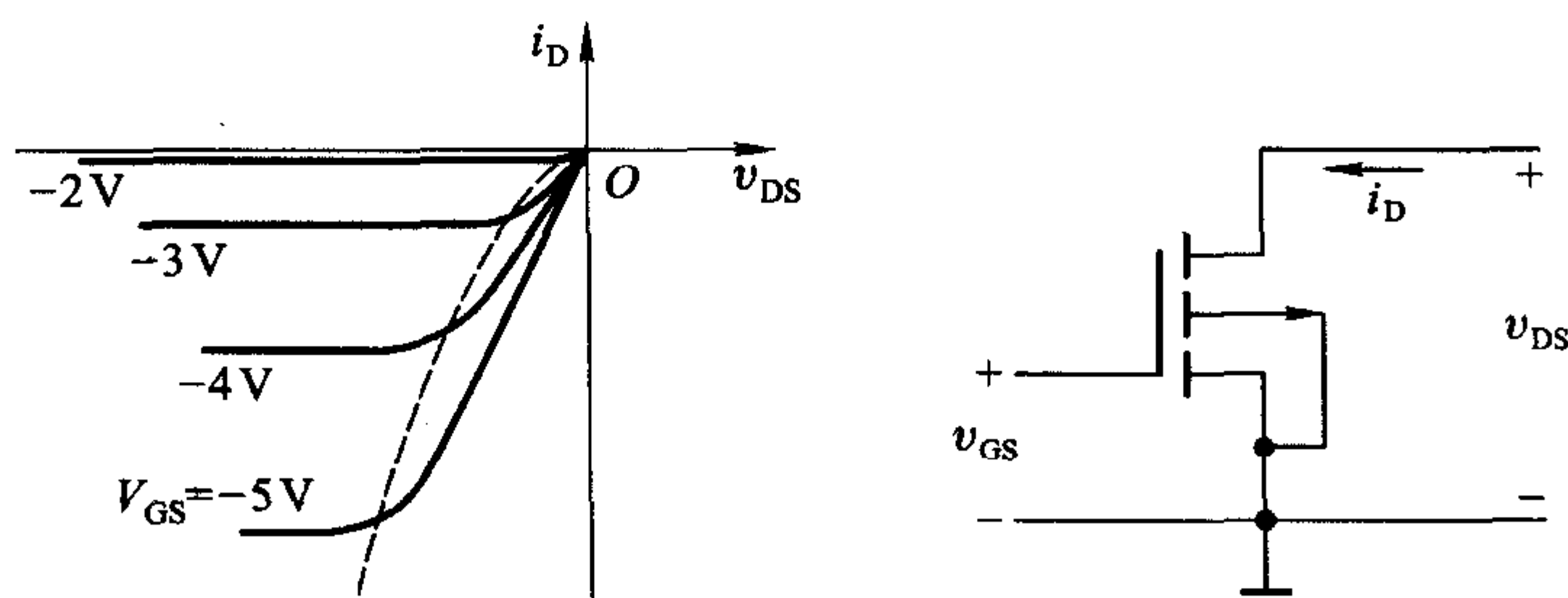


图 3.3.7 P 沟道增强型 MOS 管的漏极特性

当  $v_i < V_{GS(th)}$  时,MOS 管导通,输出为高电平  $V_{OH}$ 。只要  $R_D$  远大于 MOS 管的导通内阻  $R_{ON}$ ,则  $V_{OH} \approx 0$ 。

### 3. N 沟道耗尽型

N 沟道耗尽型 MOS 管的结构形式与 N 沟道增强型 MOS 管的相同,都采用 P 型衬底,导电沟道为 N 型。所不同的是在耗尽型 MOS 管中,栅极下面的二氧化硅绝缘层中掺进了一定浓度的正离子。这些正离子所形成的电场足以将衬底中的少数载流子——电子吸引到栅极下面的衬底表面,在 D-S 间形成导电沟道。因此,在  $v_{GS} = 0$  时就已经有导电沟道存在了。 $v_{GS}$  为正时导电沟道变宽,  $i_D$  增大;  $v_{GS}$  为负时导电沟道变窄,  $i_D$  减小。直到  $v_{GS}$  小于某一个负电压值  $V_{GS(off)}$  时,导电沟道才消失, MOS 管截止。 $V_{GS(off)}$  称为 N 沟道耗尽型 MOS 管的夹断电压。

图 3.3.9 是 N 沟道耗尽型 MOS 管的符号,图中 D-S 间是连通的,表示  $v_{GS} = 0$  时已有导电沟道存在。其余部分的画法和增强型 MOS 管相同。

在正常工作时, N 沟道耗尽型 MOS 管的衬底同样应接至源极或系统的最低电位上。

### 4. P 沟道耗尽型

P 沟道耗尽型 MOS 管与 P 沟道增强型 MOS 管的结构形式相同,也是 N 型衬底,导电沟道为 P 型。所不同的是在 P 沟道耗尽型 MOS 管中,  $v_{GS} = 0$  时已经有导电沟道存在了。当  $v_{GS}$  为负时导电沟道进一步加宽,  $i_D$  的绝对值增加;而  $v_{GS}$  为正时导电沟道变窄,  $i_D$  的绝对值减小。当  $v_{GS}$  的正电压大于夹断电压  $V_{GS(off)}$  时,导电沟道消失,管子截止。

图 3.3.10 是 P 沟道耗尽型 MOS 管的符号。工作时应将它的衬底和源极相连,或将衬底接至系统的最高电位上。

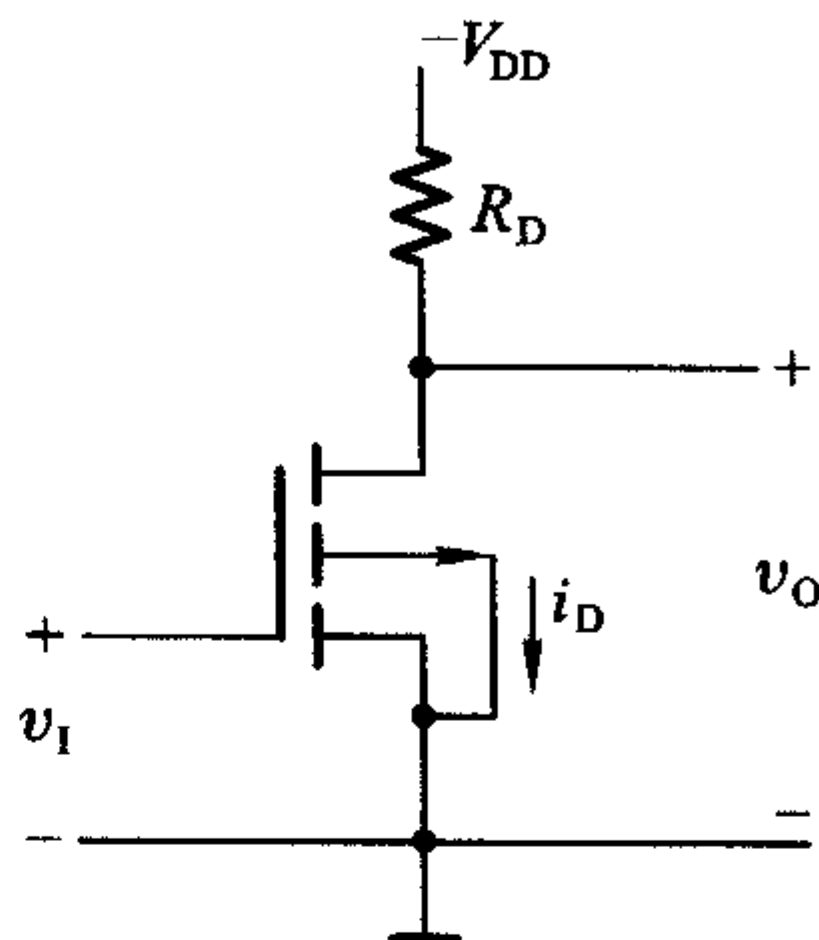


图 3.3.8 用 P 沟道增强型 MOS 管接成的开关电路

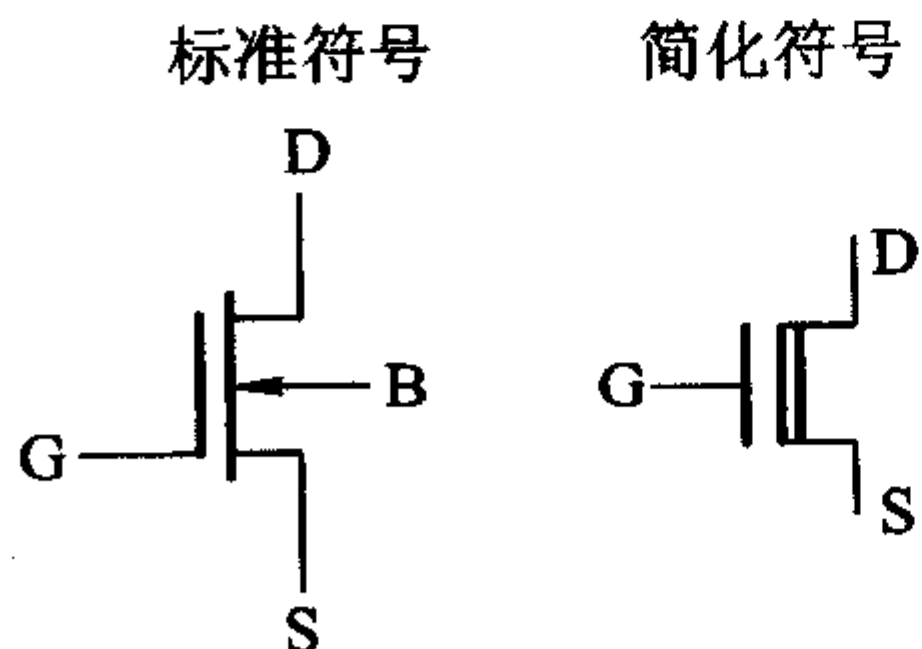


图 3.3.9 N 沟道耗尽型 MOS 管的符号

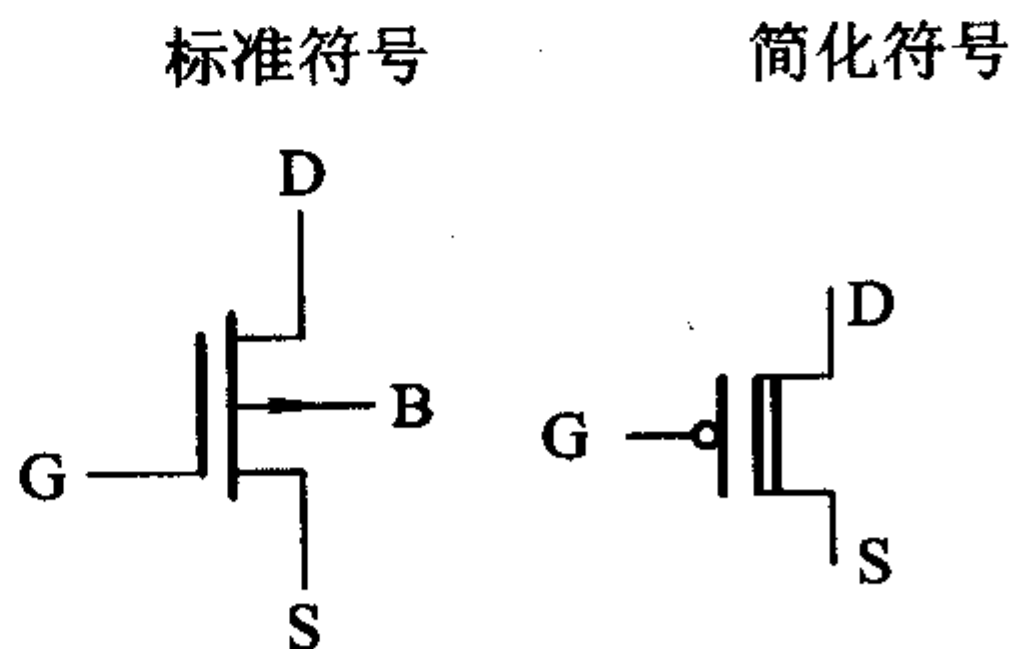


图 3.3.10 P 沟道耗尽型 MOS 管的符号

四种类型 MOS 管的比较见表 3.3.1。

表 3.3.1 四种类型 MOS 管的比较

MOS 管 类型	衬底 材料	导电 沟道	开启 电压	夹断 电压	电压极性		标准符号	简化符号
					$v_{DS}$	$v_{GS}$		
N 沟道 增强型	P 型	N 型	+		+	+		
P 沟道 增强型	N 型	P 型	-		-	-		
N 沟道 耗尽型	P 型	N 型		-	+	$\pm$		
P 沟道 耗尽型	N 型	P 型		+	-	$\mp$		

### 复习思考题

R3.3.1 在什么条件下才可以将图 3.3.4 中的 MOS 管近似地看作一个理想开关?

R3.3.2 N 沟道增强型 MOS 管和 P 沟道增强型 MOS 管在导通状态下  $V_{GS}$  和  $V_{DS}$  的极性有何不同?

R3.3.3 什么是开启电压  $V_{GS(th)}$ ? 什么是夹断电压  $V_{GS(off)}$ ?

### 3.3.2 CMOS 反相器的电路结构和工作原理

CMOS 反相器的电路结构是 CMOS 电路的基本结构形式。同时, CMOS 反相器和下面将会介绍到的 CMOS 传输门又是构成复杂 CMOS 逻辑电路的两种基本模块。因此, 我们需要对 CMOS 反相器做比较全面和深入的分析。

#### 一、CMOS 反相器的电路结构

CMOS 反相器的基本电路结构形式为图 3.3.11 所示的有源负载反相器, 其中  $T_1$  是 P 沟道增强型 MOS 管,  $T_2$  是 N 沟道增强型 MOS 管。



如果  $T_1$  和  $T_2$  的开启电压分别为  $V_{GS(th)P}$  和  $V_{GS(th)N}$ , 同时令  $V_{DD} > V_{GS(th)N} + |V_{GS(th)P}|$ , 那么当  $v_1 = V_{IL} = 0$  时, 有

$$\begin{cases} |v_{GS1}| = V_{DD} > |V_{GS(th)P}| & (\text{且 } v_{GS1} \text{ 为负}) \\ v_{GS2} = 0 < V_{GS(th)N} \end{cases}$$

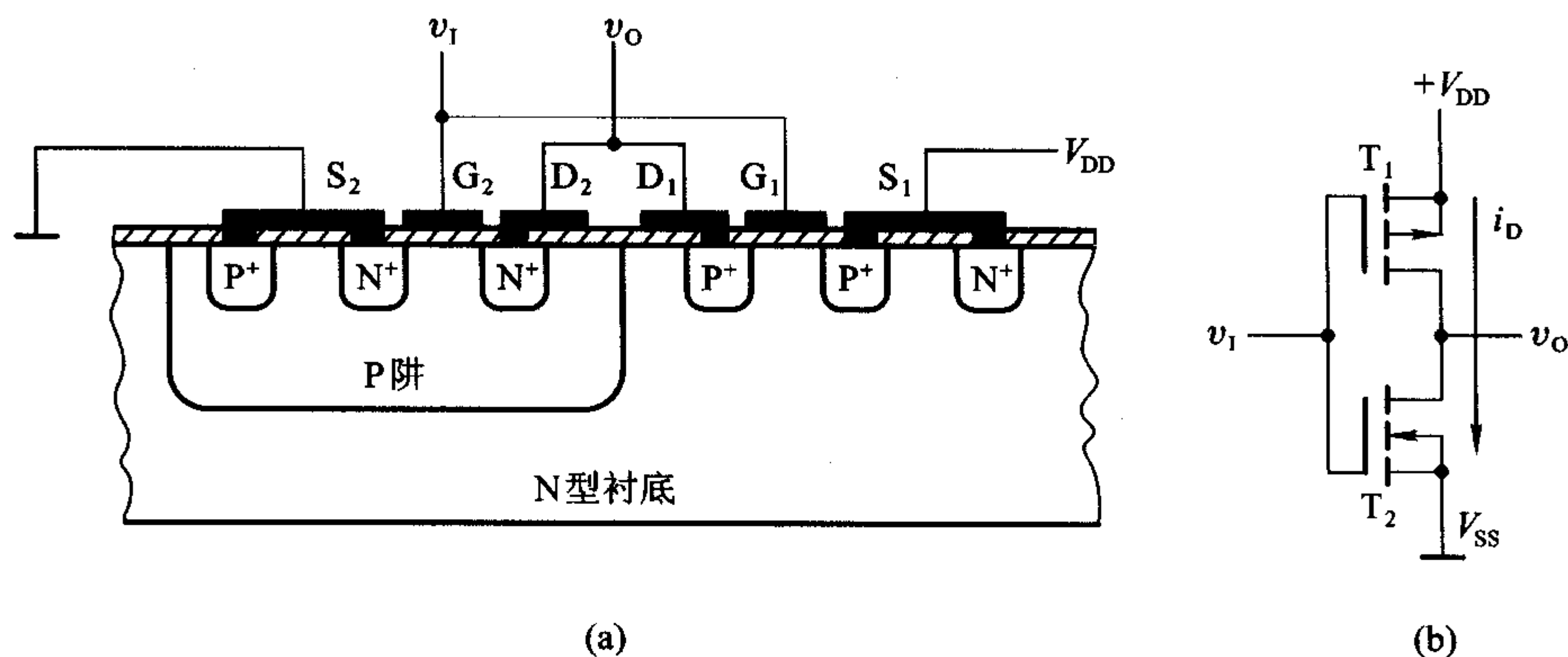


图 3.3.11 CMOS 反相器

(a) 结构示意图、(b) 电路图

故  $T_1$  导通, 而且导通内阻很低(在  $|v_{GS1}|$  足够大时可小于  $1 \text{ k}\Omega$ ); 而  $T_2$  截止, 内阻很高(可达  $10^8 \sim 10^9 \Omega$ )。因此, 输出为高电平  $V_{OH}$ , 且  $V_{OH} \approx V_{DD}$ 。

当  $v_1 = V_{OH} = V_{DD}$  时, 则有

$$\begin{cases} v_{GS1} = 0 < |V_{GS(th)P}| \\ v_{GS2} = V_{DD} > V_{GS(th)N} \end{cases}$$

故  $T_1$  截止而  $T_2$  导通, 输出为低电平  $V_{OL}$ , 且  $V_{OL} \approx 0$ 。

可见, 输出与输入之间为逻辑非的关系。正因为如此, 通常也将非门称为反相器(Inverter)。

无论  $v_1$  是高电平还是低电平,  $T_1$  和  $T_2$  总是工作在一个导通而另一个截止的状态, 即所谓互补状态, 所以把这种电路结构形式称为互补对称式金属-氧化物-半导体电路(Complementary-Symmetry Metal-Oxide-Semiconductor Circuit, 简称 CMOS 电路)。

由于静态下无论  $v_1$  是高电平还是低电平,  $T_1$  和  $T_2$  总有一个是截止的, 而且截止内阻又极高, 流过  $T_1$  和  $T_2$  的静态电流极小, 因而 CMOS 反相器的静态功耗极小。这是 CMOS 电路最突出的一大优点。

## 二、电压传输特性和电流传输特性

在图 3.3.11(b) 所示的 CMOS 反相器电路中, 设  $V_{DD} > V_{GS(th)N} + |V_{GS(th)P}|$ ,

且  $V_{GS(th)N} = |V_{GS(th)P}|$ ,  $T_1$  和  $T_2$  具有同样的导通内阻  $R_{ON}$  和截止内阻  $R_{OFF}$ , 则输出电压随输入电压变化的曲线, 亦即电压传输特性如图 3.3.12 所示。

当反相器工作于电压传输特性的  $AB$  段时, 由于  $v_I < V_{GS(th)N}$ , 而  $|v_{GS1}| > |V_{GS(th)P}|$ , 故  $T_1$  导通并工作在低内阻的电阻区,  $T_2$  截止, 分压的结果使  $v_O = V_{OH} \approx V_{DD}$ 。

在特性曲线的  $CD$  段, 由于  $v_I > V_{DD} - |V_{GS(th)P}|$ , 使  $|v_{GS1}| < |V_{GS(th)P}|$ , 故  $T_1$  截止。而  $v_{GS2} > V_{GS(th)N}$ ,  $T_2$  导通。因此  $v_O = V_{OL} \approx 0$ 。

在  $BC$  段, 即  $V_{GS(th)N} < v_I < V_{DD} - |V_{GS(th)P}|$  的区间里,  $v_{GS2} > V_{GS(th)N}$ ,  $|v_{GS1}| > |V_{GS(th)P}|$ ,  $T_1$  和  $T_2$  同时导通。如果  $T_1$  和  $T_2$  的参数完全对称, 则  $v_I = \frac{1}{2}V_{DD}$  时两管的导通内阻相等,  $v_O = \frac{1}{2}V_{DD}$ , 即工作于电压传输特性转折区的中点。我们将电压传输特性转折区中点所对应的输入电压称为反相器的阈值电压 (threshold voltage), 用  $V_{TH}$  表示。因此, CMOS 反相器的阈值电压为  $V_{TH} \approx \frac{1}{2}V_{DD}$ 。

从图 3.3.12 所示的曲线上还可以看到, CMOS 反相器的电压传输特性上不仅  $V_{TH} = \frac{1}{2}V_{DD}$ , 而且转折区的变化率很大, 因此它更接近于理想的开关特性。

图 3.3.13 所示为漏极电流随输入电压而变化的曲线, 即所谓电流传输特性。这个特性也可以分成三个工作区。在  $AB$  段, 因为  $T_2$  工作在截止状态, 内阻非常高, 所以流过  $T_1$  和  $T_2$  的漏极电流几乎等于零。

在  $CD$  段, 因为  $T_1$  为截止状态, 内阻非常高, 所以流过  $T_1$  和  $T_2$  的漏极电流也几乎为零。

在特性曲线的  $BC$  段中,  $T_1$  和  $T_2$  同时导通, 有电流  $i_D$  流过  $T_1$  和  $T_2$ , 而且  $v_I =$

$\frac{1}{2}V_{DD}$  附近  $i_D$  最大。考虑到 CMOS 电路的这一特点, 在使用这类器件时不应使

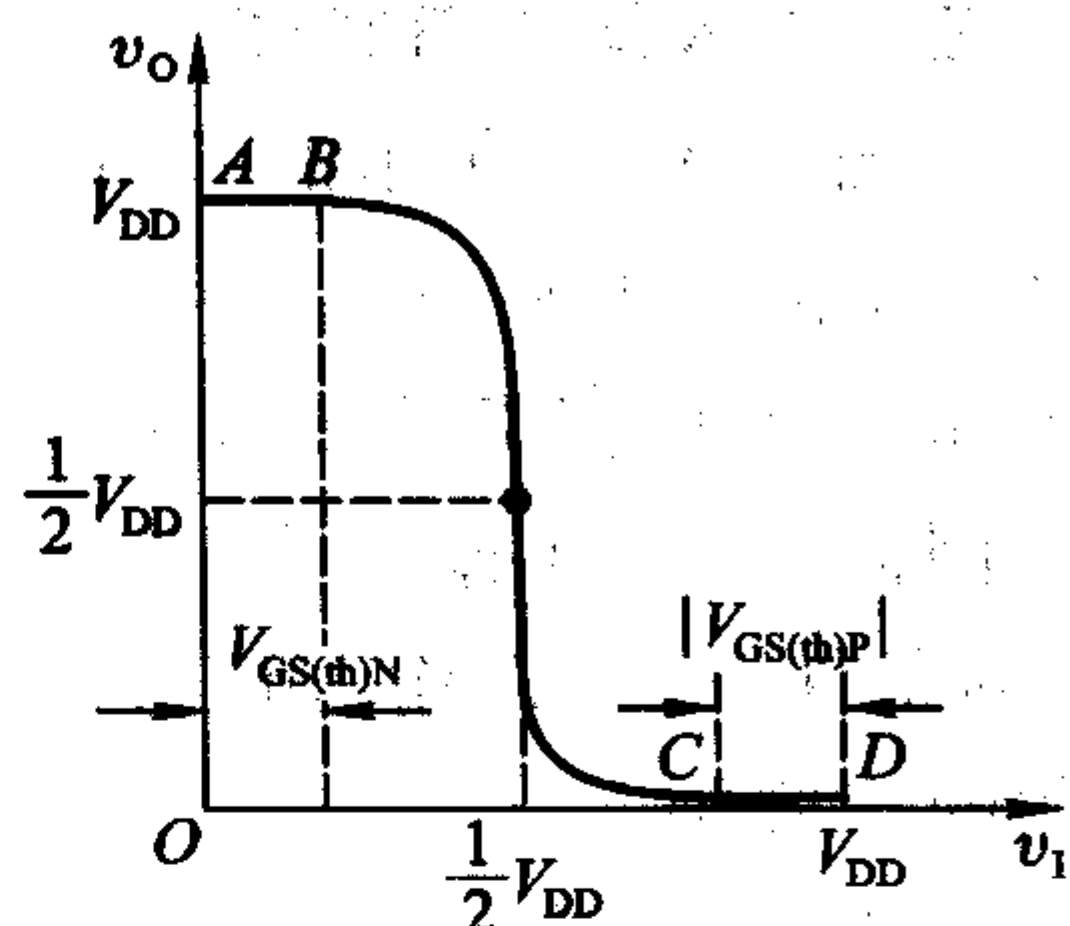


图 3.3.12 CMOS 反相器的电压传输特性

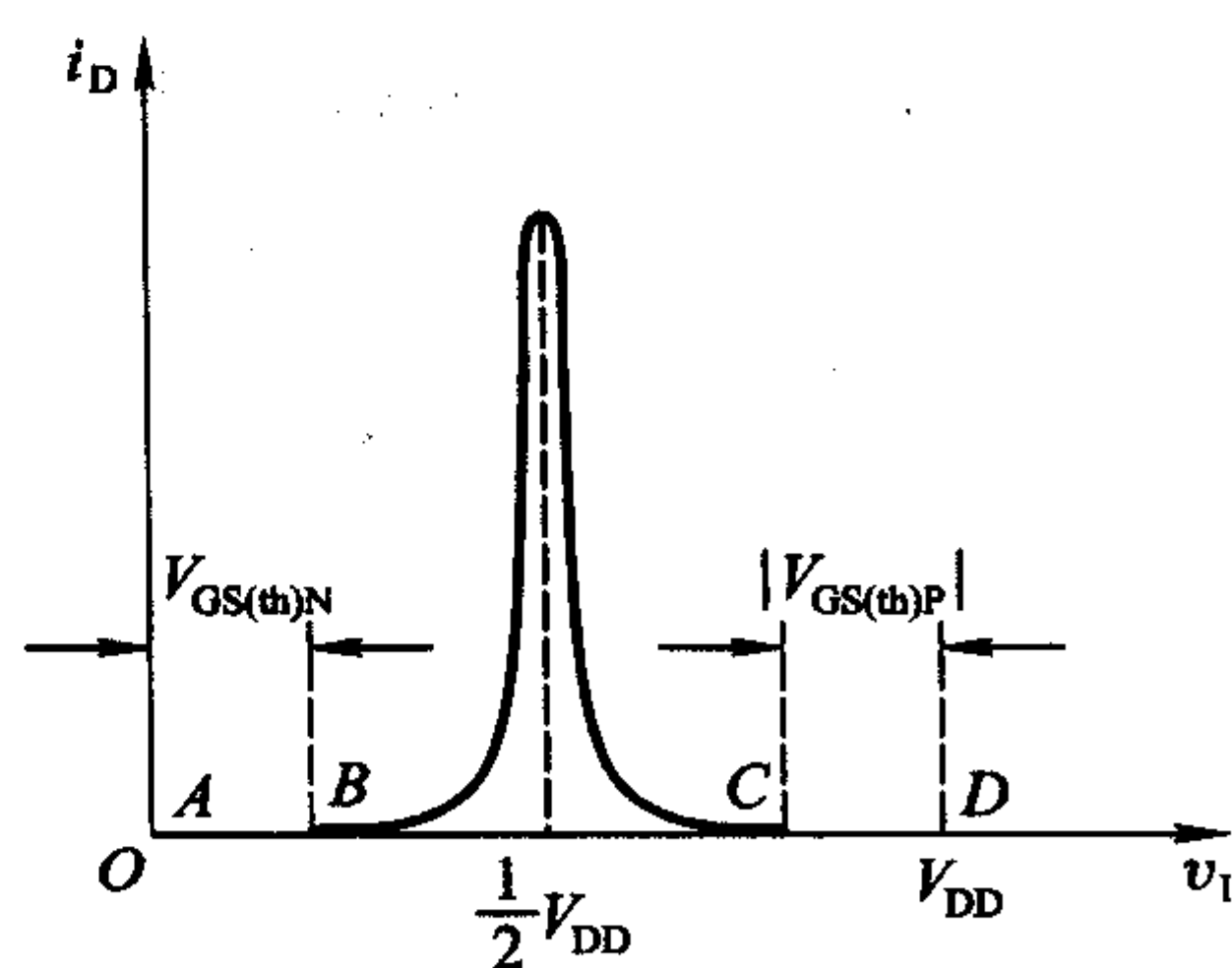


图 3.3.13 CMOS 反相器的电流传输特性



之长期工作在电流传输特性的  $BC$  段 (即  $V_{GS(th)N} < v_I < V_{DD} - |V_{GS(th)P}|$ ), 以防止器件因功耗过大而损坏。

### 三、输入端噪声容限

从图 3.3.12 所示的 CMOS 反相器电压传输特性上可以看到, 当输入电压  $v_I$  偏离正常的低电平 ( $V_{OL} \approx 0$ ) 而升高时, 输出的高电平并不立刻改变。同样, 当输入电压  $v_I$  偏离正常的高电平 ( $V_{OH} \approx V_{DD}$ ) 而降低时, 输出的低电平也不会立刻改变。因此, 在保证输出高、低电平基本不变 (变化的大小不超过规定的允许限度) 的条件下, 允许输入信号的高、低电平有一个波动范围, 这个范围称为输入端的噪声容限。

图 3.3.14 给出了噪声容限的计算方法。因为在将许多门电路互相连接组成系统时, 前一级门电路的输出就是后一级门电路的输入, 所以根据输出高电平的最小值  $V_{OH(min)}$  和输入高电平的最小值  $V_{IH(min)}$  便可求得输入为高电平时的噪声容限为

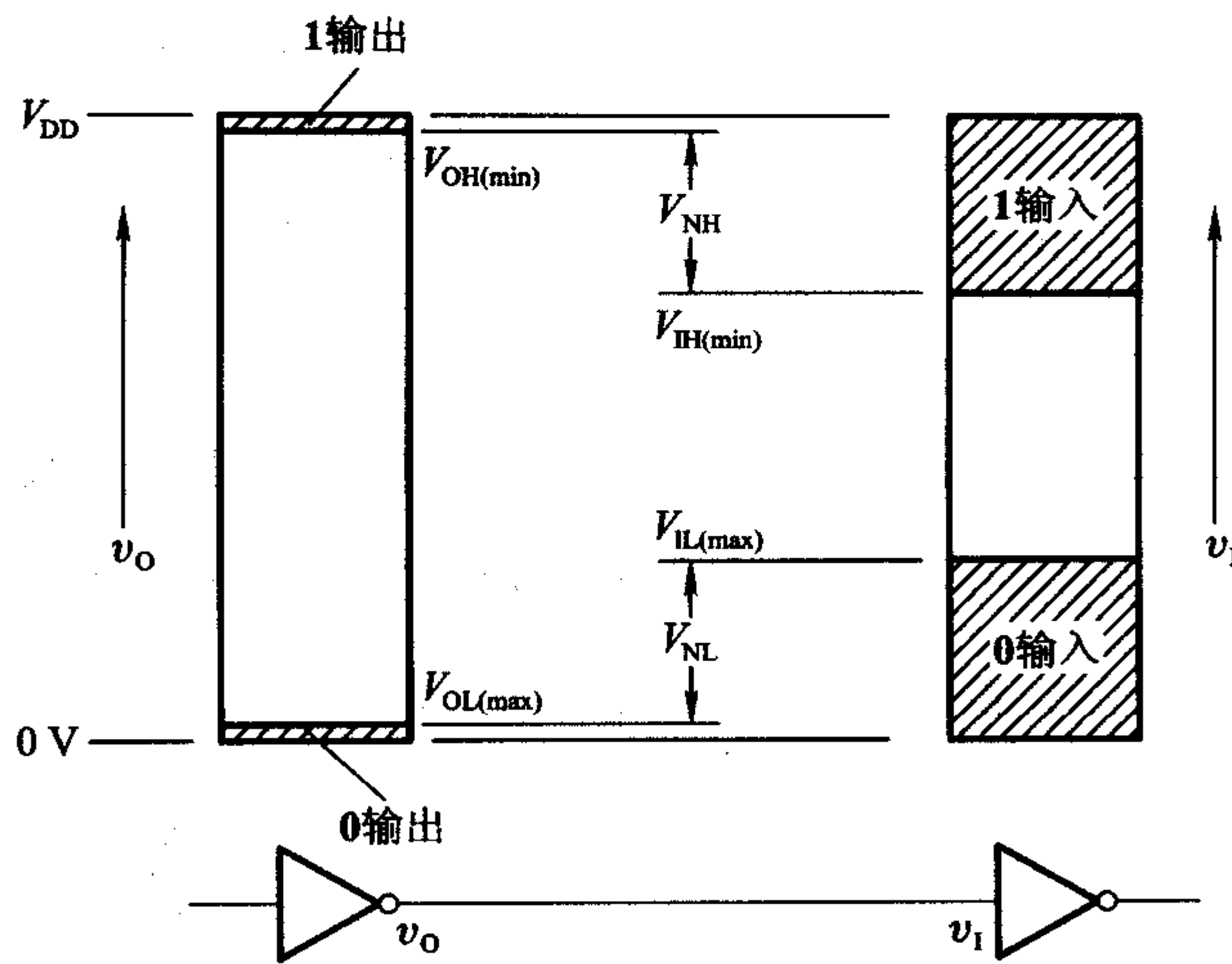


图 3.3.14 输入端噪声容限示意图

$$V_{NH} = V_{OH(min)} - V_{IH(min)} \quad (3.3.3)$$

同理, 根据输出低电平的最大值  $V_{OL(max)}$  和输入低电平的最大值  $V_{IL(max)}$  可求得输入为低电平时的噪声容限为

$$V_{NL} = V_{IL(max)} - V_{OL(max)} \quad (3.3.4)$$

在 CMOS 门电路中, 当负载为另外的门电路的情况下 (负载电流几乎等于零, 相当于空载情况), 规定  $V_{OH(min)} = V_{DD} - 0.1 \text{ V}$ ,  $V_{OL(max)} = V_{SS} + 0.1 \text{ V}$ 。  $V_{SS}$  表示

N 沟道 MOS 管的源极电位。在这个源极接地(电源公共端)的情况下,  $V_{OL(max)} = 0.1 V$ 。

测试结果表明,在输出高、低电平的变化不大于限定的  $10\% V_{DD}$  情况下,输入信号高、低电平允许的变化量大于  $30\% V_{DD}$ 。因此得到  $V_{NH} = V_{NL} = 30\% V_{DD}$ 。可见,CMOS 电路的噪声容限大小是和  $V_{DD}$  有关的。 $V_{DD}$  越高,噪声容限越大。图 3.3.15 中给出了  $V_{NH}$  和  $V_{NL}$  随  $V_{DD}$  变化的情况。

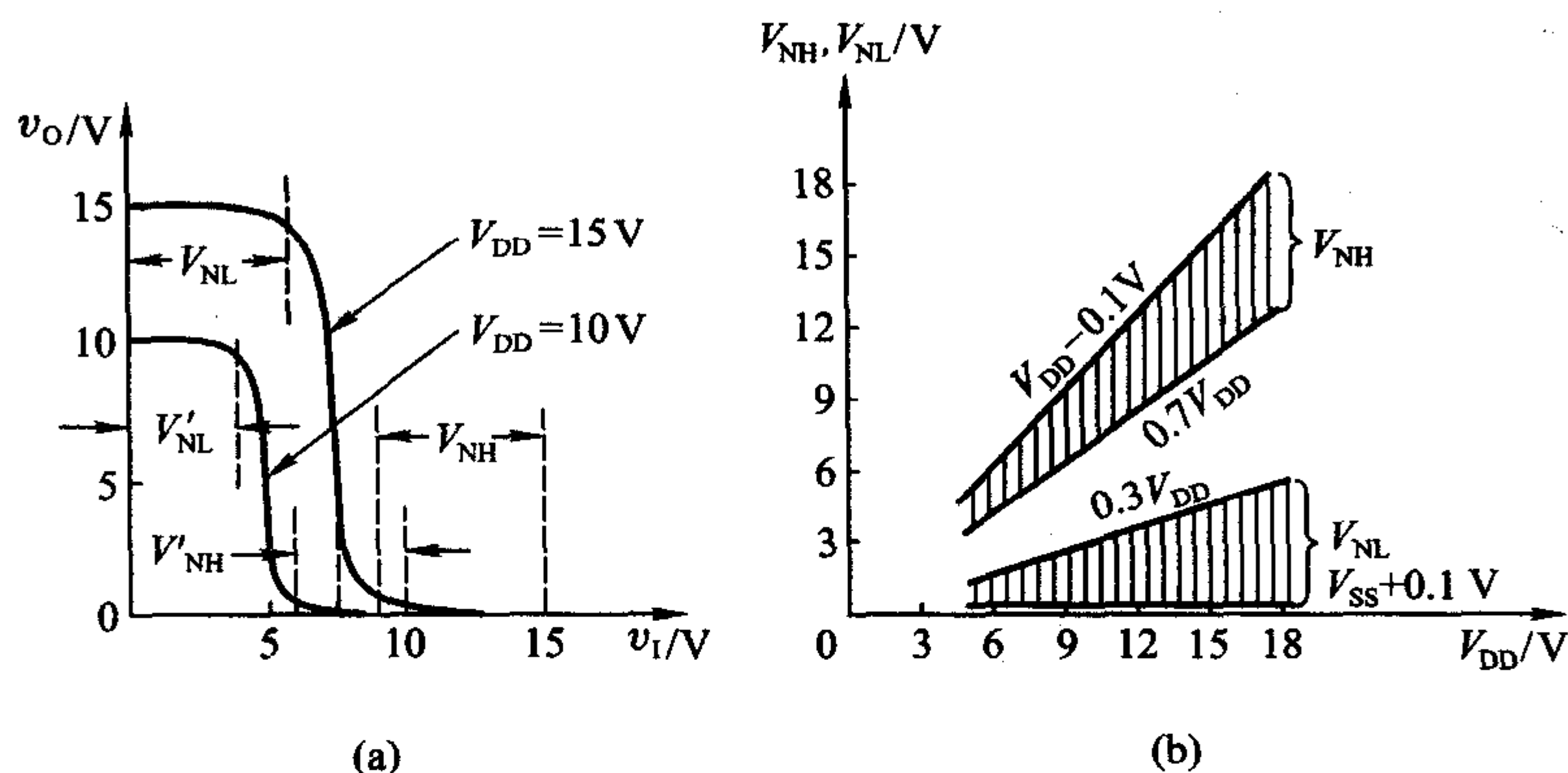


图 3.3.15 CMOS 反相器输入噪声容限与  $V_{DD}$  的关系

(a) 不同  $V_{DD}$  下的电压传输特性 (b)  $V_{NH}$ 、 $V_{NL}$  随  $V_{DD}$  变化的曲线

### 3.3.3 CMOS 反相器的静态输入特性和输出特性

为了正确地处理门电路与门电路、门电路与其他电路之间的连接问题,必须了解门电路输入端和输出端的伏安特性,也就是通常所说的输入特性和输出特性。

#### 一、输入特性

所谓输入特性,是指从反相器输入端看进去的输入电压与输入电流的关系。

因为 MOS 管的栅极和衬底之间存在着以  $SiO_2$  为介质的输入电容,而绝缘介质又非常薄(约  $1000 \text{ \AA}$ ),极易被击穿(耐压约  $100 V$ ),所以必须采取保护措施。

在目前生产的 CMOS 集成电路中都采用了各种形式的输入保护电路,图 3.3.16 所示的保护电路就是常用的两种。在 74HC 系列的 CMOS 器件中,多采用图 3.3.16(a)所示的输入保护电路。图中的  $D_1$  和  $D_2$  都是双极型二极管,它们的正向导通压降  $V_{DF} = 0.5 \sim 0.7 V$ ,反向击穿电压约为  $30 V$ 。由于  $D_2$  是在输入端的 N 型扩散电阻区和 P 型衬底间自然形成的,是一种所谓分布式二极管结