

# 基于 DSP - TMS320C6713 控制系统的最小系统板的设计

宋 玥,高伟强,阎秋生

(广东工业大学 机电工程学院 广东 广州 510006)

**摘 要:** TMS320C6713 是由 TI 公司生产的高精度浮点型 DSP 芯片。基于 DSP6713 设计的最小系统板对与 DSP 有关的科研试验以及工程等领域有着重要的应用价值。主要研究并介绍基于 DSP - TMS320C6713 控制系统的最小系统板的硬件设计,并就最小系统板设计过程中的注意事项做了详尽阐述。针对电源电路、复位电路、时钟电路、JTAG 接口电路、扩展板接口电路和外部存储器扩展电路,提出可行的设计方案,该方案已作为模板电路实现。

**关键词:** DSP; TMS320C6713; 最小系统; 硬件设计

**中图分类号:** TP274

**文献标识码:** B

**文章编号:** 1004 - 373X(2008)08 - 041 - 03

## Design of Minimal System Board Based on DSP - TMS320C6713

SONG Yue, GAO Weiqiang, YAN Qiusheng

(College of Mechanical and Electronic Engineering, Guangdong University of Technology, Guangzhou, 510006, China)

**Abstract:** TMS320C6713 is a high precision floating digital signal processor which is produced by TI company. The minimal system that designed based on DSP6713 is very useful and valuable to the area of research and project which respect to DSP. This paper researches and introduces the design of minimal system of control system based on DSP - TMS320C6713, and also introduces some problems which need to notice during the design of minimal system. The feasible project of design minimal system hardware circuit will be put forward in the paper. The hardware circuit includes the circuit about power supply, reset, timing, JTAG emulation, extend circuit interface and external memory interface. This project has been realized as the moulding board.

**Keywords:** DSP; TMS320C6713; minimal system; design of hardware

## 1 引言

TMS320C6713 是 TI 公司推出的一款 TMS320C6000 系列的浮点 DSP 芯片。其片内有 8 个并行的处理单元,单字节字长为 32 位,从而每周期可以执行 8 条 32 位指令;它具有强大的外设支持能力,32 位外部存储器接口 (EMIF) 可以很方便地和 SRAM, EPROM, FLASH, SB-SRAM 和 SDRAM 等同步和异步存储器或者 512 MB 的外部存储空间连接<sup>[1]</sup>。

一个 DSP 硬件系统可以分为最小硬件系统板和外围接口电路 2 部分, DSP 最小板作为开发 DSP 系统的基础,一般主要包括电源、复位电路、时钟电路、外部存储器总线接口电路、仿真器接口电路等部分,缺一不可<sup>[2]</sup>。作为控制系统的最小板,需在其外围接入扩展板,以使系统能够实现相应功能,为此,最小板设计扩展板接口,实现 DSP 与扩展板及其他芯片通信的目的。

## 2 系统硬件设计

结合 DSP - TMS320C6713 设计最小硬件系统板对其

他基于 DSP6713 搭建的控制系统以及其扩展电路的设计有实际应用价值。最小板结构框图如图 1 所示:

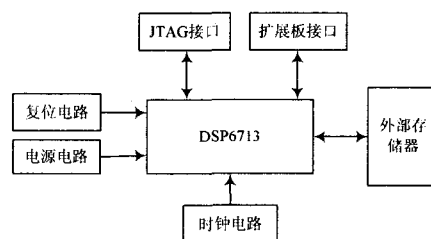


图 1 最小硬件系统结构框图

### 2.1 电源电路

C6000 系列 DSP 采用的是双电源供电方式,即内核与 I/O 都需要供电, TMS320C6713BGDP300 型 DSP, 其主频最高可达到 300 MHz, 他对供电电压的要求是: 内核电压 (DVDD, device voltage) 为 1.26 V, I/O 电压 (CVDD, core voltage) 则与外部其他芯片相同为 3.3 V<sup>[3,4]</sup>。在电源电路设计的芯片选用上, 采用的是 TI 公司的开关电源 DC/DC 稳压芯 TPS54310, 其核电压供电电路如图 2 所示。3.3 V 电源电路可以通过改变分压电阻值来获得, 结构与图 2 相似。

## 2.2 复位电路

DSP6713 需要系统在上电时为其提供一个 100 ~ 200 ms 的复位脉冲<sup>[5]</sup>, 并且由于 DSP6713 的工作频率达到 300 MHz, 在运行时很可能发生干扰和被干扰的现象, 导致系统不稳定以致死机, 所以需要自动复位电路具有监视功能(Watchdog)。系统采用的是 Maxim 公司生产的 MAX706 监控器, MAX706 的外围电路简单, 能有效提高系统的可靠性和抗干扰能力。电路如图 3(a)所示。

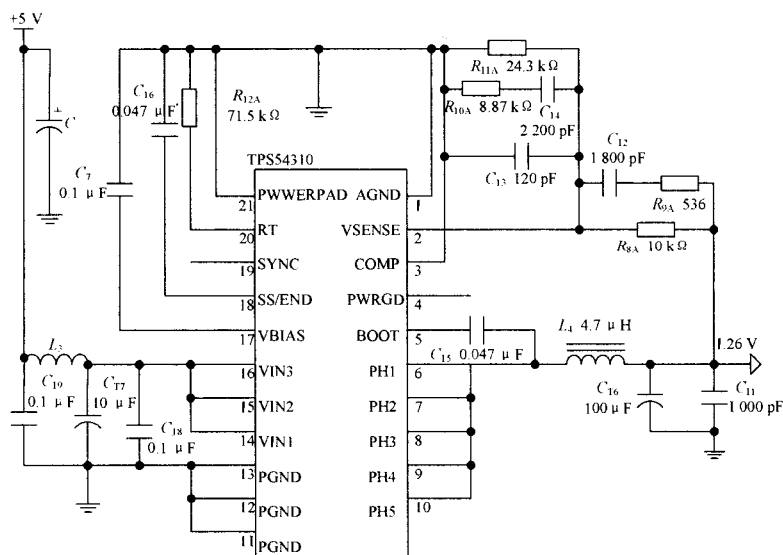


图 2 CVDD 供电电路原理图

## 2.3 时钟电路

DSP6713 的时钟引脚为 CLKIN 和 ECLKIN。采用频率 50 MHz 的有源晶振为其提供时钟信号, 晶振的输出引脚直接与 CLKIN 和 ECLKIN 相连, 并通过设置 PLL 电路的 CLKMD0 - CLKMD2 引脚值来确定倍频系数, 经过倍频, 产生 CPU 的工作时钟以及同步接口所需的时钟信号。CLKMD0 经 1 kΩ 的上拉电阻与电源相连, 设置为 1。如图 3(b)所示。

## 2.4 JTAG 接口电路

仿真器的 JTAG 接口都满足 IEEE1149.1 标准, 与仿真器上的接口一致<sup>[6]</sup>。系统采用标准的 14 脚接口, 在 DSP 与 JTAG 接口之间设置由 TI 公司生产的 74CBTD3384 场效应管总线开关芯片组成的电路, 通过设置 1/OE 和 2/OE 输入电平, 以起到控制 A 脚与 B 脚导通, 从而对 TMS, TDI, TDO 和 TCK\_RET 信号进行缓冲驱动, 叫器传播中的延迟, 并对电路进行过压保护。如图 4 所示。

## 2.5 外部存储器总线接口电路

根据系统设计的要求, 采用外接 SST 公司生产的 16 位, 8 Mb 的 FLASH - SST39LF800A, 以增大系统程序的存储空间, 以提高系统工作效率。同时采用 Micron 公司的 32 位, 64 Mb 的 SDRAM MMT48LC2M32B-6, 其主频最高可达 166 MHz, 电路如图 5 所示。

系统采用 ROM 加载方式, CE0 作为 SDRAM 的寻址空间; CE1 作为 FLASH 的寻址空间, FLASH 的加载程序从 CE1 空间引导装载。当系统复位时, DSP6713 通过锁存 Bootmode[4...0], 设置好地址 0 处的存储器类型为 MAP0, 进入 ROM Bootloader 运行方式, DSP6713 通过 EDMA 把 CE1 中 1 kB 数据拷贝到地址 0 处的存储器中, 开始从地址 0 处运行, 读取 FLASH 的程序。FLASH 加载流程图如图 6(a)所示。为测试 SDRAM 连接的是否正确, 可通过测试程序在 SDRAM 起始地址 0x0000 0000 处写入 1 k 各数据, 并将其复制到 0x8000 0000 处, 同时读入数据缓冲区, 和写入数据进行比较。测试程序流程图如图 6(b)所示。

## 2.6 扩展接口电路

作为控制系统的核心系统板, 为了与外部扩展板之间的通讯, 使系统模块化, 以及满足系统自身及升级的要求, 核心系统板为此设计了扩展板接口电路。接口采用 96 针的针脚式接口, 针脚分别分配给地址线、数据线、EMIF 接口信号线、电源线、复位线、时钟等。作为扩展板的接口, 需在电路输入端加驱动隔离, 以保护 DSP 核心器件, 同时增大 DSP 的驱动能力。为避免核心系统板与扩展板之间的干扰, 在接口处需加光电耦合器进行隔离, 在此光电耦合器对信号有反向作用, 以调整信号的极性。

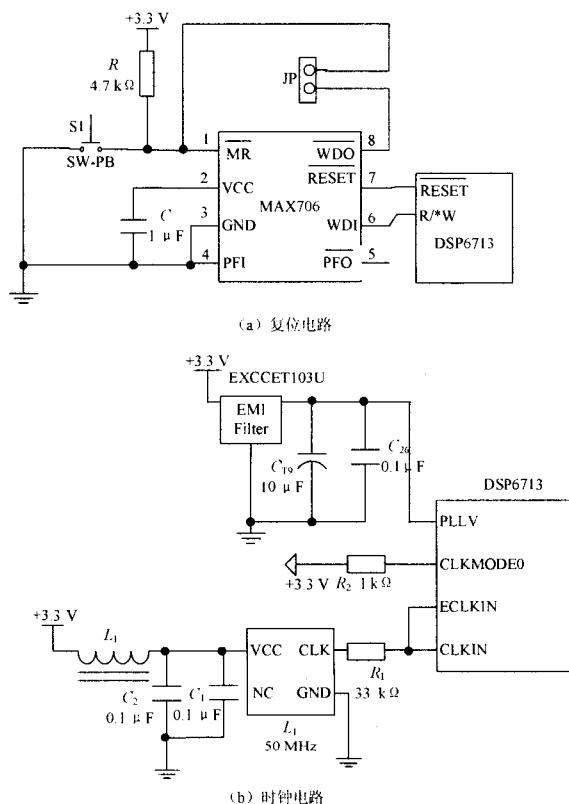


图 3 复位电路和时钟电路

3 其他电路的设计

(1) 由于电路中芯片共用电源,需要在芯片之间接电容电阻去耦,可加 33 Ω 的排阻以起到减小芯片之间干扰的作用。同时应注意在电源和地之间的去耦,合理分布去耦电容以滤除噪声,提高系统的稳定性。一般对于 0402 型号 0.1 μF 电容设置在 60 个左右,其中 30 个设置在 CVDD 电路附近,30 个设置在 DVDD 电路附近。并且这些电容放置的位置距 DSP 不要超过 1.25 cm。由于寄生电感会影响电容的工作效率,所以应尽量用体积小的电容。

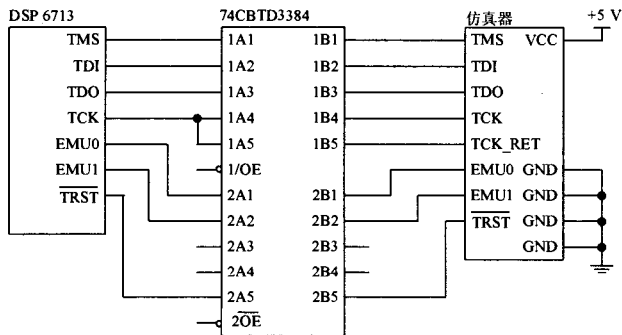


图 4 JTAG 接口电路

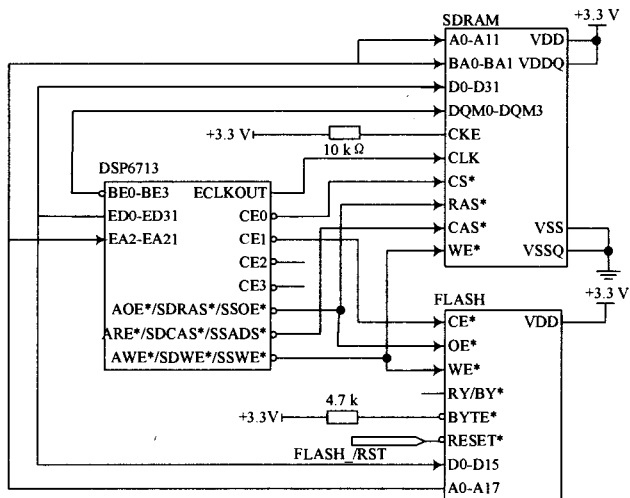


图 5 外部存储器总线接口电路

(2) 由于 SDRAM 在处理、传输数据时会产生大小不同的工作电流,可在 SDRAM 与 DSP 之间加入排阻,起到稳压作用,使系统工作更稳定。

(3) 为了在 DSP 芯片焊接之后可以直接通过焊盘检

测到芯片引脚的状态,可以将这些引脚引出,为其设计测试孔,以确保在以后改动中可直接从这些测试孔跳线。DSP 芯片的有些引脚必须接 4.7 kΩ 或 10 kΩ 的上拉电阻拉高,例如 READY, EMU0, EMU1, HOLD\*, XBUS, RSV 等。

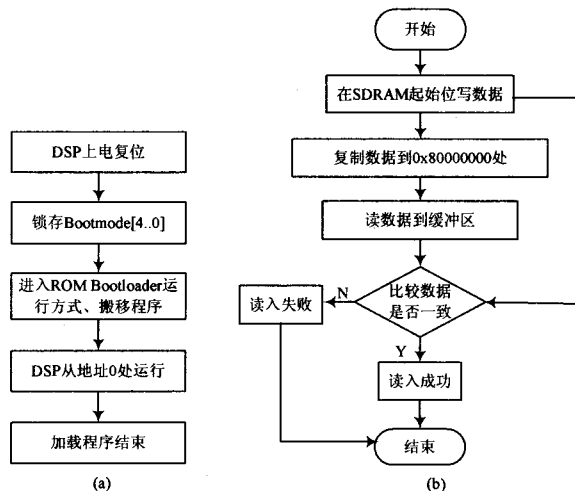


图 6 FLASH 加载和 SDRAM 测试程序流程图

4 结语

最小系统板是 DSP 系统的核心部件,对 DSP 系统的近一步开发起着重要作用,可根据不同 DSP 系统的设计要求进行扩展,具有良好的通用性。基于 TMS320C6713 设计的最小板方案,以电路板的方式运用于厂家生产中,对产品的开发提供了良好的平台,为进一步开发系统提供了基础。

参考文献

- [1] 汪安民,程昱,徐保根. DSP 嵌入式系统开发典型案例[M]. 北京:人民邮电出版社,2007.
- [2] 张雄伟,陈亮,徐光勇. DSP 芯片的原理与开发应用[M]. 3 版. 北京:电子工业出版社,2003.
- [3] TMS320C6713 Hardware Designer's Resource Guide [R]. Texas Instruments,2004.
- [4] TMS320C6713 Data Sheet[R]. Texas Instruments,2005.
- [5] 祝贞凤,王旭. 一种 DSP 外围电路的典型设计[J]. 电子工程师,2007,33(4):36-38.
- [6] 周文,和敬涵,毛志芳. TMS320VC33 最小系统硬件设计[J]. 电气时代,2005(6):126-127.

作者简介 宋 玥 男,1982 年出生,硕士研究生。主要从事 DSP 控制系统设计的研究。

高伟强 男,1964 年出生,副教授,硕士生导师。主要从事数控技术、参数化 CAD/CAM 技术、先进制造装备方面研究。

阎秋生 男,1962 年出生,教授,博士生导师。