

便于广大在校生对于 Verilog 语言的学习与认识，特撰写此文章：

## 1. Verilog 是什么？

简单说，Verilog 是一种硬件描述语言（HDL），顾名思义，就是描述硬件，让 EDA 软件理解实现，是一种人与 EDA 软件交流的语言。

Verilog 可以做设计输入，(主要)用来描述数字电路；也可以做仿真模型，用来搭建 test bench。

## 2, Verilog 与 Verilog-A, Verilog-AMS

简单说，Verilog 描述数字逻辑电路，Verilog-A 描述模拟电路，Verilog-AMS 描述模拟和数字电路。

## 3, Verilog 与 VHDL

两者都是 HDL 语言，有点类似 C 语言和 Pascal 的关系。早些年说欧洲喜欢 VHDL，美洲喜欢 Verilog，亚太一半。以个人接触到的环境看，使用 verilog 的比例远大于 VHDL。

Verilog 与 VHDL 可以在设计中混合使用，有些叫做 mix mode，工具内部使用不同的命令去读入。

verilog 和 vhdl 之间也可以使用工具进行转换。

作为硬件描述方式，除了 Verilog，VHDL，其实还有 AHDL 语言，甚至原理图输入等多种方式。

## 4, Verilog 与 SystemVerilog

两者都可以做设计，也都可以做验证，有点类似 C 语言和 C++ 之间的关系。SystemVerilog 号称 HDVL(硬件描述和验证语言)，是在 Verilog 基础上发展而来的。确切地讲，最新 IEEE 标准里面，已经没有 Verilog 单独的规范了。

## 5. Verilog 与 C

本来两者没有必然的关系，除了 Verilog 的语法元素跟 C 很像。但是，实际中是有千丝万缕的关系：

- a. 做算法的工程师喜欢用 C 来建模和仿真，做硬件实现写 Verilog 的需要理解算法 C。当然也有可能是 c++，matlab，python 甚至 java。
- b. Verilog 的仿真软件是用 C 写的，用纯粹的 verilog 仿真速度很慢，需要通过使用 c 建模来加速，于是 verilog 可以通过 pli(sv 使用 dpi)跟 C 相互调用。
- c. 也有人做了工具，把 verilog 完全转换成 C，进行仿真加速。
- d. C 语言做算法，然后靠手工实现 verilog 的方式效率比较低，而且容易出错，于是出现了很多辅助的经验和工具语言：比如 cycle-based c model，比如 system C 建模，比如 high-level synthesis(HLS)。
- e. 也有人做了工具，实现 C-to-Verilog 的工具，这种工具和各大 EDA 厂商的 HDL 工具不是一回事。

## 6, Verilog 在芯片开发中的应用

- a. 描述数字电路，包括小的模块(比如计数器，各种控制逻辑)，功能 IP(比如视频编码，加密，信号处理，总线协议等)，芯片顶层连接等。
- b. 描述工艺库仿真模型，包括标准单元(standardcell)，各种存储器(memory)，各种模拟 IP(PLL，ADC，各种 PHY 接口等)
- c. 搭建 testbench。以前(以及现在的很多小芯片或者小团队)使用 verilog 和 C(pli)，目前大型芯片多使用 systemverilog 结合 uvm 等验证方法学。

## 7, Verilog 相关的工作岗位

### Verilog 相关的工作岗位:

- A. 数字设计工程师:** 不管是 IP 设计、soc 设计、数模混合芯片设计，都需要熟练掌握 verilog。
- B. 数字验证工程师:** 需要看懂和 debug 设计代码，同时可以直接用 verilog 搭建 testbench，也需要熟练掌握 verilog。
- C. 算法工程师:** 需要了解一点 verilog 的语法和硬件设计概念，在算法设计中在复杂度权衡方面可以更加友好地面向硬件优化。
- D. (中)后端工程师:** 包括综合、DFT、APR，需要了解 verilog。
- E. FPGA 工程师:** 需要掌握 verilog。
- F. 工艺库开发工程师:** 需要了解 verilog。
- G. 模拟工程师:** 尤其在数模混合芯片中，需要提供 verilog 仿真模型。

**FPGA 学习交流: QQ2793725733;**

**Intel PSG FPGA 工程师培养基地:**

**垂询: 支老师 (15529580559);**