

奋斗的小孩之 altera 系列

第三十一篇 BCD 转二进制

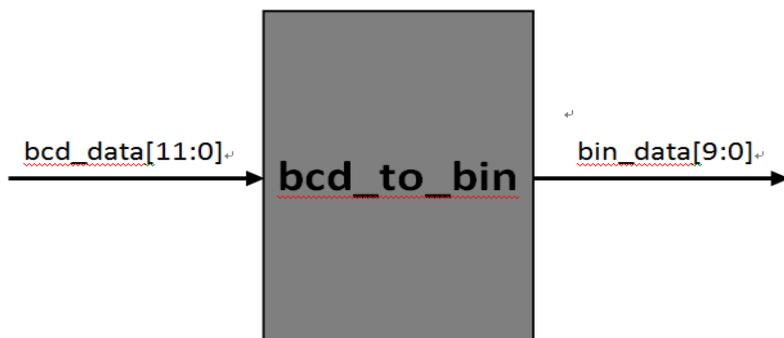
对于每一个的小实验，我们都可以把它看作是一个小项目，逐步的去分析，设计，调试，最后完成功能。下面我们就开始我们的“小项目”。

项目名称：BCD 转二进制

具体要求：将 12 位的 BCD 码转成二进制。

项目分析：12 位的 BCD 码，表示最大的数值为“999”，故而需要 10 位的二进制来表示。

架构图如下：



`bcd_data[11:0]`:输入的 BCD 码。

`bin_data[9:0]`:输出的二进制数值。

系统设计：

1. 工程的名称: bcd_to_bin
2. 实现方法: 使用组合逻辑实现。

设计代码如下:

```
/*  
模块名称: bcd_to_bin  
模块功能: 将 12 位的 BCD 码转成二进制。  
编写时间: 2016-09-25  
作者: 至芯科技----奋斗的小孩  
邮箱: zxopenhxs@126.com  
*/  
module bcd_to_bin (bcd_data, bin_data);  
  
    input [11:0] bcd_data;  
  
    output [9:0] bin_data;  
  
    assign bin_data = 100 * bcd_data[11:8] + 10 * bcd_data[7:4] +  
    bcd_data[3:0];  
  
endmodule
```

代码解析:

一位的 BCD 码由四位的二进制构成，个位对应低四位，十位对应次低四位……，当进行 BCD 转二进制时，把各个四位乘以“权”（个位乘以 1，十位乘以 10……），相加即可得到二进制的数值。

激励代码如下：

```
/*
```

```
模块名称：bcd_to_bin_tb
```

```
模块功能：为 bcd_to_bin 模块提供激励信号
```

```
编写时间：2016-09-25
```

```
作者：至芯科技——奋斗的小孩
```

```
邮箱：zxopenhxs@126.com
```

```
*/
```

```
`timescale 1ns/1ps
```

```
module bcd_to_bin_tb;
```

```
reg [11:0] bcd_data;
```

```
wire [9:0] bin_data;
```

```
initial begin
```



```
    bcd_data = 12'h123;

    # 60

    bcd_data = 12'h147;

    # 60

    bcd_data = 12'h258;

    # 60

    bcd_data = 12'h369;

    # 60

    bcd_data = 12'h951;

    # 60

    bcd_data = 12'h753;

    # 60

    $stop;

end

bcd_to_bin bcd_to_bin_dut(
    .bcd_data(bcd_data),
    .bin_data(bin_data)
);

endmodule
```

代码解析:

四位的二进制为一个 BCD 码, 也为一个 16 进制数, 故而 bcd_data 赋值时, 采用 16 进制。

仿真波形如下:



将 bin_data 设置成无符号位, 将 bcd_data 设置成十六进制, 4 位的二进制正好一位十六进制。

通过仿真, 证明设计正确。

如果设计要求与笔者的设计不同, 请自行更改设计, 以保证设计的正确性。如果还是有不明白的读者可以发邮件到我邮箱或者加群询问。

制作人: 奋斗的小孩

fpga 交流群: 282124839